

AI Bottleneck Issue

‘AI 인프라 2막’의 병목

한종목

chongmok.han@miraeasset.com



GPU COMPUTE



CPU ORCHESTRATION



HBM / MEMORY



OPTICAL FABRIC



POWER TREE



ADVANCED PACKAGING

악마는
병목을
입는다

CONTENTS

Executive Summary	3
GPU 옆이 아니라 GPU 아래에서 다음 알파가 나옵니다	3
I. 투자 지도 미리 보기	4
1. 2막을 읽는 두 가지 평가 기준	4
2. 3층 투자 지도	5
II. 전력 병목	6
1. 가격 인상 사이클과 Supply Disorder	6
2. 2029년까지의 단계적 기회: 400V DC 과도기, 800V DC, GaN/SiC	9
III. 통신 병목	27
1. 신호 무결성: 구리와 광학의 거리 기반 재분할	27
2. CPO와 광원: InP·CW Laser·SiPho	36
IV. 제조 병목	65
1. 수율을 통제하는 서브시스템과 채찍 효과	65
2. 서브시스템 및 기타 병목들	67
V. 개와 늑대의 시간: AI 인프라 2막의 분별법	78
1. 종목별 선호와 비선호	78
2. 포트폴리오와 결론	82
VI. Appendix: AI 인프라 밸류체인 병목 지도	84

Executive Summary

GPU 옆이 아니라 GPU 아래에서 다음 알파가 나옵니다

AI 인프라 1막의 자본시장은 종목 간 베타가 비슷했고, 바스켓 매수가 곧 투자의 알파였습니다. 그러나 **지난 2년간 자본시장의 AI 인프라 이해도가 가파르게 올라갔고, 정보는 점점 더 빠르게 가격에 반영되었습니다.** 같은 'AI 인프라'라는 단어 안에서 종목 간 수익률 분산이 크게 벌어지기 시작했습니다. 이제 정확한 병목과 승자의 분별이 필수가 됐습니다.

AI의 능력 곡선은 멈추지 않고, 에이전트 AI가 GPU-hour 가격·가동률·내용연수를 동시에 방어하고 있습니다. 이에 따라 AI Factory의 재무적 지속가능성이 성립한다면, '매년 1조 달러의 capex는 어디로 흘러가는가?'에 대답해야 합니다. 이번 편은 그 흐름을 추적합니다.

AI 인프라 1막의 병목은 엔비디아가 파는 것이었다면, 2막의 병목은 엔비디아 바깥에 있는 것입니다. **전력의 전환 손실, 광원의 부족, 검사 장비의 수출 통제 등 물리적 현실을 장악한 기업에서 다음 알파가 나온다고 생각합니다.** 핵심 논지는 다섯 가지입니다.

첫째, **전력 반도체 업체들의 가격 인상 사이클입니다.** 현재 이들은 일제히 전면적인 가격 인상을 단행하고 있으며, TI의 설비투자 강도는 2024~2025년 30%대에서 2026년 13.3%로 급락했습니다. 가격은 올리고 투자는 줄이는 비대칭의 사이클입니다. 반면 800V DC, GaN/SiC, 솔리드 스테이트 변압기는 2028년을 기점으로 폭발할 아키텍처 옵션입니다.

둘째, **전력 반도체도 단일 바스켓으로 묶으면 안 됩니다.** 같은 650V 전압 노드 하나를 두고도 어떤 기업은 SiC만, 어떤 기업은 GaN만, 어떤 기업은 둘 다를 만듭니다.

셋째, CPO(광학을 칩에 직결하는 기술)가 구리를 완전히 죽인다는 단선적 서사는 틀렸습니다. **짧은 거리는 구리와 아날로그가, 긴 거리는 광학이 가져가는 '거리 기반 재분할'이 심화됩니다.**

넷째, 광통신의 진짜 병목은 '광원'이고, **향후 2~3년의 실용적 승자는 CPO가 아니라 NPO와 1.6T pluggable일 가능성이 높습니다.** InP(인화인듐) 기판과 CW 레이저의 공급은 2027년 하반기에도 타이트합니다. 광모듈 그 자체보다 그 아래층의 광원·기판·SiPho 파운드리, 그리고 빛을 양산 가능 제품으로 만드는 일본 패키징 생태계가 더 날카로운 병목입니다.

다섯째는 칩 제조에 있어 '보이지 않는 병목'입니다. AI 가속기의 공급량은 결국 수출에서 결정됩니다. 그 **수출은 보이지 않는 장비 서브시스템이 통제합니다.**

이로써 최종 선호군은 여덟 종목으로 압축됩니다. **FormFactor, Teradyne, Semtech, Soitec, Tower, BEI, MKS Instruments, Infineon입니다.** 이들은 각각 CPO/NPO 양산 테스트, 신호 무결성, 광학 upstream, 제조 서브시스템, 전력 변환의 대표 병목을 쥔 기업들입니다. 단일 테마 수혜주보다 다중 병목 보유 기업의 투자 매력이 더 커진다고 봅니다.

마지막으로, 이 보고서는 AI 인프라를 쉽게 소비하기 위한 요약본이 아닙니다. 전력, 신호, 광원, 패키징, 수출이라는 물리학을 함께 공부하자는 마음으로 설계한 병목 지도입니다. **특히 전력과 CPO는 '2막의 핵심 전장'이므로 의도적으로 깊게 담았습니다.**

I. 투자 지도 미리 보기

1. 2막을 읽는 두 가지 평가 기준

AI 인프라 투자에 관한 '1막'에서는 'AI 관련주'를 한 덩어리로 평가했다. 자본시장의 AI 인프라 이해도가 낮았기에 종목 간 정보 비대칭이 거의 모든 인프라 종목에 같은 방향의 수요를 만들어냈다.

그러나 2막의 시장은 다르다. 자본시장의 AI에 대한 이해도가 깊어지면서 정보가 가격에 빠르게 반영되고, 같은 'AI 인프라'라는 단어 안에서 종목 간 수익률 분산이 벌어진다. 단순 바스켓 매수는 더 이상 알파를 만들지 못한다. 정확한 병목과 승자의 분별이 필수가 됐다.

이 분별 작업이 이 보고서의 존재 이유다. 본격적인 병목 해부에 들어가기 전에, 개별 종목을 가려내는 일관된 평가 도구가 필요하다. 이 보고서는 두 개의 기준을 겹쳐서 사용한다.

첫째는 3축 정량 평가다. 모든 후보 종목을 ① 가격 전가력, ② 낮은 대체 가능성, ③ 재무 검증 수준이라는 세 가지 축으로 평가해보았다. 가격 전가력은 원가 상승과 공급 부족을 고객에게 얼마나 넘길 수 있는지를 본다. 낮은 대체 가능성은 고객이 다른 공급자로 갈아타기 까지 필요한 기술 검증, 설계 변경, 양산 리스크가 얼마나 큰지를 본다. 재무 검증 수준은 해당 기업의 내러티브가 매출, 마진, 수주, 가이던스 같은 실제 숫자로 확인되고 있는지를 본다. 이 세 축을 동시에 통과하는 기업일수록 단순 수혜주가 아니라 알파 후보에 가깝다.

둘째는 일종의 '공백' 테스트다. 질문은 단순하다. "이 기업이 3개월 동안 사라지면 AI 인프라 공급망에 무슨 일이 벌어지는가?" 만약 별다른 문제가 없다면, 그 기업은 병목이 아니라 단순 수혜주일 가능성이 높다. 반대로 공급망의 일정이 밀리고, 고객사의 설계 변경이 필요해지며, 대체 공급자를 찾는 데 시간이 걸린다면 그 기업은 실제 길목을 쥐고 있는 셈이다.

이 두 기준을 함께 적용하면, 미래 아키텍처의 방향성만 그럴듯한 기업이 아니라 가격을 올릴 수 있고, 쉽게 대체되지 않으며, 이미 숫자로 검증되고 있는 병목 기업만 남게 된다.

즉, 이 보고서가 무겁게 두는 것은 '당장의 물리적 병목'과 '재무적인 검증'이다. 미래 아키텍처에 대한 상상은 매력적이지만, 투자 결론은 현장에서 실제로 부족한 것, 그리고 숫자로 증명되는 것에 근거해야 하기 때문이다.

2. 3층 투자 지도

평가 항목을 통과한 종목들을 자연스럽게 세 개의 층위로 나누어봤다. 보고서에서 이어질 병목 분석을 읽는 동안, 이 3층 지도를 머릿속에 두고 따라오면 좋다.

표 1. 3층 투자 지도: 보고서의 목적은 진짜 병목 기업을 선별하는 것

층위	역할	성격	대표 영역
1층 본진	AI capex의 확실한 흡수층	확실하지만 이미 시장에 널리 알려짐	NVIDIA, TSMC, SK하이닉스·Micron 등
2층 구조적 신규 병목	이번 보고서의 핵심 알파 후보	시장이 아직 확실히 구분하지 못한 영역	전력 반도체, SiPho, 패키징·검사, 테스트, RF·플라즈마, 신호 무결성
3층 비대칭 옵션	소액 분산형 베팅	성공 시 폭발적이나 실패 확률도 큼	특화 ASIC, 일부 광원·SST·busway 후보, 단일 전압 노드 베팅, native 800V DC ramp 의존도가 높은 pure-play WBG 후보

자료: 미래에셋증권 리서치센터

1층 본진은 AI 인프라 capex가 가장 먼저, 확실하게 흡수되는 곳이다. NVIDIA·TSMC·메모리 3사가 여기에 속한다. 이들은 빠뜨릴 수 없지만, 동시에 시장이 이미 충분히 인식하고 가격에 반영한 영역일 수 있다.

2층 구조적 신규 병목이 이 보고서의 핵심 자리다. 전력 변환, 광원, 실리콘 포토닉스 파운드리, CPO·NPO 양산 테스트와 광전 ATE, 장비 서브시스템, 그리고 아날로그 신호 무결성과 관련한 부분들이다. 이들은 AI Factory가 커질수록 구조적으로 수요가 늘어나는데, 시장은 아직 이들을 'AI 수혜주'라는 뭉뚱그린 바스켓으로만 보는 경향이 있다. 바스켓을 벗어나 개별 기업의 위계가 드러나는 그 지점에 알파가 있다고 생각한다.

3층 비대칭 옵션은 소액 분산형 베팅을 할 수 있는 영역이다. 비대칭 옵션이란 실패 확률은 높지만, 성공할 경우 수익률이 크게 열리는 후보군을 뜻한다. 아직 검증 전 단계의 특화 ASIC, 데이터센터 레퍼런스가 아직은 적은 단일 전압 노드에 대한 베팅, 그리고 native 800V DC ramp에 의존하는 pure-play 후보, 마지막으로 아직 수주·매출 검증이 부족한 SST(솔리드 스테이트 변압기) 후보 종목들이 여기에 속한다.

이후의 장에서는, 이 3층 지도의 각 영역을 차례로 해부할 것이다. II장은 전력 병목, III장은 신호 무결성과 광통신, IV장은 제조 병목을 다룬다. V장에서는 앞선 병목 분석을 종목 위계와 포트폴리오 관점으로 재정리한다.

이 보고서의 결론은 2층 전체를 무차별적으로 관심에 두자는 것이 아니다. 2층 안에서도 전력 변환, 광원, SiPho 파운드리, 패키징 수율, 제조 서브시스템처럼 실제로 병목을 진 기업만 골라내자는 것이다. '진짜 병목'에 베팅하는 것과 그 베팅을 과장하는 것은 다른 문제이기 때문이다.

* 위 3층 지도는 큰 투자 프레임이고, V장에서 제시할 최종 종목 위계는 이를 더 세분화한 7개 티어로 이뤄진다. 여기서 말하는 1층 본진은 최종 종목 위계상 1티어에 해당하고, 2층 구조적 신규 병목은 정예 8중·승격 후보·전술적 보유를 포함하는 1.5~2.5티어에 해당한다. 3층 비대칭 옵션은 3~3.5티어와 일부 위계 외 후보로 대응된다. 즉, 3층 지도는 방향을 잡기 위한 큰 지도이고, V장의 티어 구분은 실제 종목 선별을 위한 세부 지도다.

II. 전력 병목

1. 가격 인상 사이클과 Supply Disorder

(1) 아날로그의 모먼트가 마침내 도착했다

아날로그 반도체 업계에서 수십 년 이상 경력을 쌓은 엔지니어들 사이에서, "아날로그의 모먼트가 마침내 도래했다"는 평가가 나오기 시작했다. AI가 디지털 연산만 하는 단계를 벗어나 물리적 세계와 본격적으로 만나는 순간, 아날로그 반도체가 진짜 병목이자 기회가 된다는 것이다.

반도체 칩의 두 얼굴을 다시 볼 필요가 있다. 디지털 부분(90% 이상)은 트랜지스터가 단순히 ON(1)/OFF(0)만 하며, 계산·연산·기억을 담당한다. 지난 30년간 무어의 법칙이 가속해 온 영역이다. 반면 아날로그 부분(10% 미만)은 실제 세상의 연속적인 값과 디지털을 연결하는 다리다. 전력 공급, 센서 인터페이스, 아날로그/디지털 변환, 노이즈 내성 등을 담당한다. 디지털 세계가 90% 이상을 지배하지만, 그 10% 미만의 아날로그가 이제 전체 칩의 성능과 신뢰성을 결정하는 병목이 되고 있다.

이 아날로그 도메인에서는 무어의 법칙이 작동하지 않는다. 노드 미세화로 단가가 빠르게 떨어지지 않는다. 한 번 자리잡은 공급자가 압도적인 가격 결정력을 갖는 구조다. 그리고 바로 이 가격 결정력이, 2026년 현재 실적으로 확인되고 있다.

(2) 자동차·재생에너지 공급망이 AI 팩토리로 확장된다

Citrini Research는 지난 5월 메모에서 핵심을 이렇게 짚은 바 있다. "시장은 'GPU는 NVIDIA, 메모리는 SK하이닉스·Micron, 광통신은 옵티컬 인터커넥트'처럼 수혜주 논리를 이미 상당 부분 반영했다. 그렇다면 다음 초과수익은 AI 인프라가 앞으로 어떤 공급망을 새롭게 끌어당기는지를 읽는 데서 나오고, 그중 가장 높은 확신을 두는 영역이 전력·아날로그 반도체"라는 것이다.

이 섹터는 지난 2년간 코로나 이후 재고 과잉, 중국 아날로그 반도체와의 가격 경쟁, 전기차 사이클 둔화라는 삼중고를 겪었다. 그러나 자동차 회복을 기다릴 필요가 없을 정도로, AI 데이터센터 전력 수요가 새로운 수요 곡선을 만들고 있다는 것이 포착되고 있다.

핵심 메커니즘은 '공급망 확장'이다. 엔비디아가 채택한 800V DC 랙 아키텍처에서의 기반 기술은 사실 전기차와 태양광 산업에서 왔다고 볼 수 있다. AI 데이터센터는 고전압·고효율 전력 변환, 안정적인 전력 레일, 전력 품질 관리가 필수인데, 이 기술과 부품 생태계는 이미 EV와 재생에너지 공급망에 상당 부분 구축돼 있었기 때문이다. 다시 말해, AI 인프라는 완전히 새로운 공급망을 만드는 것이 아니라, 자동차·재생에너지 투자 사이클이 만들어 놓은 전력 반도체·전력관리 생태계를 그대로 확장 흡수할 수 있다.

AI 서버 랙 내부에서는 MLCC, 인덕터, 커패시터, 전력관리 IC, MOSFET, 다이오드가 전력 변환과 노이즈 제어에 필수적으로 들어간다. 랙 외부에서는 HVDC·UPS·변압기·필터·정류기·커넥터가 대규모로 재설계된다.

(3) 가격 인상 사이클: 공급자 우위 시장의 증거

이 수요 확장이 추상적 전망이 아니라 정량적인 증거가 가격 인상이다. 2026년 5월 기준, Texas Instruments(TI)와 NXP 등 글로벌 아날로그·파워 반도체 선도 기업들이 일제히 전면적인 가격 인상을 단행하고 있다. 이는 원가 방어를 넘어, 공급 부족을 활용한 강력한 공급자 우위 시장이 형성됐음을 증명한다.

가격 인상의 배경에는 수요와 공급 양측 요인이 동시에 작용한다. 수요 측면에서는 고객사 주문(백로그)이 3분기에 극도로 집중되어 있고 리드타임이 26주까지 연장될 만큼 수요가 공급을 압도한다. 공급 측면에서는 원자재·에너지·인건비·물류비 인플레이션으로 원가 상승 압박이 심화됐다.

특히 업계 1위 TI는 시장 장악력을 바탕으로 치밀하게 가격 인상을 진행하고 있다. 급증하는 백로그를 명분으로 고객에게 주문을 앞당기도록 강제하고, 빠른 납품을 원하는 고객에게는 일반 대량 단가가 아닌, 100~150% 비싼 소량 단가를 적용하도록 유도해 사실상의 마진 극대화를 이루고 있다. 한편 NXP는 6월 1일부 가격 인상을, TI는 7월 1일부 포트폴리오 전반의 공식 가격 인상을 전격 통보하기도 했다. 아래 주요 전력·아날로그 반도체 기업의 가격 인상 동향을 한 표로 정리하면, 관련 시장이 공급자 우위로 돌아섰음이 드러난다.

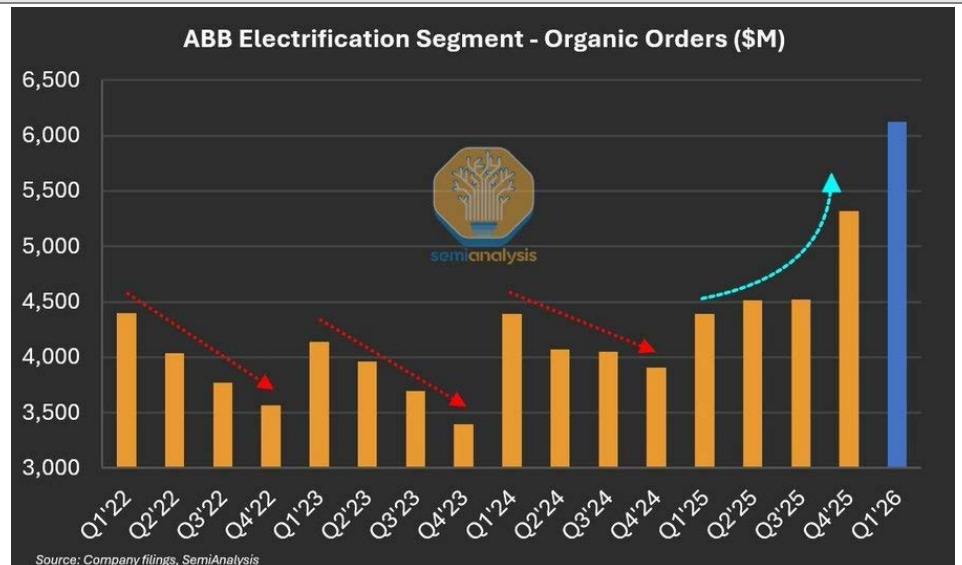
표 2. TI, ADI, STM, NXP, Infineon의 가격 인상은 전력·아날로그 반도체 시장이 공급자 우위로 돌아섰다는 증거

기업	인상 폭(추정)	시행 시점	비고
Texas Instruments	5~15%	7월 1일 (5/7 통보)	4월 1차 인상은 일부 품목에서 보도상 15~85%로 전해짐. 7월 1일부 2차 인상은 포트폴리오 전반에 5~15% 수준으로 통보된 것으로 알려짐.
Analog Devices	10~30%	2월 1일	통신·산업 10~15%, 군용 최대 30%
STMicroelectronics	미공개	4월 26일·6월 1일(2차)	원자재·물류비, 파운드리·OSAT 캐패 비용 상승
NXP Semiconductors	미공개 (최대 35%)	6월 1일 (5/1 통보)	4월 인상에 이은 2026년 2차 인상
Infineon	5~15%	4월 1일	팹 캐패 확보를 위한 추가 투자 반영

자료: 각 사 고객 통보 공문 및 업계 보도 종합, 미래에셋증권 리서치센터
 주: 2026년 6~7월에 STM·TI·NXP 등에서 추가 가격 인상이 예정돼 있으며, Infineon은 4월 인상 사례로 별도 반영

그림 1. ABB Electrification의 유기적 주문 증가

AI 데이터센터 증설은 변압기, 배전, 차단기, 전기실 장비까지 전력 가치사슬 전체를 끌어당김. 전력 병목은 “칩 안의 전력반도체”와 “데이터센터 밖의 전력 장비”가 동시에 타이트해지는 구조.



자료: SemiAnalysis, 미래에셋증권 리서치센터

가격 인상이 단발 사건이 아니라 구조적 변화임을 보여주는 추가 정황은 발전·송배전 설비 쪽에서 더 노골적으로 드러난다. 다시 말해, 공급자 우위가 반도체 부품 레벨을 넘어 발전·송배전 설비 레벨에서도 동시에 관찰되어, 가격 결정권이 전력 밸류체인의 위아래에서 동시에 공급자 쪽으로 이동하고 있다는 말이다.

지멘스 등 글로벌 전력 장비 제조업체 현장에서는 연간 공장 생산 능력의 2배에 달하는 주문이 들어오고, 평균 백로그가 5~6년에 이른다. 변압기와 개폐장치 분야에서는 납기 지연을 회피하기 위해 여러 제조사에 동일 물량을 중복 발주하는 '더블 부킹'이 고착화됐고, 100MW 작동 전력을 위해 N+1 기준 가스터빈 4대(200MW)를 선제 구매하고 배터리·디젤 백업까지 더해 총 300MW의 '오버프로비저닝'을 단행하는 사례가 일상이 됐다. 데이터센터 고객들이 기술 비교 검증 단계 없이 곧바로 견적 요청(RFQ)으로 직행할 정도다. 전력 설비 마진율은 과거 4~6%에서 20~23%로, 특정 프로젝트에서는 40% 이상으로 급등했다고 한다.

종합하면, 해당 섹터의 수요가 매우 탄탄하며, 공급사들이 원가 상승분을 고객에게 거의 다 전가하고 추가 마진까지 확보할 수 있는 가격 결정력을 쥐고 있다는 말이 된다. 이것이 '지금 당장 돈이 되는' 전력 병목의 실체다. 800V DC 같은 미래 아키텍처를 기다릴 필요 없이, 가격 인상 사이클은 이미 2026년 실적에 들어오고 있다.

(4) 가격 인상보다 무서운 '철수'

그런데 이 가격 인상 사이클에는 더 깊은 구조가 있다. 일반적으로 가격이 오르는 사이클에서는 기업들이 설비투자를 늘려 공급을 확대한다. 공급이 늘면 가격은 다시 내려간다. 그러나 이번에는 다르다. Citrini에 따르면, TI의 선행 설비투자 강도(NTM CapEx / LTM Revenue)는 2024~2025년 30% 안팎까지 높아졌다가 2026년 약 13.3%로 급락했다.

TI는 과거 과잉투자의 상처를 기억하고 있고, 지금은 공급을 공격적으로 늘리기보다 가격을 올리는 쪽을 택하고 있다. 수요는 예상보다 강하고 공급은 예상보다 보수적인, 전형적인 가격 상승 환경이다.

더욱 긴박한 시그널은, 관련 업체들이 아예 철수를 했다는 것이다. Renesas는 손실 때문에 SiC 사업을 접은 바 있고, 이제 Wolfspeed와 공급 계약을 맺어 SiC를 외부 조달하고 있다. 이는 SiC가 자본·기술 장벽이 실재하며, 의지만으로 아무나 버틸 수 있는 사업이 아니라는 점을 보여준다. 이탈한 플레이어의 수요는 시장에서 사라지는 것이 아니라, 살아남은 소수에게 외주 물량으로 전가된다는 것을 의미한다.

투자를 줄였고 가격을 올리는 TI, 그리고 아예 사업을 접고 경쟁사에 의존하는 Renesas의 케이스에서 알 수 있는 이 비대칭은 전력·아날로그 반도체의 실적 추정치가 여전히 낮게 잡혀 있다고 판단하는 근거로 보인다. 과거 공급 과잉과 가격 경쟁에 데인 기업들이 이번에는 쉽게 캐파를 늘리지 않고, AI 데이터센터 수요는 빠르게 올라오는 비대칭이 만들어지고 있다.

2. 2029년까지의 단계적 기회: 400V DC 과도기, 800V DC, GaN/SiC

(1) 용어 및 개념 정리

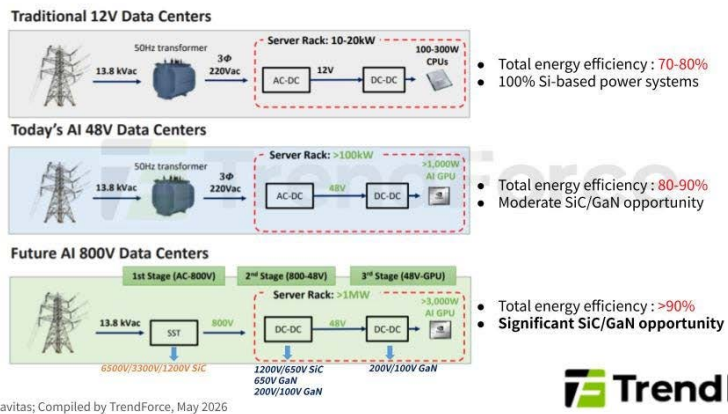
표 3. 전력 병목 섹션을 읽기 위한 최소한의 용어집

약어	한 줄 정의
SiC / GaN	고전압을 버티는 소재 / 빠른 스위칭에 강한 소재, 전압대별 역할 분담
MR / VPD	전압 변환기를 다이 바로 아래로 내리는 방식. "전력 세계의 CPO"
SST	솔리드 스테이트 변압기 — 중전압 AC를 800V DC로 한 번에 변환
SSCB	반도체 기반 DC 차단기 — zero-crossing 없는 800V DC를 마이크로초에 끊음

자료: 미래에셋증권 리서치센터

그림 2. AI 데이터센터 전력 아키텍처의 진화: 12V → 48V → 800V
 800V DC는 전력 효율 개선이 아니라 초고밀도 AI 랙을 가능하게 만드는 전력 아키텍처, 전통 데이터센터는 12V 기반 저전력 랙 구조였고, 현재 AI DC는 48V 기반 100kW급 랙으로 이동. 그러나 600kW~1MW급 AI 랙에서는 800V 기반 구조가 필요해짐. 다만 2027년까지는 400V DC, HVDC sidecar 같은 과도기 아키텍처가 먼저 확산될 가능성 높음. 따라서 SiC·GaN 전력 소재의 기회는 단번에 폭발하기보다 전압 단계별로 점진적으로 확대될 것.

Transitioning to 800V: Evolution of AI Data Center Power Architectures



자료: TrendForce, 미래에셋증권 리서치센터

표 4. 전력반도체가 무엇인가: 전압 차단 능력·스위칭 속도

기준	쉬운 설명	왜 중요한가
전압 차단 능력	높은 전압을 버티는 힘	고압 송전망, 대형 태양광, 전기차 구동계에 중요
스위칭 속도	전기를 얼마나 빨리 켜다 껐다 할 수 있나	소형화, 데이터센터 전력 효율, 빠른 전력 제어에 중요

자료: 미래에셋증권 리서치센터

(2) 12,500암페어의 물리학: 왜 800V는 필연인가

이전 섹션이 당장의 전력 병목을 다뤘다면, 이번 장은 '2027~2029년에 성장 잠재력이 높은' 전력 아키텍처를 다룬다. 그 출발점은 물리 법칙이다.

전력의 기본 공식은 전력(P) = 전압(V) × 전류(I)다. 같은 전력을 공급할 때 전압을 높이면 전류가 줄고, 전압을 낮추면 전류가 늘어난다. 600kW 전력을 소비하는 랙에 전력을 공급하는 두 시나리오를 계산해 본다.

표 5. 48V와 800V의 전류 차이 (왜 고밀도 AI 랙이 800V DC 전력 구조로 이동할 수밖에 없는지)

공급 전압	필요 전류 계산	필요 전류
48V (현행)	600,000W ÷ 48V	12,500A
800V (차세대)	600,000W ÷ 800V	750A

자료: 미래에셋증권 리서치센터

600kW 랙에 기존 48V로 전력을 공급하면 12,500암페어의 전류가 필요하다. 이것은 물리적으로 거의 불가능한 수치다. 전류가 저항이 있는 도체를 지날 때 발생하는 발열 손실이 핵심이다. 공식은 "손실 = I² × R"이다. 즉, "전류가 제곱"으로 들어간다는 점이 중요하다. 전류가 2배가 되면 손실은 4배, 10배가 되면 100배가 된다. 12,500A라는 거대한 전류를 버스바·커넥터·케이블 어디든 흘리면, 아무리 저항이 작아도 I²R 손실이 폭발해 데이터센터를 거대한 난로로 만든다.

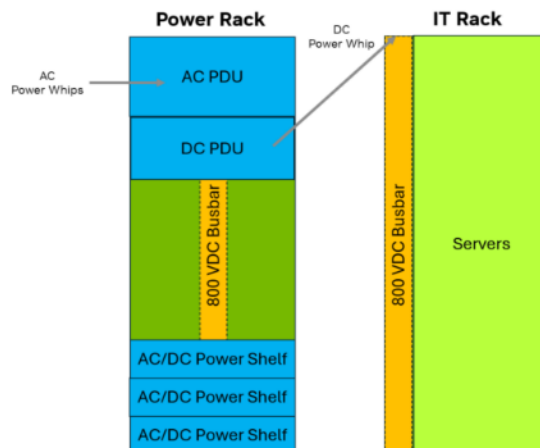
반면 800V로 올리면 전류는 750A로 떨어진다. 동일한 저항 경로를 가정하면, 전류가 약 16.7분의 1로 줄어들고 손실은 전류의 제곱에 비례하므로 약 278분의 1로 줄어든다.

** 물론 실제 데이터센터 전력 시스템에서는 변환 단계, 절연, 커넥터, 버스바, 안전·이중화, 냉각 설계가 함께 바뀌므로 시스템 전체 손실이 정확히 278분의 1이 되는 것은 아니다.*

그래서, 800V DC 전환은 단지 기대감의 영역이 아니라 물리학이 강제하는 미래다. 600kW급 이상 랙으로 갈수록 48V 중심 배전은 전류·발열·구리 사용량 측면에서 한계가 뚜렷해진다. 다만, 이것이 곧바로 2027년 native 800V DC 대량 채택을 의미하지는 않는다. 600kW급 Rubin Ultra·Kyber 계열 랙이 본격화되는 2028년 2~3분기부터가 native 800V DC의 더 현실적인 대량 채택 시점이 될 것으로 보인다.

공식적으로 엔비디아는 기존 54V DC 배전의 한계를 명확히 주장하고 있다. 엔비디아는 1MW 랙에서 54V DC를 계속 쓰면 랙당 최대 200kg의 구리 '버스바(busbar)'가 필요하고, 1GW 데이터센터에서는 랙 버스바만 200,000kg의 구리가 필요할 수 있다고 설명한 바 있다. 그런데 800V DC 전환을 하게 되면, 같은 도체 크기로 85% 더 많은 전력을 전달하고, 구리 요구량을 45% 줄일 수 있다고 엔비디아는 주장했다.

그림 3. 전력 랙과 IT 랙 사이에 800V DC 버스바가 수직으로 연결되어 전력을 공급하는 구조
 버스바는 고전류를 효율적으로 전달하는 두꺼운 구리(또는 알루미늄) 도체.
 데이터센터에서는 전원 공급 장치에서 각 GPU 서버 트레이로 DC 전력을 분배하는 '전력 고속도로'



자료: CNEA, 미래에셋증권 리서치센터

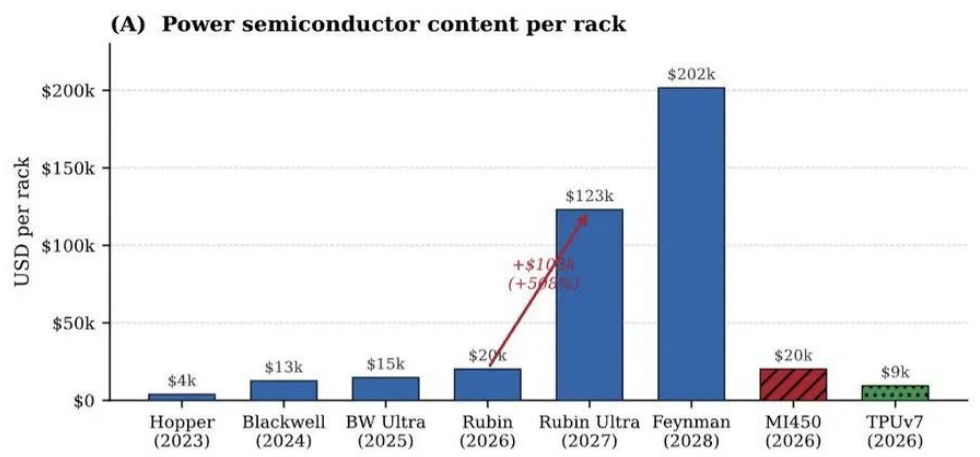
다만 한 가지 열린 질문이 남는다. 800V의 전압을, GPU가 실제로 쓰는 1V까지 어떻게 내릴 것인가? 800V를 한 번에 1V로 떨어뜨리는 것은 불가능하며 여러 단계가 필요하다. 그 경로가 800V→48V→12V→1V로 갈 것인지, 48V를 건너뛰고 800V→12V/6V→1V로 갈 것인지, 이것이 '전력 토폴로지 경쟁'이다. 각 경로마다 승자가 되는 회사와 소자가 달라질 수 있다.

이 전력 토폴로지 전쟁의 후자(48V 중간단 생략) 쪽에 실물 베팅을 건 업체가 Navitas다. Navitas는 대만에서 열린 Computex의 엔비디아 MGX 에코시스템 행사에서 800V를 곧장 6V로 떨어뜨리는 DC-DC 보드를 선보이기도 했다. GaNFast FET 16개로 피크 효율 97.5%·스위칭 1MHz·전력 밀도 2,100W/in³를 노리는 제품이다. 핵심은 이 설계가 컴퓨터 서버 트레이 안의 전통적 48V 중간 버스 변환기를 없앤다는 점이다. 이로써 더 작고 조밀한 AI 서버 전력 시스템을 가능하게 한다.

다만 AI 데이터센터에서의 대량 채택은 아직은 더 두고 볼 일이다. native 800V DC ramp가 2028년 이후로 밀릴 경우, Navitas 같은 GaN pure-play의 단기 catalyst는 약해질 수 있기 때문이다.

한편, 업계 추정치에 따르면 엔비디아의 Hopper 세대 랙에서 수천 달러 수준이던 전력반도체의 BOM은 Rubin Ultra급 랙에서 10만 달러 이상으로 커질 수 있다고 추정된다. 정확한 숫자는 BOM 가정에 따라 달라지지만, 방향성은 분명하다. 전력반도체 수요 증가가 가격 상승 때문만이 아니라, 54V 중심 배전에서 800V DC·전력모듈 중심 구조로 넘어가는 아키텍처 변화에서 나온다.

그림 4. 랙당 전력 반도체가 탑재되는 콘텐츠(USD) 추정치
 Hopper \$4k → Blackwell \$13k → Rubin \$20k → Rubin Ultra \$123k → Feynman \$202k
 800V 전환이 본격화되는 Rubin Ultra 세대에서 약 6배 점프가 일어난다.
 전력 반도체가 엔비디아 고밀도 랙에 집중됨.



자료: UBS Global Research, 미래에셋증권 리서치센터

(3) SiC와 GaN: 누가누가 이기는 싸움이 아니다

전력 반도체의 두 주인공은 SiC(실리콘 카바이드)와 GaN(갈륨 나이트라이드)이다. 이 둘을 둘러싼 흔한 오해는 'GaN이 SiC를 죽인다' 혹은 그 반대다.

그러나 GaN과 SiC가 누가 이기느냐의 싸움이 아니라, 전기를 어떤 전압에서 얼마나 빠르게 제어해야 하느냐에 따라 쓰임새가 갈리는 '역할 분담'이 핵심이 되어 한다고 사료된다.

표 6. 실리콘(Si) vs GaN: 전자 이동 속도·스위칭 속도·손실·주파수 비교

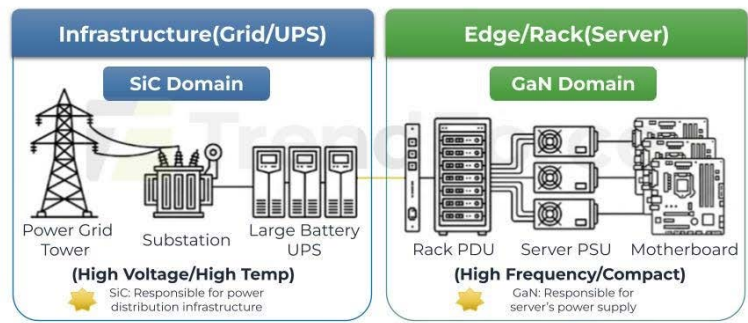
항목	실리콘 (Si)	GaN	결과
전자 이동 속도	느림	3~10배 빠름	GaN이 더 빠른 스위칭 가능
스위칭 속도	제한적	매우 빠름	수 MHz까지 가능
스위칭 손실	상대적으로 큼	훨씬 적음	열이 적게 남
가능 주파수	보통 수십~수백 kHz	수백 kHz ~ 수 MHz	부품을 작게 만들 수 있음

자료: 미래에셋증권 리서치센터

그림 5. AI 데이터센터에서 SiC와 GaN의 역할 분담

SiC는 전력망·변전소·UPS·중전압 변환처럼 고전압과 고온을 견뎌야 하는 인프라 영역에 강하고, GaN은 랙·서버·보드 근처의 고주파·소형 전력 변환에 강하다. 따라서 전력 반도체 투자는 소재 단위가 아니라 전압 단계별 승자를 구분해야 한다.

Division of Roles for SiC/GaN in AIDC:
SiC anchors infrastructure, while GaN targets end-point power conversion



Source: data compiled by TrendForce, May 2026



자료: TrendForce, 미래에셋증권 리서치센터

SiC는 매우 높은 전압을 안정적으로 버티는 능력이 핵심이다. 대형 태양광, 초대형 배터리 저장장치, 전기차 구동 인버터에서 강하다. GaN은 "작고 빠른 초고속 전기 스위치"다. 낮거나 중간 전압에서 전기를 매우 빠르게 켜다 껐다 하는 데 강하다. 그래서 고속 충전기, 서버 전원공급장치, 데이터센터 전력장치에서 빛난다. GaN의 빠른 스위칭은 주파수를 높여 내부의 변압기·인덕터·커패시터를 작게 만드는 힘이다.

이에 따라 비용 곡선도 결정적으로 달라진다. SiC는 결정을 성장시키는 자체가 어렵다. 매우 높은 온도에서 천천히 자라며 웨이퍼 크기를 키우기도 어렵다. 반면 GaN은 실리콘 웨이퍼 위에 GaN을 성장시키는 GaN-on-Si가 가능해, 기존 실리콘 반도체 제조 생태계의 규모의 경제를 일부 빌려올 수도 있다.

중요한 점은, "GaN이냐 SiC냐"라는 질문보다는, '어느 전압 단계에서 쓰느냐'라는 것이다. 둘 간의 역할 분담을 표로 정리하면 다음과 같다.

표 7. 전압 구간별 SiC/GaN 역할 분담: SiC와 GaN은 승자독식 관계가 아니라 전압 구간별로 역할이 나뉘는 소재

전력 변환 구간	실제 버스 전압	변환할 때 스위칭 소자의 정격 전압	우세 소재	정확한 해석
그리드 / 중전압 → DC bus	kV급 → 수백~수천 V	1.7kV, 3.3kV, 6.5kV, 10kV급	SiC	고전압을 견뎌야 하므로 SiC 우세
800V DC → 48V DC	800V → 48V	보통 900V~1200V	SiC-GaN 혼전	direct 구조는 SiC multilevel 구조는 650V GaN 가능
400V DC → 48V DC	400V → 48V	650V급	GaN	650V GaN이 우세
48V → 12V	48V → 12V	80V~150V급	저전압 GaN / Si MOSFET	고주파·고밀도·빠른 응답성 중요
12V → 1V 이하	12V → GPU core	25V~40V급	VRM, 전력 모듈	소재보다는 패키징 핵심

자료: 미래에셋증권 리서치센터

그리드 근처 중전압 변환은 SiC가, 800V→48V 변환은 경쟁 구간이고, 48V→12V와 12V→1V는 또 다른 답이 나온다. 전력 반도체 투자자라면 'GaN 주식'을 사는 것이 아니라 '특정 전압 단계의 승자'를 사는 것이 옳은 프레이밍이다.

따라서, Wolfspeed·TI·Navitas·Infineon·STMicro·onsemi를 같은 바스켓으로 보는 것이 아니라 각자 다른 전압 단계, 다른 전력 토폴로지에 노출되어 있다고 봐야 한다.

(4) 650V 노드의 4가지 구조

“데이터센터 전력망 안에서 어느 전압 단계의 승자가 될 회사를 찾는다”는 명제를 가장 잘 보여주는 구간이 650V 클래스다. 650V라는 말은 “데이터센터 전력이 650V로 흐른다”는 뜻은 아니다. 전력 변환 회로 안에 들어가는 스위칭 소자가 견딜 수 있는 전압 등급을 말한다. 예를 들어 데이터센터 전력망이 400V 또는 800V DC 구조로 바뀔 때, 그 안의 회로 구조에 따라 650V급 GaN이나 SiC 소자가 쓰일 수 있다. 그래서 650V 노드는 중요하다. 이 구간은 AI 데이터센터 전력 변환 보드 위에서 실제로 어떤 회사의 제품이 경쟁하는지를 보여주는 첫 번째 전장이다.

그런데 같은 650V 노드 안에서도 벤더들의 포지션이 정반대로 갈린다. Infineon은 GaN과 SiC를 모두 제공하는 거의 유일한 사업자다. 정반대 극단에는 650V에서 SiC만 보유하고 GaN 제품이 아예 없는 Wolfspeed, 그리고 GaN만 보유하고 SiC 제품이 아예 없는 TI가 있다. 같은 전압 노드 하나를 두고도 누구는 SiC만, 누구는 GaN만, 누구는 둘 다를 만드는 것이다. 그래서 '전력 반도체'라는 단일 바스켓은 성립하지 않는다.

여기에다 시간축 변수도 더해야 한다. 800V DC 대량 채택이 지연될 경우, 단일 GaN 또는 단일 SiC 노출 기업은 단기 매출 추정치가 흔들릴 수 있다. 반면 Infineon처럼 GaN·SiC·실리콘 전력소자와 여러 전압 노드에 동시에 노출된 업체는 아키텍처 전환속도가 달라져도 방어력이 더 높다고 판단한다.

이러한 벤더 분화는 엔비디아의 GTC Taipei에서의 전시 벽에서 그대로 시각화되었다고 생각한다. 아래의 그림에서, 'MGX 800 VDC PDB'라고 적힌 보드 월에는 ADI·Infineon·Innoscence·Monolithic Power·Navitas·onsemi·Renesas·STMicro·TI, 그리고 Delta·Megmeet까지 11개 벤더의 800V 보드가 한 벽에 나란히 걸려 있다.

같은 800V-Hotswap·800V-50V·800V-12V·800V-6V 노드를 두고 제각기 다른 보드를 내놓았다. 모두가 “AI 전력 반도체”처럼 보이지만 서로 다른 부품을 팔고 있다. 아직 하나의 표준 승자가 없고 각 회사가 서로 다른 전압 구간에서 경쟁하고 있다는 뜻이다.

그림 6. 엔비디아 MGX 800V PDB 벤더 보드 월.
 11개 전력 반도체 공급사가 동일 800V 노드를 두고 각기 다른 보드 출품
 아직 표준 승자가 확정되지 않았고, 전압 단계별·토폴로지별로 승자가 달라질 수 있음



자료: 엔비디아, 미래셋증권 리서치센터

(5) Vertical Power Delivery: 전력 세계의 CPO

최근 전력 아키텍처 논의에서 가장 흥미로운 개념은 Vertical Power Delivery, 즉 VPD다. 이는 전력 변환 부품을 GPU 칩 옆에 두는 것이 아니라, 칩 바로 아래에 배치해 전기를 더 짧은 거리로 공급하는 방식이다. 쉽게 말해, GPU가 필요한 전기를 옆에서 길게 끌고 오는 것이 아니라, 바로 아래에서 수직으로 밀어 올리는 구조다.

일종의 '전력 세계의 CPO'라고 볼 수 있다. CPO가 광신호 변환을 칩 가까이 가져오는 기술이라면, VPD는 전압 변환을 칩 가까이 가져오는 기술이다. 그리고 이 개념은 더 이상 먼 미래 이야기가 아니다.

그런데 왜 전력 변환 부품을 굳이 GPU 가까이 가져가야 할까? 이유는 단순하다. 진짜 전력 병목은 랙 전체가 아니라 GPU 코어 바로 위에서 발생하기 때문이다. GPU 코어가 실제로 쓰는 전압은 대략 1V를 밀도는 0.6~0.8V 수준에서 크게 벗어나기 어렵다.

그런데 GPU가 소모하는 전력은 계속 커지고 있다. 전력은 전압과 전류의 곱이기 때문에, 전압이 거의 고정된 상태에서 전력이 커지면 전류가 그대로 늘어난다. 예를 들어 H100이 약 700W의 전력을 쓸 때 코어 전류는 대략 1,000A 수준으로 볼 수 있다. 반면 Vera Rubin 세대에서 GPU 전력이 2.3kW까지 올라간다면, 0.7V 기준 코어 전류는 약 3,300A에 이른다. H100 대비 약 3배 이상 커지는 셈이다.

문제는 전류가 커질수록 전도 손실($I^2 R$)이 훨씬 더 빠르게 늘어난다는 점이다. 전류가 흐를 때 생기는 발열 손실은 전류의 제곱에 비례한다. 전류가 3배가 되면 손실은 9배가 된다. 즉, GPU 전력이 커질수록 마지막 전압 변환 구간에서 열과 손실이 급격히 커진다.

전류가 어디서 폭발하는지를 보면 해법도 보인다. 48V나 12V 구간에서는 전류가 아직 감당 가능한 수준이다. 하지만 GPU 코어 근처에서는 전류가 수천 암페어로 치솟는다. 따라서 모든 전력 변환 단계를 패키지 안으로 가져올 필요는 없다. 그래서 핵심은 마지막 구간이다. 12V를 0.7V 안팎의 코어 전압으로 낮추는 “마지막 1인치”를 GPU에 최대한 가깝게 가져와야 한다.

표 8. 2.3kW GPU 공급 시, GPU 코어 바로 앞의 마지막 전압 변환 구간에서 전류가 폭증

전력 구간	전압	2.3kW 공급 시 대략적 전류
랙 버스바	48V	약 48A
보드 중간 전압	12V	약 192A
GPU 코어	0.7V	약 3,300A

자료: 미래에셋증권 리서치센터

이 마지막 1인치가 중요한 이유는 두 가지다. 첫째, 전류가 너무 크기 때문에 작은 저항만 있어도 큰 열이 발생한다. 둘째, GPU 워크로드가 순간적으로 바뀔 때 전원부가 멀리 있으면 전압이 빠르게 흔들릴 수 있다. 과도 전압 강하(transient drop: 워크로드가 수십 나노초 만에 급변할 때 변환기가 멀리 있어 칩 전압이 순간적으로 주저앉는 현상)라고 부른다. 이 현상을 막기 위해 설계자는 보통 여유 전압(guard band)을 더 주는데, 이러한 여유 전압은 결국 추가 전력 소모로 이어진다.

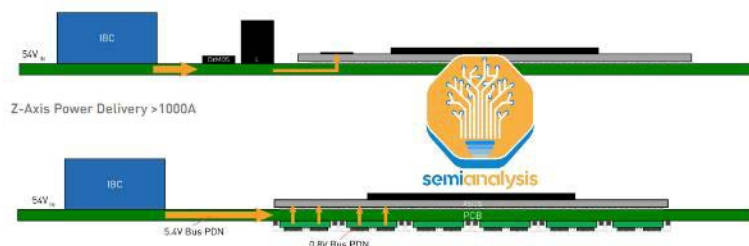
그림 7. 기존 방식은 전압 변환기가 보드 위에 있고, 전류가 수평으로 흐름 → PDN 손실이 큼
VPD는 변환기를 PCB 아래쪽에 배치해서 전류 경로가 극단적 감소 → PDN 손실 10배 이상 감소

Lateral vs. Z-Axis Power Delivery

Today's datacenters use a lateral power delivery system, in which the power voltage regulators are placed on the top side of the board around the processor. As the current demand of CPUs and GPUs increases, the distance between the voltage regulator and the point of load become a significant factor for PDN losses. In addition, increased PDN means that the system requires a large amount of output capacitance for the voltage regulators.

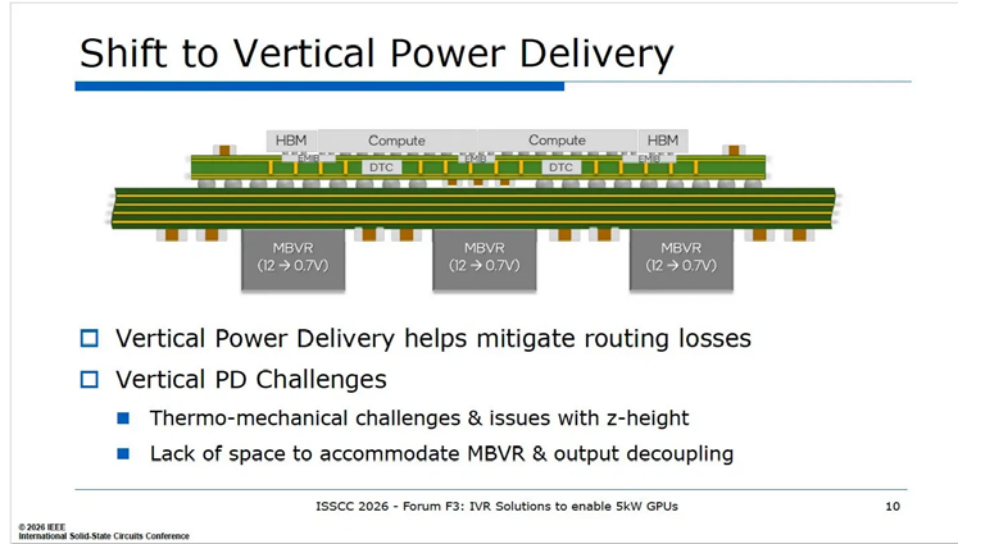
Z-Axis Power delivery is a method by which the voltage regulators are placed on the bottom side of the PCB below the processors. This results in a significant reduction (more than 10x) in PDN losses.

Lateral Power Delivery <1000A



자료: SemiAnalysis, 미래에셋증권 리서치센터

그림 8. 전력 변환기를 GPU 패키지 옆이 아니라 아래쪽으로 내리는 Vertical Power Delivery 구조 핵심은 12V를 0.7V 안팎 코어 전압으로 낮추는 마지막 전력변환 구간을 칩에 최대한 붙이는 것



자료: IEEE, 미래에셋증권 리서치센터

결국 해법은 전력 변환기를 GPU 코어에 최대한 가깝게 붙이는 것이다. 이것이 IVR, 즉 Integrated Voltage Regulator이고, 더 넓은 개념으로 말해서 VPD인 것이다. CPO가 빛의 변환을 칩 가까이 가져가듯, VPD는 전압의 변환을 칩 가까이 가져간다고 보면 된다. 전압 변환을 보드 위에서 끝내는 것이 아니라, 패키지 안쪽 또는 다이 바로 아래로 밀어 넣는 방향이다. 결국 전력 변환을 칩 가까이 배치하여 손실을 줄이기 위한 대책이다.

이 흐름이 실제 시장으로 들어왔다는 가장 강한 증거가 지난 5월 19일에 나온 ADI의 M&A 건이다. ADI는 IVR 관련 스타트업인 Empower Semiconductor를 전액 현금 15억 달러에 인수했다. Empower의 연 매출이 약 5,400만 달러 수준으로 추정된다는 점을 감안하면, 인수가 매출의 약 28배에 해당한다. 이는 일반적인 반도체 M&A 멀티플보다 상당히 높은 수준이다. ADI가 이 정도 가격을 지불했다는 것은 중요하다. 시장이 800V DC 전환을 바라보는 동안, ADI는 GPU 패키지 안쪽의 마지막 전력 변환 소켓을 먼저 사들인 것이다. 다시 말해, 전력 병목의 다음 전장은 랙이나 보드를 넘어 GPU 패키지 안쪽으로도 이동하고 있다.

투자 관점에서 보면 이 변화는 수혜주의 기준을 바꾼다. VPD가 확산되면 단순히 GaN 소자를 파는 회사뿐 아니라, 전압 변환 기능을 패키지 안으로 통합할 수 있는 회사의 가치도 커진다. 우선 ADI는 Empower 인수로 이 시장에 진입했으니, 지켜봐야 할 후보군이다.

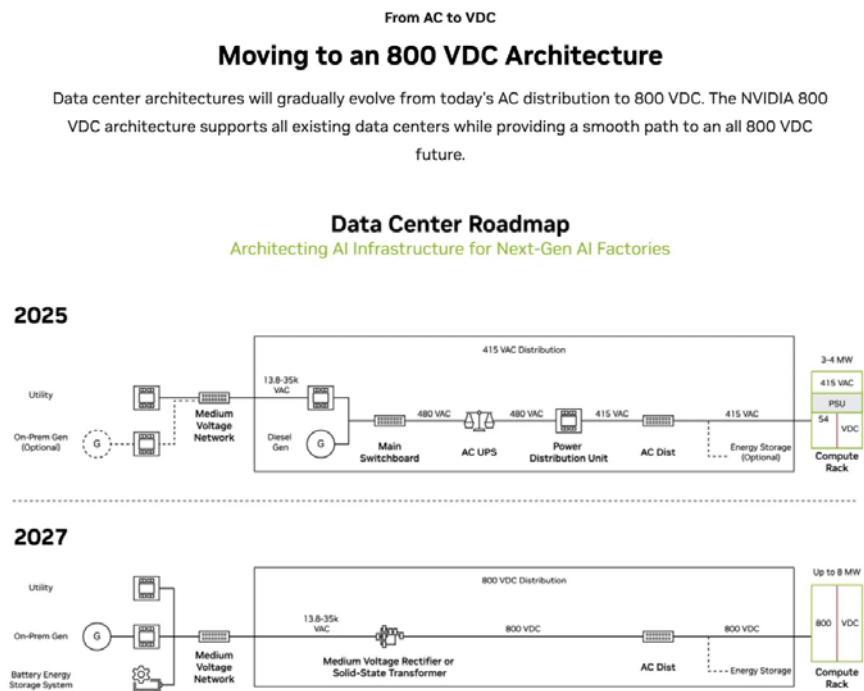
그리고 factorized power의 선구자 중 하나인 Vicor(VICR)라는 업체는, 전력 변환을 여러 단계로 나눠 칩 가까이 가져가는 구조에 강점이 있어 추적할 필요가 있다. Amkor 같은 OSAT는 IVR 전력 변환 기능이 패키지 안으로 들어갈수록 첨단 패키징 수요 증가의 간접적 수혜를 받을 수도 있다.

물론 VPD/IVR이 곧바로 표준이 된다고 단정할 수는 없다. 열 관리, 패키지 높이, 디커플링 공간, 양산 안정성 같은 문제가 남아 있다. IVR은 지난 20년간 여러 번 시도됐지만, 대량 양산의 벽 앞에서 번번이 어려움을 겪었다. 따라서 아직 승자는 정해지지 않았다. 다만 방향은 분명하다. AI GPU 전력이 계속 올라가면 전력 병목은 랙에서 보드로, 다시 GPU 패키지 안쪽으로 내려간다. 800V DC가 데이터센터 전력망의 큰 줄기를 바꾸는 변화라면, VPD는 GPU 코어 바로 앞의 마지막 병목을 푸는 변화다.

(6) 800V DC 아키텍처의 단계적 전환

GPU 패키지 안쪽에서 VPD가 “마지막 1인치”의 문제를 푼다면, 데이터센터 전체 전력망에서는 800V DC가 더 큰 변화를 만든다. 케이블, 버스바, 커넥터에서 발생하는 열 손실도 크게 줄어든다는 점 때문에 수백 kW급 AI 랙으로 갈수록 800V DC는 선택지가 아니라 사실상 필수에 가까워진다. 이에 따라 랙, 데이터홀, 전기실, 그리드 연결부까지 모두 다시 설계되어야 한다.

그림 9. 엔비디아 공식 데이터센터 로드맵. 2027년 800V DC 배전(중전압 정류기 또는 SST로 한 번에 변환)로 이행하는 형태.



자료: 엔비디아, 미래에셋증권 리서치센터

다만 이 전환은 한 번에 일어나지 않는다. 데이터센터가 어느 날 갑자기 전부 800V DC로 바뀌는 것이 아니다. 기존 AC 인프라를 유지하면서 일부 구간부터 DC가 들어오고, 시간이 지나며 데이터홀 전체, 나아가 그리드 연결부까지 단계적/점진적으로 바뀐다.

그 과정에서 전력 인프라 비용은 줄지 않고, grey space(전기실)에서 white space(서버실)로 재배치된다고 이해할 수 있다. SemiAnalysis에서는 이를 크게 네 단계로 나눈다.

첫 번째 단계는 기존 교류(AC) 전력망을 유지한 채, 랙 근처에 800V DC 장비인 HVDC sidecar를 추가하는 방식이다. 기존 중전압 변압기, UPS, 스위치기어, AC 버스웨이는 그대로 남는다. 대신 IT 랙 근처에 HVDC power rack을 추가하는 retrofit 단계다. 이 랙이 415V/480V AC를 800V DC로 정류하고, BBU(Battery Backup Unit)와 슈퍼커패시터로 정전·부하 transient를 흡수한다.

** Transient: AI 워크로드(GPU 클러스터)가 밀리초~초 단위로 전력을 급격하게 올렸다 내렸다 하는 순간적인 전력 변동(스파이크). 기존 데이터센터는 비교적 안정적인 부하를 가정했지만, AI는 이런 transient가 매우 크고 빈번해 전력망·변압기·UPS 등 인프라 안정성에 큰 문제를 발생시킴.*

이 1단계는 Google·Meta가 OCP working group에서 주도하는 자발적인 현장 검증으로 현재 이뤄지고 있다. 2026~2027년 Vera Rubin NVL72 계열의 고밀도 랙은 기존 AC 또는 부분적인 DC 보강 구조로도 일정 수준까지 감당 가능하므로, Phase 1은 600kW급 Ruben Ultra·Kyber 랙을 미리 대비해 800V DC를 준비하는 '선제적 옵션 매입'에 가깝다.

** Vera Rubin NVL72는 엔비디아 공식 랙스케일 플랫폼 명칭임. 다만 랙 전력 수치는 구성과 냉각·전원 설계에 따라 달라질 수 있어, 특정 kW 수치보다 600kW급 Ruben Ultra·Kyber 전환 전 단계라는 의미로 사용했음.*

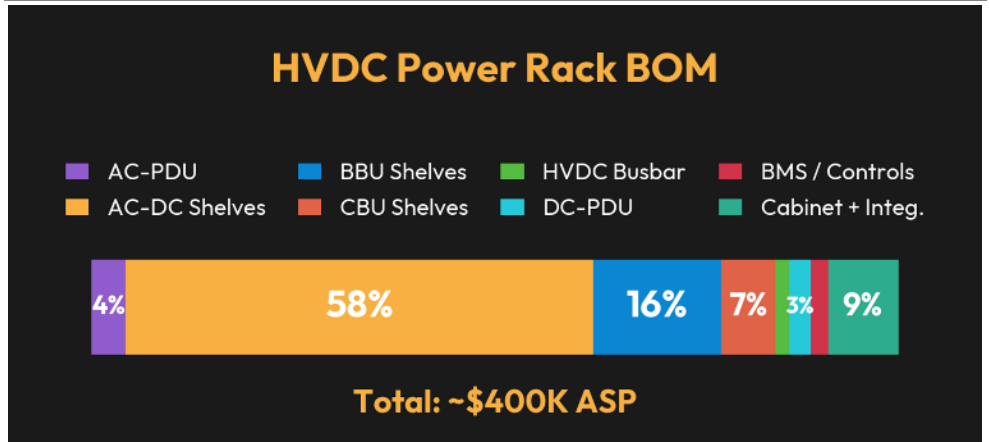
따라서 이 구간의 핵심은 native 800V DC 대량 전환이 아니라, 400V DC, HVDC sidecar, BBU, 슈퍼커패시터, busway, 전력 보호 장비가 기존 AC 인프라 위에 덧붙이는 '과도기적' 전력 재설계다. 그리고 결정적으로, Phase 1은 비용 절감 단계가 아니다. 기존 장비는 그대로 남고 비싼 HVDC power rack이 추가되므로 초기 capex는 오히려 늘어난다.

그림 10. Phase별 장비 비용 변화
 Baseline \$4.35M/MW에서 Phase 1은 \$4.75M/MW로 올라가고, Phase 2~3에서는 일부 전력 장비가 사라지면서 비용 구조가 내려감.
 Phase 1은 비용 증가형 retrofit이고, Phase 2~3은 구조 단순화로 일부 비용이 낮아지는 전환

Equipment	Baseline	Phase 1	Phase 2	Phase 3	Phase 4
Timings	Today	2027	2028	>2028	>2029
GREY SPACE					
MV Transformer	0.35	0.35	0.35	0.35	0.35
MV Switchgear	0.70	0.70	0.70	0.70	0.70
LV Transformer	0.15	0.15	0.15	0.15	-
LV Switchgear	0.40	0.40	0.40	0.40	-
Generator	1.00	1.00	1.00	1.00	1.00
Central UPS	1.20	1.20	-	-	-
AC-DC Rectifier	-	-	-	0.20	-
SST	-	-	-	-	1.25
WHITE SPACE					
Busway / PDU	0.30	0.30	0.30	0.30	0.20
Rack PDU	0.05	-	-	-	-
Busbar	-	0.05	0.05	0.05	0.05
HVDC Power Rack	-	0.40	0.40	-	-
Battery Rack	-	-	-	0.20	0.20
Power Shelf / PSU	0.20	0.20	0.30	0.30	0.30
TOTAL	4.35	4.75	3.65	3.65	4.05
<i>Delta vs Baseline</i>		<i>0.40</i>	<i>(0.70)</i>	<i>(0.70)</i>	<i>(0.30)</i>

자료: SemiAnalysis, 미래에셋증권 리서치센터

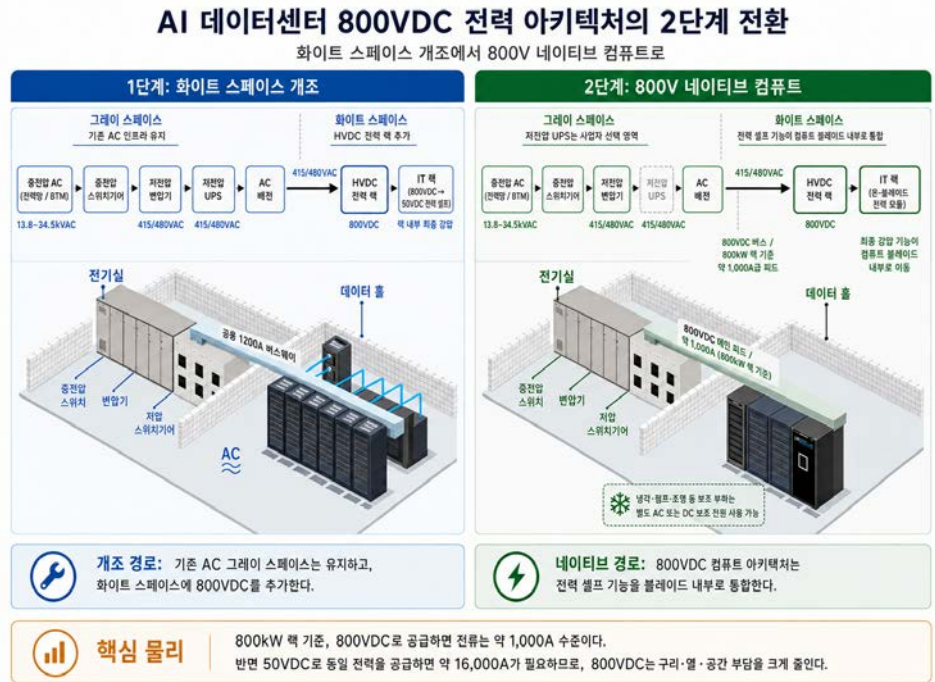
그림 11. HVDC power rack의 ASP가 약 40만 달러이고, 그 안의 BOM은? AC-DC shelves가 58%, BBU shelves가 16%, CBU shelves가 7%, cabinet/integration이 9% 즉 800V 전환은 신규 BOM 기획



자료: SemiAnalysis, 미래에셋증권 리서치센터

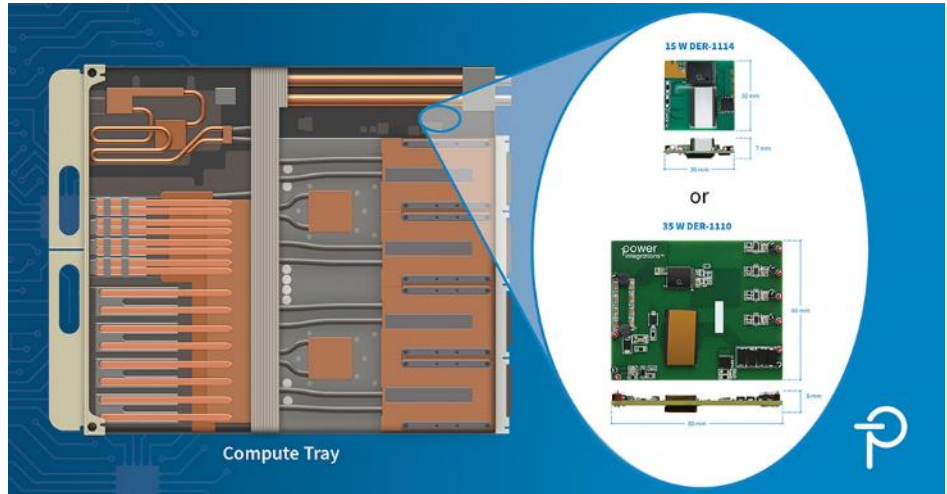
두 번째 단계에서는 800V DC가 랙 내부를 넘어 compute blade까지 직접 들어간다. Kyber·Rubin Ultra급 600kW 내외 고밀도 랙이 등장하면서 800V DC가 선택이 아니라 필수가 되는 구간이다. 최근 업계 논의를 반영하면, 이 단계의 대량 채택을 위한 발주 등은 2027년 중반부터 이뤄질 것으로 보인다.

그림 12. AI 데이터센터 800VDC 전력 아키텍처 2단계 전환 1단계는 기존 화이트스페이스와 AC 계통을 유지하면서, 랙 근처에 800V sidecar를 붙이는 과도기 2단계는 데이터를 전체가 800V 네이티브 컴퓨터 구조로 바뀌는 본격 전환



자료: 미래에셋증권 리서치센터

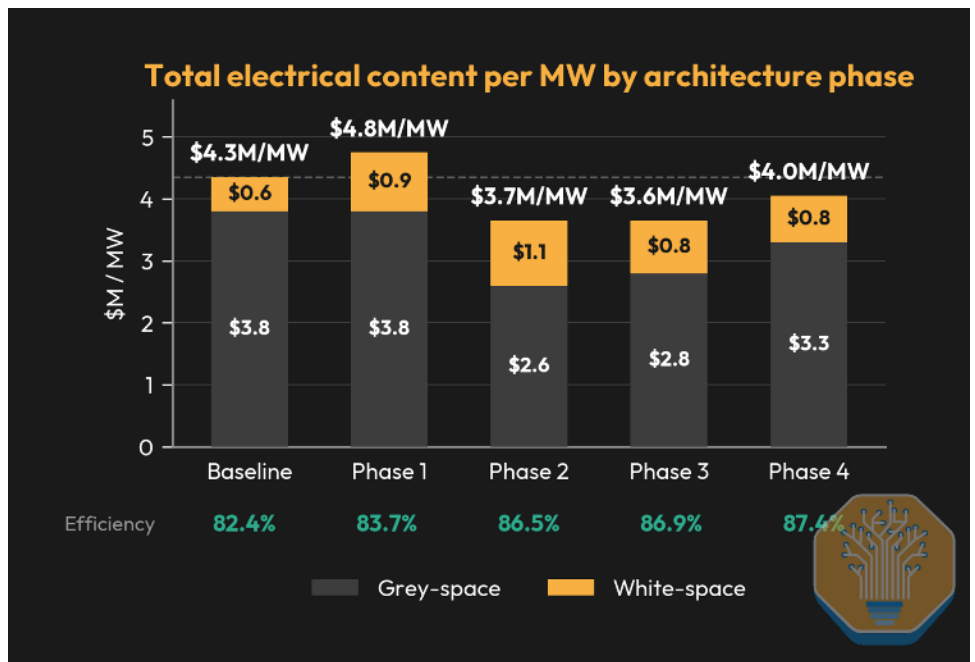
그림 13. NVIDIA Kyber 800V DC 랙에서 전력 관련 기능 해당 기능이 랙 외부 power shelf에만 머무르지 않고, compute tray 내부의 PDB와 보조 전원 영역까지 들어오는 흐름. 800V-native compute rack에서는 전력 기능이 compute tray 내부로 침투한다는 걸 알 수 있음.



자료: The Data Center Engineer, 미래에셋증권 리서치센터

두 번째 단계에서는 전력 변환 장치를 랙 바깥이나 옆에만 둘 수 없기 때문에 800V DC를 compute tray 내부까지 가져가는 것이다. 또한 각 blade 안의 power module이 800V를 50V 안팎으로 낮추는 구조가 된다. 전력 변환 장치를 compute tray 내부에 통합함으로써, 랙 공간을 효율화하고 고밀도 GPU 배치를 가능하게 한다. 이때 중앙 UPS의 역할도 줄어 든다. 기존 UPS는 정전이 발생했을 때 버티는 역할과 전압 변동을 완충하는 역할을 했다.

그림 14. 800V DC 전환이 단순 CAPEX 증가가 아니라 전력 체인의 효율 개선과 장비 구조 재편 시스템 효율은 82.4%에서 87.4%까지 올라감.



자료: SemiAnalysis, 미래에셋증권 리서치센터

하지만 800V DC 구조에서는 BBU와 슈퍼커패시터가 이 역할을 더 가까운 위치에서 나눠 맡을 수 있다. BBU는 초 단위에서 분 단위의 백업을 담당하고, 슈퍼커패시터는 매우 짧은 밀리 초 단위의 순간 전압 흔들림을 흡수한다. 이 과정에서 AC→DC→AC처럼 여러 번 전력을 바꾸는 비효율도 줄어들어 시스템 효율이 1단계 때보다 크게 좋아진다.

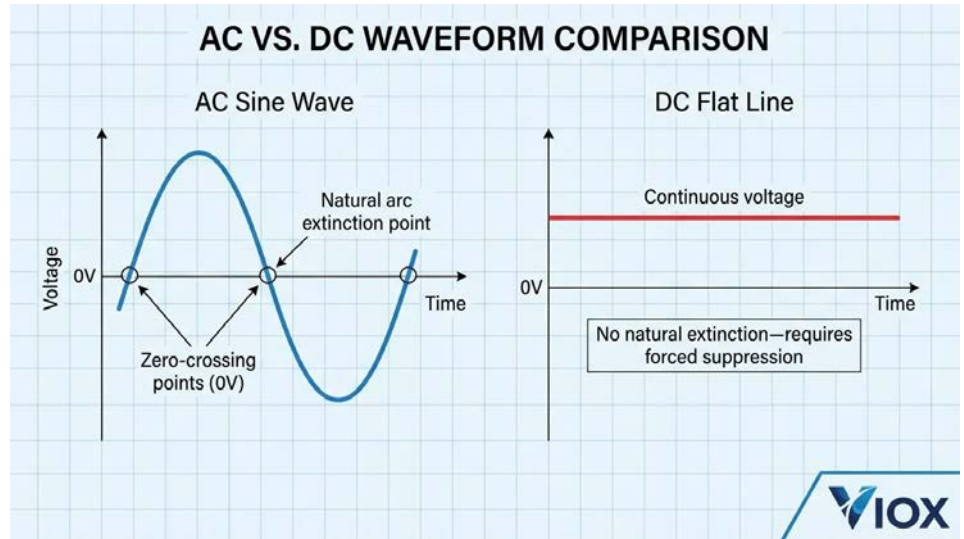
세 번째 단계에서는 데이터홀 전체가 800V DC busway 중심으로 바뀐다. 이제 랙 옆에서 매번 AC를 DC로 바꾸는 것이 아니다. grey space의 중앙 정류기 또는 저전압-SST 계열 장치가 415V/480V AC를 800V DC로 변환한 뒤, 데이터홀 전체에 DC 버스웨이로 분배하는 단계다. 데이터홀 전체 배전이 800V DC 중심으로 바뀌는 것이다.

이 단계에 들어서면 기존 AC floor PDU나 일부 AC 스위치기어의 중요도는 낮아진다. 대신 DC 버스웨이·DC 보호장치·배터리 랙이 새 핵심 장비가 된다. 그리고 1단계에서 중요 위치를 차지했던 랙 옆의 power rack은 더 이상 AC-DC 정류 변환을 하지 않고 BBU·슈퍼커패시터 backup 역할만 담당하는 배터리 랙으로 진화한다.

여기서 시장이 놓치기 쉬운 새로운 TAM이 등장한다. DC는 AC보다 끊기 어렵다. 교류는 전류가 주기적으로 0을 지나기 때문에 고장이 났을 때 전류를 끊기가 상대적으로 쉽다. 반면 직류는 전류가 계속 한 방향으로 흐른다. 한 번 아크(arc)가 생기면 자연스럽게 꺼지지 않는다.

그래서 DC-rated breaker, SSCB(Solid-State Circuit Breaker), insulation monitoring 같은 DC 보호·감시 장비가 새 카테고리로 부상한다. 예를 들어, SSCB는 SiC·GaN 반도체 기반의 스위치로 DC fault를 마이크로초 단위에서 끊는 전자식 차단 장치다. AC에서는 전류가 자연스럽게 0을 지나는 순간(zero-crossing)을 활용해 기계식 차단기가 아크를 끄지만, 800V DC에서는 그 0점이 없으므로 반도체 스위치로 강제로 끊어야 하는 것이다.

그림 15. AC(교류) vs DC(직류) 파형 비교
AC는 전압이 0V를 지나는 zero-crossing이 있어 아크가 자연스럽게 꺼질 수 있음.
반면 DC는 전압이 계속 유지되기 때문에 자연 소호점이 없고, 강제 차단 기술이 필요.



자료: VIOX (DC Circuit Breaker 관련 기술 자료), 미래에셋증권 리서치센터

다시 말해, 800V DC 시대에는 전기를 잘 공급하는 회사만 중요한 것이 아니다. 고전압 DC를 안전하게 끊고, 감시하고, 고장을 빠르게 차단하는 회사도 중요해진다. 이 영역은 아직 시장이 충분히 반영하지 않은 새로운 장비 카테고리다.

네 번째 단계는 SST, 즉 Solid-State Transformer가 본격 등장하는 구간이다. 기존 변압기는 50Hz 또는 60Hz의 낮은 주파수에서 작동하기 때문에 크고 무겁다. 구리와 철심을 많이 써야 한다. 반면, SST는 SiC MOSFET 기반 고주파 스위칭(수만 Hz 이상)을 이용해, 중전압 AC(13.8kV·34.5kV)를 800V DC로 한 번에 변환하는 장비다.

SST가 가능해지면 기존 중전압 변압기와 저전압 정류기를 하나의 장비로 통합할 수 있다. 데이터센터 입장에서는 그리드에서 들어오는 전력을 더 효율적으로, 더 빠르게 제어할 수 있게 된다. 여기서 SiC가 중요한 이유는 명확하다. 중전압 입력부는 kV급 전압을 다루어야 하기 때문이다. GaN은 랙 안쪽이나 보드 근처의 빠르고 작은 전력 변환에 강하지만, 중전압을 직접 다루는 구간에서는 SiC가 더 자연스럽다.

SST가 특히 중요한 이유는 AI 데이터센터의 '부하 변동성' 때문이다. AI 훈련 부하는 평균 전력만 큰 것이 아니라 10%에서 100%까지 빠르게 출렁이는 동적 부하다. 즉, 전력 소비가 매우 불규칙하다는 말이다. LLM 훈련이 한 단계를 끝내고 다음으로 넘어가는 순간, 수만 개의 GPU가 동시에 연산을 멈췄다가 다시 시작할 수 있다. 이론적으로 부하가 10%에서 100%까지 흔들리는 구간에서는 1GW급 클러스터가 순간적으로 100~200MW 수준까지 내려갔다가 다시 치솟는 상황도 상정할 수 있다. 실제 운용에서는 소프트웨어와 전력 제어가 이를 완화하지만, 수백 MW 단위의 급격한 변동만으로도 전력망 운영자에게는 악몽에 가깝다고 할 수 있다.

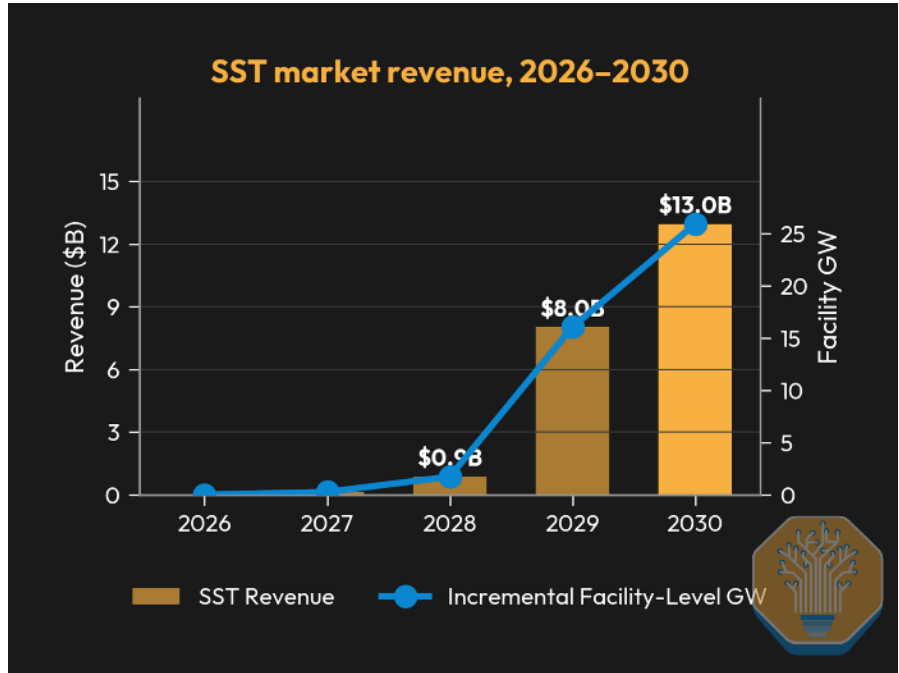
이 문제가 얼마나 심각한지를 보여주는 상징적인 사례가 있다. AI 프레임워크 PyTorch에는 'Power Plant No Blow Up(발전소를 터뜨리지 마라)'이라는 이름의 옵션이 존재한다. 이 옵션은 GPU가 실제로는 쉬어야 할 때조차 일부를 의미 없는 계산을 돌려 전력 소비를 인위적으로 일정하게 유지한다. 전력망을 보호하기 위해 비싼 GPU의 전기를 일부러 낭비하는 촌극이다.

따라서 앞으로의 전력 병목은 단순 변압기 용량이 아니라, 고밀도 랙의 부하 변동을 얼마나 빠르게 흡수하고 안정화할 수 있느냐로 이동한다. SST는 중전압 단계에서 부하를 빠르게 조절하고, 데이터센터가 전력망에는 더 안정적인 부하처럼 보이도록 만들 수 있다. 이는 효율 문제만은 아니다. 데이터센터 건설 인허가와 Grid 접속 가능성에도 영향을 줄 수 있다.

다만 SST는 아직 대규모 데이터센터에서 검증이 끝난 장비는 아니다. 기술 방향성은 맞지만, 전력회사, 보험사, 규제기관, 데이터센터 운영자가 모두 안심하고 대량 채택하기까지는 시간이 필요하다. 현실적으로 SST의 본격 상업 채택은 2029년 전후가 될 가능성이 높다.

또 하나 분명히 해야 할 점이 있다. SST가 모든 송배전 변압기를 대체한다는 뜻은 아니다. 더 정확히는 데이터센터 내부의 grey space에서 중전압을 800V DC로 바꾸는 특정 노드에 들어가는 장비로 봐야 한다. 그 전까지는 기존 dry transformer나 hybrid transformer가 중간 단계를 채울 가능성이 높고, Hitachi 같은 기존 변압기 강자들도 여전히 중요한 위치에 있다.

그림 16. SST 시장이 2028년부터 본격적으로 시장이 열릴 것이라는 추정
즉, SST는 native 800V DC/facility-level 전환의 콜옵션이라 할 수 있음



자료: SemiAnalysis, 미래에셋증권 리서치센터

표 9. 800V DC 전환의 단계별 구조

구분	Phase 1 (2026~)	Phase 2 (~2028)	Phase 3 (2028~)	Phase 4 (종착지)
대표 랙 부하	GPU 200kW	GPU 600kW (Kyber)	GPU 600kW+	1MW+?
핵심 구조	AC 유지 + 랙 옆 HVDC sidecar	800V DC native, blade까지 직결	hall 전체 DC busway	SST가 중전압→DC 통합
정류 위치	랙 옆 HVDC power rack	랙 옆 HVDC power rack	중앙 rectifier 또는 LV-SST	SST(중전압 직접 변환)
UPS	유지	축소	더 축소	필요성 급감
버스웨이	AC 중심	AC 중심	DC 중심	DC 중심

자료: SemiAnalysis, 미래에셋증권 리서치센터

이 표가 가리키는 결론은 세 가지다.

첫째, 800V DC는 비용 절감용 선택지가 아니라 고밀도 AI 랙을 성립시키기 위한 물리적 필요에 가깝다.

둘째, 이 전환은 한 번에 일어나지 않는다. 랙 옆 HVDC 장비에서 시작해, compute blade, 데이터홀 DC busway, 그리고 장기적으로 SST까지 단계적으로 진행된다.

셋째, 투자 기회도 하나의 바스켓으로는 묶을 수 없다는 점이다. Phase 1에서는 HVDC power rack과 BBU가 중요하고, Phase 2에서는 on-blade power module이 중요해진다. Phase 3에서는 DC 보호·감시 장비가 새 카테고리로 떠오르고, Phase 4에서는 고전압 SiC와 SST가 핵심이 된다.

따라서 800V DC 전환의 핵심은 단순히 “전압이 올라간다”가 아니다. 전력 인프라의 가치가 AC 장비에서 DC 장비로, 중앙 UPS에서 분산형 BBU와 슈퍼커패시터로, 저전압 배전에서 중전압 SiC와 SST로 이동하는 것이다. AI 데이터센터의 전력망은 서버실 안쪽부터 그리드 접점까지 단계적으로 다시 설계되고 있다는 점을 기억하자.

(7) 데이터센터 밖의 전쟁: Wolfspeed의 Voltage Ladder

지금까지의 전력 이야기는 모두 데이터센터 '내부'의 것이었다. 그러나 사실 진짜 중요한 전쟁은 데이터센터 안이 아니라 밖에서 벌어진다. AI 데이터센터를 전력망에 연결하는 것 자체가 거대한 병목이기 때문이다.

발전소에서 만든 전기는 매우 높은 중전압으로 송전되며, 이를 데이터센터가 쓸 수 있는 전압으로 낮추려면 변전소, 변압기, 스위치기어, 보호장치가 필요하다. 그런데 AI 데이터센터 수요가 너무 빠르게 늘면서, 이 그리드 인터페이스 설비의 증설 속도가 수요를 따라가지 못하고 있다.

이 새로운 시장이 얼마나 큰지를 처음으로 정량적으로 따져보면, BofA에 따르면, 600kW 이상 고밀도 AI 랙에 필요한 고전력 반도체 시장이 사실상 0에서 시작해 5년 안에 161억 달러 규모로 커질 수 있다. 이는 기존 자동차나 산업용 전력 반도체 시장의 연장이 아니라, AI 데이터센터라는 새로운 수요가 만드는 별도 시장이 이 정도 규모라는 점에서 중요하다.

아래 표의 2025~2030년 궤적에 따르면, 600kW 이상 고밀도 AI 랙용 고전력 반도체 시장은 사실상 0에 가까운 수준에서 5년 안에 161억 달러 규모로 커질 수 있다. 이 과정에서 SiC와 GaN 모두 높은 성장률을 보이며, 기존 플레이어들이 점유율을 새로 나눠 가질 수 있는 별도 시장이 열린다.

표 10. AI 전력반도체 시장 규모: 랙 아키텍처 변화로 새 TAM이 만들어진다

연도	AI 전력 반도체 시장 규모	비고
2025	~\$0 (거의 없음)	600kW 이상 랙 자체가 거의 없음
2026	\$14억	800V DC 전환 시작
2027	\$110억	전체 AI 전력 반도체 시장의 절반 이상
2030	\$161억	완전 성숙

자료: BofA, 미래에셋증권 리서치센터

이 새로운 고전압 SiC 기회에 가장 빠르게 깃발을 꽂으려는 회사가 Wolfspeed다. Wolfspeed는 지난 5월 21일 3.3kV급 SiC 파워 모듈을 발표했다. 이 제품은 전기차용이라기보다 AI 서버 랙과 그리드 전력 인프라를 겨냥한 제품에 가깝다. 특히 풀브리지 모듈은 SST에 최적화돼 있다.

여기서 중요한 포인트는 3.3kV라는 전압 등급이다. 3.3kV 모듈의 결정적 요소는 'drop-in package'다. 두 가지 산업 표준 크기로 만들어져 기존 설계에 바로 끼워 넣을 수 있다는 뜻이다. 1.7kV, 3.3kV, 10kV SiC는 AI 데이터센터의 그리드 연결, 중전압 변환, SST, 초고전력 시스템으로 이어질 수 있는데, Wolfspeed는 데이터센터 바깥쪽의 중전압 전력 변환과 SST 쪽에 선점하려는 포석이다.

표 11. Wolfspeed Voltage Ladder와 전압 등급별 시장 상태

전압 등급	주요 용도	시장 상태
1200V	전기차 구동 인버터, 온보드 충전기	성숙 (EV 사이클)
1700V	산업용 모터 드라이브, 태양광, 중전압 UPS	안정적 (산업)
3300V (2026.5)	SST, 중전압 드라이브, 800V DC 랙 한 노드 위 전력 변환	이제 막 진입
10kV	초고압 배전, 방산, 초고전력 AI 시스템	초기 단계

자료: Wolfspeed, 미래에셋증권 리서치센터

AI 데이터센터가 더 많은 전력을 더 높은 밀도로 끌어오려면, 그리드와 데이터센터 사이에 새로운 전력 변환 장비가 필요하다. Wolfspeed는 그 장비 안에 들어갈 고전압 SiC를 노리는 회사다.

Wolfspeed의 10kV SiC가 단순 제품 발표를 넘어, 지난 6월 8일 GE Aerospace와 MOU로 확장됐다는 점은 고무적이다. 이들은 고전압 SiC를 실제 제품에 바로 끼워 쓸 수 있는 '공통 프레임워크'를 함께 만들겠다는 약속을 했다. 따라서 중전압 전력 변환·SST·방산/항공·AI 데이터센터 그리드 인터페이스로 Wolfspeed가 이동하고 있음을 확증했다고 사료된다.

그러나 남아 있는 한계점도 있다. Wolfspeed는 GaN 제품이 없다. 따라서 데이터센터 내부의 저전압 전력 변환, 예를 들어 800V를 48V나 12V로 낮추는 구간이 '통합 GaN 전력 단' 중심으로 굳어진다면 Wolfspeed가 가져갈 수 있는 매출은 제한적이다.

결국 Wolfspeed는 그리드 인터페이스와 중전압 SiC에 걸린 단일 베팅에 가깝다. BofA가 말한 161억 달러 시장이 실제로 고전압 SiC 중심으로 열린다면 Wolfspeed의 상승 탄력은 클 수 있다. 반대로 시장의 무게중심이 데이터센터 내부의 GaN 전력단이나 다른 전압 노드로 이동한다면, Wolfspeed가 가져갈 몫은 제한적일 수 있다고 본다.

(8) 비대칭 옵션인 Enphase와 SolarEdge

더 과감한 생각도 가능하다. 태양광 인버터 회사인 Enphase와 SolarEdge를 SST 관련 '비대칭 옵션'으로 보는 시각이다. 두 회사는 태양광 시장 둔화와 마이크로인버터 사이클 붕괴로 주가가 크게 훼손됐었다. 시장은 이들을 태양광 주식으로만 본다.

하지만 기술적으로 보면 다른 해석도 가능하다. Enphase와 SolarEdge는 패널만 만드는 업체가 아니다. 이들은 전력 변환, 보호 회로, 분산 제어, 전력 제어용 반도체 역량을 갖고 있다. 특히 Enphase는 자체 제어 ASIC 역량을 갖고 있어, 많은 전력 변환 장치를 동시에 제어하는 분산 시스템 문제에 익숙한 업체다.


SST 역시 본질적으로는 전력 변환과 제어의 문제다. 물론 태양광 인버터와 데이터센터용 SST는 완전히 같은 시장이 아니다. 전압 등급, 인증, 신뢰성, 고객 구조가 모두 다르다. 그러나 "분산 전력 변환을 정교하게 제어해 본 회사"라는 관점에서는 Enphase와 SolarEdge를 배제할 필요도 없다고 본다.

이와 관련해서, Enphase에서도 공식으로 본인들의 IQ SST를 대대적으로 홍보하고 있다. 태양광 마이크로인버터에서 축적한 분산 전력 제어 역량을 MW급 AI 데이터센터 전력 변환으로 확장한 사례다.

핵심은 단순 변압 용량이 아니라, AI 모델을 훈련시킬 때의 전력 부하가 10%에서 100%까지 급격히 출렁일 때 이를 '1ms 미만'으로 흡수하는 응답성이다. 1.25MW/rack, 342개의 전력 모듈, 99.999% 가용성은 SST가 기존 변압기 대체재를 넘어 고밀도 AI 랙의 동적 전력 안정화 장치로 진화하고 있음을 보여준다. 따라서 Enphase와 SolarEdge는 확실한 수혜주로 볼 수는 없지만, 매우 낮아진 기대치 위에 올라간 장기 옵션으로는 현재의 위치를 격상시킬 수 있다고 사료된다.

그림 17. Enphase IQ SST는 랙당 1.25MW, 확장 시 5MW까지 대응하고 무중단 운영을 위한 전력 인프라라는 점이 강조됨. 또한 AI 전력 병목의 본질이 평균 전력보다 순간 부하 변동 대응에 있음(1ms)이 강조됨. 그리고 342개의 전력 모듈을 분산 배치해 단일 장애점 없이 전력을 제어하는 것은 SST가 중앙집중형이 아닌 모듈식 구조라는 뜻.

IQ SOLID-STATE TRANSFORMER




1.25 MW
per rack · scales to 5 MW

Intelligent power conversion for the AI data center era.

enphase.com

NOW IN ADVANCED DEVELOPMENT




99.999%
system availability

Meeting stringent data center uptime requirements.

enphase.com

UNDER THE HOOD



<1 ms
transient response

1000x faster than most conventional solutions.

enphase.com

342
power modules per rack

Distributed architecture. No single point of failure.



enphase.com

자료: Enphase Energy, 미래에셋증권 리서치센터

III. 통신 병목

1. 신호 무결성: 구리와 광학의 거리 기반 재분할

(1) CPO가 구리를 죽인다?

지금까지는 AI 데이터센터의 첫 번째 물리적 병목인 전류를 다뤘다. 이제 두 번째 병목인 '신호'로 넘어가야 한다. AI 데이터센터에서는 칩과 칩, 보드와 보드, 랙과 랙 사이로 엄청난 양의 데이터가 오간다. 이 신호가 빠르고 정확하게 이동하지 못하면, 아무리 비싼 GPU를 많이 사도 실제 활용률은 떨어진다.

그런데 이 신호 병목의 규모를 이해하려면, 신호가 왜 그렇게 많이 흐르는지부터 봐야 한다. 답은 에이전트 AI의 등장에 있다. Cisco 최고제품책임자 지투 파텔이 짚은 데이터가 결정적이다. "에이전트 AI가 도입되지 않은 경우 기업 WAN 트래픽은 향후 10년간 약 2.5배 성장에 그치지만, 에이전트 AI가 도입되면 같은 기간 9배로 폭증한다"는 것이다. 더 중요한 것은, 이 숫자조차 보수적이며, 10년 걸릴 일이 3년 안에 일어날 가능성이 매우 높다는 것이다.

더 미시적으로 보면 하나의 AI 에이전트 작업은 같은 일을 하는 인간보다 트래픽을 450% 더 만들게 된다. 인간은 한 번 클릭하고 말지만, 에이전트는 때로 몰린다. 즉, "Humans click. Agents swarm"이라는 그의 표현이 이 변화를 함축한다. AI 에이전트가 늘어날수록 데이터센터 안팎의 신호 트래픽은 과거와 다른 속도로 증가한다.

그리고 이 영역에는 시장이 착각하기 쉬운 거대한 서사가 하나 있다. "광통신이 모든 것을 이긴다, 구리는 죽었다"는 내러티브다. 조금 있다 상세히 다룰 CPO(Co-Packaged Optics, 광학을 칩에 직접 붙이는 기술)는 분명 거대한 전환이다. 그러나 결론을 먼저 말하면 "구리는 죽지 않는다." 다만 모든 거리를 이기지 못하는 것이다. 짧은 거리에서는 여전히 구리가 유리하고, 긴 거리나 랙 간 연결에서는 광학이 유리하다. 이 시장은 "광학 대 구리"의 싸움이 아니라, 거리별로 역할이 다시 나뉘는 과정으로 봐야 한다.

이와 관련해 CPC(Co-Packaged Copper), '구리를 ASIC 가까이 함께 패키징하는 구조'가 CPO와 나란히 다루어질 것으로 판단한다. CPC는 교체 가능하고, 성숙한 생태계라는 장점을 살릴 수 있기 때문이다. 이 점이 투자적으로 중요하다. 광학이 가져가는 시장과 구리가 지키는 시장은 서로 다른 기업이 차지하기 때문이다.

장거리·랙 간 연결에서는 광학 모듈과 CPO가 중요해진다. 반면 짧은 거리, 특히 GPU 스케일업 도메인에서는 구리 기반 연결과 아날로그 신호 보정 기술이 여전히 핵심 역할을 한다. 그리고 이 짧은 거리 신호 영역인 구리 영역에서, 시장이 거의 주목하지 않은 채로 거대한 병목이자 기회가 자라고 있다. Semtech다.

그림 18. XPO to CPC Switch Solution / ChipLink 448G
CPC/ChipLink 448G는 스위치 내부 또는 근거리 연결에서 광학보다, 구리 기반 고속 링크가 더 경제적일 수 있음을 시사



자료: SemIVision, 미래에셋증권 리서치센터

(2) 200G/lane의 도전: 왜 DSP가 문제인가

Semtech를 이해하려면 먼저 'lane당 속도' 라는 개념을 알아야 한다. lane이란 데이터 전송 통로 하나를 가리킨다. 각 lane이 초당 몇 기가비트(Gbps)를 나르는지가 성능의 핵심 지표다. 현재 업계는 lane당 100G에서 200G로 넘어가는 중이다.

그리고 DSP(Digital Signal Processor, 디지털 신호 처리기)도 핵심 개념이다. 고속 데이터 전송에서는 통신 신호가 케이블이나 보드를 지나면서 보통 일그러진다. 이 일그러진 신호를 원래대로 복원하려면 복잡한 디지털 연산이 필요한데, 그 연산을 담당하는 칩이 DSP다. 현대의 고속 트랜시버 안에는 거의 항상 DSP가 들어 있다.

문제는 DSP가 전력을 많이 먹고, 지연 시간(latency)을 만든다는 것이다. DSP가 일하려면 ADC(아날로그-디지털 변환기), DSP 코어, DAC(디지털-아날로그 변환기), 리클로킹 회로가 모두 필요하다. 이 모든 회로가 전력을 소모하고, 신호가 이들을 통과하는 데 시간이 걸린다.

그런데 200G/lane이라는 높은 속도로 올라가려면, 대부분의 사람들은 DSP가 반드시 필요하다고 생각했다. 신호가 너무 빠르고 일그러짐이 심하기 때문에, 디지털 연산으로 복원해야 한다고 본 것이다.

(3) Semtech의 아날로그 마법 “DSP를 제거하다”

Semtech의 차별점은 여기서 나온다. Semtech는 DSP를 통째로 제거하고, '아날로그 등화기(Analog Equalizer)'만으로 200G/lane 신호를 살려낸다. 쉽게 말하면, 신호를 디지털로 바꿔 복잡하게 계산한 뒤 다시 아날로그로 되돌리는 것이 아니라, 아날로그 회로 그 자체로 신호를 바로 보정하는 방식이다. 디지털 변환·연산 과정이 없으므로 훨씬 단순하고 빠르고 전력이 적게 든다. 이것이 가능하면 ADC, DSP 코어, DAC, 리클로킹이 모두 사라진다.

pJ/bit는 비트 하나를 보내는 데 드는 에너지(피코줄)다. ns(나노초)는 10억분의 1초, ps(피코초)는 1조분의 1초다. 즉, Semtech 방식은 전력을 약 10배 줄이고, 지연 시간도 기존 DSP 기반 방식 대략 수십 배에서 경우에 따라 수백 배까지 낮출 수 있다.

표 12. DSP 기반 방식과 Semtech 아날로그 방식 비교

항목	DSP 기반	Semtech 아날로그 방식	차이
케이블 끝단당 전력	약 20W	2W 미만	약 10배
비트당 에너지	약 12.5 pJ/bit	1.25 pJ/bit	약 10배
지연 시간	나노초(ns) 단위	수십 피코초(ps)	수백 배

자료: 미래에셋증권 리서치센터

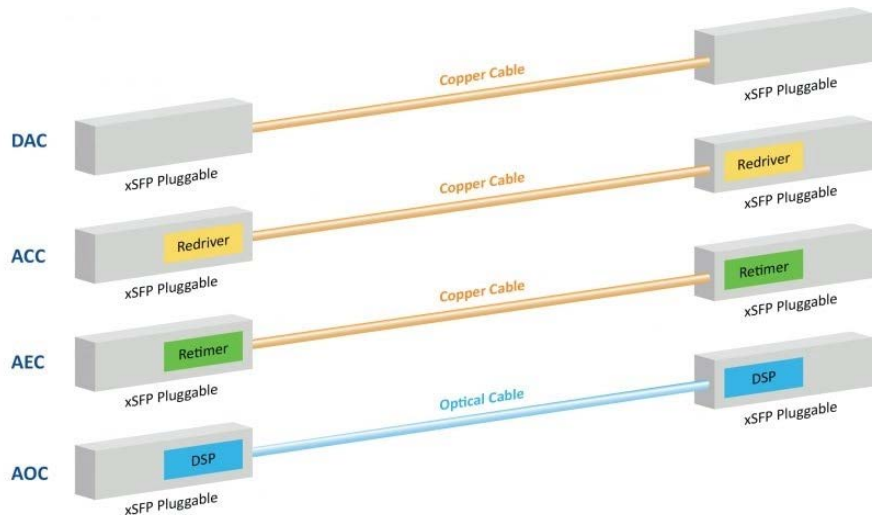
GPU들이 하나의 거대한 시스템처럼 묶이는 스케일업(scale-up) 환경에서는 지연 시간이 곧 돈이기 때문에 이런 차이는 결정적이라 할 수 있다. 칩과 칩 사이 신호가 조금만 늦어도, 비싼 GPU 수만 개가 동시에 데이터를 기다리며 멈춘다. GPU 유휴 시간(idle time)의 원리와 같다. DSP의 ns 단위 지연과 아날로그 경로의 수십 ps 지연은, 대규모 시스템에서 누적되면 엄청난 차이를 만든다. 결국 AI Factory의 가동률이 올라간다는 말이다.

그래서 Semtech를 단순한 구리 케이블 회사로 보면 안 된다. 더 정확히는 아날로그 신호 무결성 플랫폼(Analog Signal Integrity Platform)으로 봐야 한다. 신호 무결성(Signal Integrity)이란 데이터 신호가 한 지점에서 다른 지점으로 이동하는 동안 일그러지지 않고 원형을 유지하는 것을 말한다. 속도가 빨라질수록 신호 무결성을 지키기가 어려워지며, 이것이 AI 인프라의 숨은 병목 중 하나다.

Semtech의 아날로그 등화기 기술은 단일 제품인 ACC(Active Copper Cable)에 주로 쓰인다. ACC 수요에는 전력 병목이 만들어내는 구조적 동인이 있다. GPU/AI 가속기를 인접한 두 랙으로 나눠 배치하는 순간, 랙 사이 1~3m 구간의 신호 무결성을 지킬 부품이 필요해지고, 그 자리가 ACC를 차지한다.

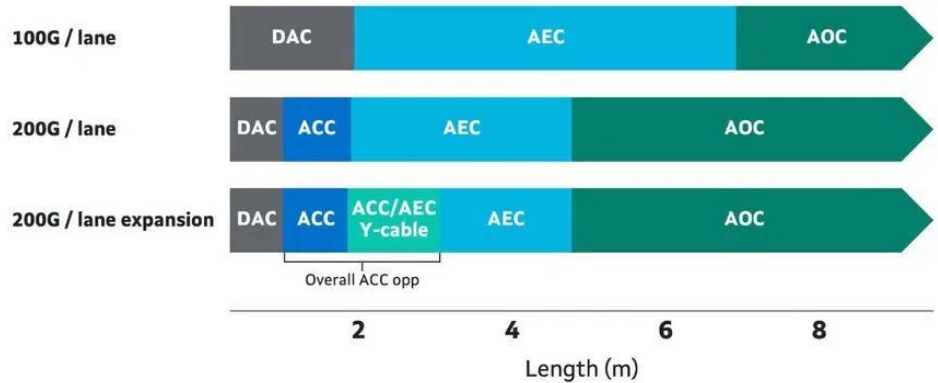
랙에서 소비되는 전력 제약이 심해질수록 ACC가 필요한 자리는 늘어난다. 또한 같은 리드라이버를 케이블이 아니라 아예 PCB 백플레인 위에 실장하는 신규 영역도 열리고 있는데, 시장 일각에서는 이 백플레인 시장의 TAM이 케이블보다 클 수 있다고 보고 있다.

그림 19. 신호 무결성을 유지하기 위한 네 가지 인터커넥트 방식
 DAC는 수동 구리 케이블, ACC는 리드라이버를 추가한 구리 케이블,
 AEC는 리타이머를 넣은 구리 케이블, AOC는 DSP를 사용하는 광케이블



자료: dev.to, 미래에셋증권 리서치센터

그림 20. DAC·ACC·AEC·AOC의 거리별 적용 구간
 100G→200G/lane 전환에서 DAC의 도달거리가 줄며 1~2m 구간에 ACC 기회가 새로 열림
 ACC는 비용·전력 효율적이고, 더 긴 구간에서는 AEC가 신호 무결성을 확보



자료: Marvell, 미래셋증권 리서치센터

또한 아날로그 등화기 기술은 ACC에만 쓰이는 것이 아니다. 같은 기술이 거의 모든 고속 신호 무결성 영역에 침투할 수 있다. ACC는 짧은 거리 연결의 주력이고, 인쇄회로기판 (PCB) 위 신호 경로의 무결성 보정에도 쓰이며, DSP 없는 광 모듈인 LPO(Linear Pluggable Optics)·LRO(Linear Receive Optics)는 Semtech 아날로그 기술과 철학이 같다고 볼 수 있다.

게다가 기존 광 트랜시버 내부, Arista의 차세대 광학 아키텍처(XPO), 근접 패키지 광학(NPO)에도 침투 여지가 있다. 즉, Semtech의 시장은 “구리 케이블 시장”이 아니라, DSP를 제거해 전력과 지연 시간을 줄이려는 모든 곳에 들어갈 여지가 있다.

최근 실적도 이 플랫폼 논리를 뒷받침하기 시작했다. Semtech는 FY27 1분기(2026년 2월~4월)에 매출 \$291M, 조정 EPS \$0.51로 컨센서스를 모두 상회했고, FY27 2분기 가이던스 \$328M(±\$5M)을 제시하며 시장 컨센서스 \$300.7M을 크게 뛰어넘었다.

특히 데이터센터 매출은 Q1에 사상 최대 \$71.6M(전년 +39%)을 기록했고, Q2 가이던스는 데이터센터에서 '전기' 대비 +35% 성장을 목표로 한다. 이는 전년 동기 대비 +85% 성장에 해당한다. Semtech의 제품이 실제 AI 데이터센터 인터커넥트 수요에 올라타고 있음을 보여준다.

성장의 배경은 Semtech의 제품 포트폴리오가 이제 모든 인터커넥트 폼팩터를 동시에 커버한다는 점에 있다. 광 측에서는 TIA·드라이버 솔루션이 800G에 깊이 관여되어 있고, 1.6T가 2분기부터 본격 출하되며 후반기 가속을 앞두고 있다. 1.6T로의 업그레이드는 모듈당 부품 수와 단가를 함께 끌어올린다.

* TIA: 광검출기가 받은 아주 약한 전류 신호를, 읽을 수 있는 전압신호로 키워주는 증폭기. 광섬유에서 들어온 빛을 전기로 바꾼 뒤 그 미세한 전기 신호를 “해석 가능한 크기”로 증폭하는 부품.

* 레이저 드라이버: 레이저가 데이터를 실어 빛을 쏘도록, 레이저에 전류를 정밀하게 넣어주는 구동 칩. 쉽게 말하면, 0과 1의 전기 신호를 받아 레이저를 빠르게 켜고 조절해 광신호로 바꾸는 부품.

구리 쪽에서는 CopperEdge ACC를 통해 하이퍼스케일러 채택을 늘리고 있고(Meta와의 협업 정황에다 다른 업체로도 확장 거론), CPO 스케일업용 DWDM 레이저도 개발 중이다. 즉, Semtech는 짧은 거리의 구리, 광 모듈 내부의 아날로그 부품, 차세대 광학 구조에 모두 걸쳐 있다.

그림 21. Semtech은 FY27Q2 매출 \$328M(+27% YoY), 반도체 제품 GPM 62.1% 제시
핵심은 데이터센터 매출이 QoQ +35%, YoY +85%로 성장할 전망이다,
강한 backlog와 800G 수요가 지속되고 있다는 점
또한 scale-up, scale-out, scale-across 전반에 걸쳐 포트폴리오가 확장,
HiFo 인수를 통해 scale-across 노출도 강화

Q2'27 Outlook



자료: Semtech, 미래에셋증권 리서치센터

참고로, JPMorgan의 채널 체크에 따르면, 구글의 TPU 클러스터는 TPU 1개당 광모듈 약 2.5개~3개라는 비교적 고정된 비율로 광 인터커넥트를 요구한다고 한다. Google이 TPU 캐파를 큰 폭으로 늘리고 있다는 정황에서, 이러한 attach ratio는 곧 Semtech 같은 광-아날로그 부품(레이저 드라이버 및 TIA) 수요의 승수로 직결된다고 볼 수 있다. TPU 총량을 추정하고 1:3을 곱하면 광모듈 수요가, 거기에 다시 모듈당 칩 수를 곱하면 Semtech의 TAM을 계산해볼 수 있다.

또한 여기에도 구리 쪽으로의 매출 경로도 하나 더 열릴 수 있다. 구글의 자체 칩 TPU의 설계 파트너로 거론되는 MediaTek의 SerDes는 Broadcom 대비 상대적으로 약한 것으로 평가된다. 그런데 그 갭을 보드 위 '아날로그 등화기'와 ACC로 메우는 수요가 Semtech로 향할 수 있다는 관측이 나오기 때문이다. 이것이 사실이라면 TPU 클러스터는 광(TIA·드라이버)과 구리(ACC·등화기) 양쪽에서 Semtech 콘텐츠를 동시에 끌어올리는 고객이 된다.

여기에 더해 2026년 3월 완료된 HiFo 인수가 결정적 의미를 갖는다. HiFo는 InP(인듐 인듐) 포토닉스 제품을 보유한 회사다. 즉, CW 레이저(코히어런트 변조용 동조 레이저)를 갖고 있다. Semtech는 이로써 아날로그 신호 무결성에서 InP 포토닉스 체인까지 영역을 확장한 것이다. 이는 고속 광 인터커넥트 시장을 겨냥해 1.6T·3.2T 모듈의 핵심 빌딩 블록을 자체 수직 통합 단계에 진입한 흐름이다.

여기서 콘텐츠 단가 상승의 기울기가 핵심이다. 모듈당 Semtech의 콘텐츠는 800G에서 약 8달러였던 것이 3.2T에서는 약 80달러로, 한 자릿수에서 두 자릿수로 점프할 수 있다는 분석까지 나온다. 모듈 수가 늘고 모듈당 단가도 함께 뛰는 이중 레버리지라 할 수 있다. HieFo는 현재 수요가 공급을 초과하여 증산을 진행 중이다. 이는 후술할 InP 쇼티지 논의와 직접 연결되는 변화다.

이 모든 것을 한 문장으로 압축하면, Semtech는 하이퍼스케일의 인터커넥트 스택 전체를 다루는 독특한 위치에 있다고 할 수 있다. 광 인터커넥트 4단계 진화(Pluggable → NPO → CPO → COUPE)의 모든 단계에 Semtech가 칩 레벨에서 발을 걸치고 있다.

물론 Semtech가 이 시장을 독점한다고 보기는 어렵다. MACOM도 아날로그 신호 체인의 중요한 공급자이며, 고객사들은 공급 안정성을 위해 이중 공급을 선호한다. 따라서 Semtech의 투자 포인트는 독점이 아니라, DSP-free 신호 무결성 플랫폼을 여러 인터커넥트 폼팩터에 걸쳐 확장할 수 있다는 데 있다.

그럼에도 엔지니어들의 실제 사용 경험을 종합하면 MACOM 대비 Semtech 부품의 성능 우위가 관찰된다. 또한 패키징 캐파 부족으로 고속 PCB 사용이 늘고 신호 무결성의 중요도가 올라갈수록, 아날로그 등화기와 고품질 신호 소재의 가치는 구조적으로 커진다. AI 스케일업은 광학·구리·PCB·패키지가 모두 뒤섞이는 문제이기 때문이다. 물론 Semtech의 성장 동인의 일부는 이미 주가에 반영되기 시작했다고 본다. NTM P/E 50배 수준의 밸류에이션은 위에 열거한 catalyst들이 가격에 들어와 있음을 뜻하기 때문이다. 그럼에도 '병목이 겹치는' 플레이어로서 주목을 해야 한다고 평가한다.

(4) 검증과 리스크, 그리고 관련 종목들

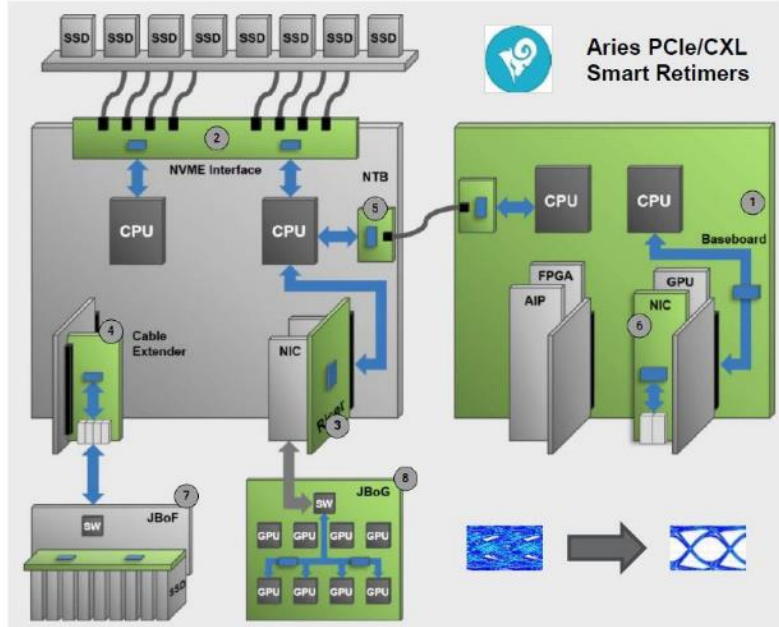
Semtech와 MACOM이 짧은 거리 구리·아날로그 신호 무결성의 핵심이라면, 신호 병목에는 또 다른 두 개의 톨게이트도 있다. 하나는 Astera Labs이고, 다른 하나는 Credo다.

Astera Labs는 AI 랙에서 "가장 지루하지만 가장 높은 마진을 가진 칩"이라는 별명을 가진 리타이머(retimer)를 파는 회사다. 리타이머는 GPU·CPU·메모리·PCIe 패브릭 사이를 오가는 신호를 깨끗하게 복원해주는 칩이다. 연산을 하는 것도 아니고, 메모리를 저장하는 것도 아니다. 겉으로 보면 화려하지 않다. 그럼에도 AI 랙 안에서 신호가 조금만 흔들려도 전체 시스템 성능이 떨어지기 때문에, 리타이머는 사실상 필수 부품이 됐다.

그런데 바로 이 지루한 칩이 랙에서 가장 높은 매출총이익률을 가진다. 이유는 단순하다. PCIe Gen6처럼 속도가 높아지면 신호를 안정적으로 복원하는 일이 매우 어려워지는데, 이 속도에서 규격을 만족하는 리타이머를 만들 수 있는 회사는 많지 않기 때문이다. 그래서 Astera는 "지루한 칩"을 팔지만, 매우 높은 매출총이익률을 낼 수 있다.

실적도 이 포지션을 증명하고 있다. FY25 매출은 전년 대비 115% 증가해 8.52억 달러를 기록했고, 2026년 1분기 매출도 전년 대비 93% 증가한 3.08억 달러로 컨센서스를 약 5.5% 상회했다. GAAP 매출총이익률은 76.3%, 비-GAAP 영업이익률 30% 후반대에 이른다. 이번 2분기 가이던스는 \$355~365M으로 또 한 번의 고성장이 예약돼 있고, 시장 컨센서스는 FY26 매출을 \$1.5B 위를 쳐다보고 있다.

그림 22. Astera Labs의 Aries Retimer가 고속 PCIe/CXL 경로에 들어가는 위치
 파란색 작은 칩/블록으로 표시된 부분, 즉, PCIe/CXL 신호의 여러 길목에 들어감!
 Retimer는 고속 신호가 긴 보드·커넥터·케이블을 지나며 흐려지는 문제를 중간에서 복원.
 AI 서버가 랙스케일로 커질수록 CPU·GPU·NIC·스토리지 간 연결 거리가 길어지고,
 이때 Retimer는 “지루하지만 빠질 수 없는” 신호 무결성 부품이 된다.



자료: ServeTheHome, 미래에셋증권 리서치센터

이 회사의 해자는 크게 보면 세 가지다. 첫째, 엔비디아와 여러 하이퍼스케일러 플랫폼에서 sole-source(단독 공급) 지위를 가진다. 한번 검증된 리타이머를 다른 제품으로 교체하려면 12~18개월의 재검증(requal) 주기가 필요하다.

리타이머는 신호 안정성과 직접 연결되기 때문에, 고객사가 다른 제품으로 바꾸려면 긴 재검증 과정이 필요하기 때문이다. 즉, 경쟁사가 대안을 출하할 즈음이면 이미 다음 플랫폼이 검증에 들어가 있는 셈이다.

둘째, Scorpio 스케일업 패브릭 스위치가 출시 첫해에 매출의 15%를 넘겼고, NVLink Fusion 파트너사의 지위로 엔비디아 레퍼런스 설계와도 강하게 묶여 있다.

셋째, 2025년 10월 인수한 aiXscale Photonics로 CPO 전환에 대비한 광학 리타이머 역량을 이미 내재화했다. 단순 리타이머 회사에서 1.6T·3.2T 차세대 광학 스케일업 패브릭 쪽으로 영역을 넓히고 있는 것이다.

다만 Astera는 재무로만 보면 부족함이 없지만, 신호 무결성에서 Semtech와 역할이 일부 겹치는 면이 있다. 또한 거대 기업 Broadcom의 PCIe Gen6 리타이머 대량 양산 이슈도 명확히 존재하므로, 신중하게 바라볼 필요는 있다. 그래서 Astera는 이미 재무로 증명된 종목이지만, 우리의 보고서상에서의 '핵심 정예 종목'에서는 제외하는 것이 더 균형있다고 판단했다.

Credo는 Astera와 다른 문제를 겨냥한다. Credo의 핵심은 '링크 플랩(link flap)'이다. 네트워크 연결이 자주 끊겼다 붙었다 하는 현상으로, 노트북 와이파이가 잠깐 끊기는 것과 같다. 노트북에서는 짜증나는 정도지만, AI 학습 클러스터에서는 재앙이 된다.

현존하는 대형 AI 모델 학습은 수 십만 개 GPU가 한 발씩 맞춰 걷는 'all-reduce'라는 동기화 단계를 반복한다. 모두가 서로의 중간 계산 결과를 주고받고, 모두가 끝나기를 기다린 뒤에야 다음으로 넘어가는 집단 작업이다. 자연스럽게 한 명의 느린 주자가 전체를 멈추는 방식이다.

그래서 스위치 사이 광 링크 하나가 잠깐만 깜빡여도, 그 링크에 의존하던 GPU들이 동기화에서 떨어져 나가 멈추게 된다. 따라서 수천 개의 멀쩡한 GPU가 가만히 기다릴 수밖에 없다. 플랩은 국지적인 현상이지만, 피해는 클러스터 전체에 퍼진다. 작은 연결 문제가 클러스터 전체의 유휴 시간으로 번진다는 말이다.

그리고 가장 잘 깜빡이는 부품이 바로 광 모듈 안의 레이저다. 가장 덜 안정적이고, 열에 가장 약하며, 가장 고장이 잦다. 클러스터가 기가와트급으로 커지고 링크 수가 폭증할수록 시간당 플랩 횟수가 늘고(고장이나 순간 끊김이 발생할 확률), 그만큼 GPU 유휴 시간이 늘어난다. 이때 통신의 신뢰성은 품질 지표가 아니라, 실제로 사용할 수 있는 GPU 규모의 상한이 된다. 심지어 Credo의 CEO는 한 고객이 생산성의 20~30%를 '링크 플랩'에 잃고 있었다고 공개적으로 밝히기도 했다.

그림 23. AI 클러스터에서 단일 링크 flap은 국소 장애로 끝나지 않음
all-reduce 동기화 때문에 클러스터 전체 유휴 시간으로 증폭된다!
10만 개의 GPU가 올리듀스로 묶여 있을 때 링크 하나가 깜빡이면,
그에 의존하던 수천 개의 GPU가 재동기화를 기다리며 유휴 상태에 빠진다는 말...
네트워크 병목이 대역폭 문제만이 아니라, fleet 활용률, GPU-hour 경제성을 훼손하는 신뢰성 문제
Credo의 Zero-Flap은 바로 이 경제적 병목을 겨냥하는 기술



자료: BEP, 미래에셋증권 리서치센터

그래서 Credo는 이 문제를 Zero-Flap이라는 솔루션으로 해결하려 한다. 핵심은 광 링크가 실제로 끊기기 전에 상태를 감지하고, 자동으로 완화하는 것이다. 자동차의 엔진 경고등처럼, 링크가 망가지기 전에 신호를 읽고 대응하겠다는 접근이다.

이를 위해, 실리콘 포토닉스로 링크당 레이저 수를 줄여 고정점 자체를 줄이고, DSP와 광학 칩(PIC)을 부품이 아니라 시스템으로 엮어 함께 진단한다. 이 덕분에 짜깁기 수준의 다른 공급사들이 따라올 수 없는 깊은 링크 상태 진단을 할 수 있다고 알려진다.

물론, 시스템으로 팔다보니 같은 물리적 링크를 몇 달러 수준의 ASP가 아닌 몇 백 달러의 ASP로 판매한다. Credo의 경영진은 Zero-Flap이 FY27에 \$100M을 넘겨 광학 사업(총 \$600M+) 중 가장 큰 영역이 된다고 최근 실적에서 밝히기도 했다.

다만, Credo 또한 리스크도 있다. 우선 광학은 AEC(구리)보다 경쟁이 훨씬 치열한 무대다. Broadcom, MACOM, Marvell, Semtech, 엔비디아 생태계까지 여러 플레이어가 얽혀 있다. Credo가 좋은 포지션을 잡고 있더라도, 지속적인 높은 지위를 단정하기는 어렵다. 또한 Zero-Flap의 효과는 아직 회사 측 설명에 크게 의존한 상태라, 여러 하이퍼스케일러 환경에서 독립적으로 검증된 데이터가 더 필요하다. 게다가 이미 급등해 있는 주가는, 이러한 긍정 요인을 어느 정도 반영했다고 사료된다.

종합하면, Semtech와 MACOM은 아날로그 신호 체인에서 사실상 듀오폴리 후보로 볼 수 있다. 다만 실제 채택 정황을 종합하면 Semtech 쪽의 성능 우위와 폼팩터 확장성이 더 강하게 관찰된다. 한편 Credo는 Zero-Flap과 광학 DSP·PIC에서, Astera는 PCIe Gen6 리타이머와 스케일업 패브릭에서 각각 다른 신호 병목을 겨냥한다.

따라서 이 구간의 핵심은 “구리냐 광학이냐”가 아니라, AI 스케일업에서 신호 무결성을 누가 가장 낮은 전력·낮은 지연·높은 신뢰성으로 보장하느냐다.

표 13. 신호 무결성 관련 종목의 중간 점검

종목	핵심 논거
Semtech	DSP를 제거하는 아날로그 신호 무결성 플랫폼. FY27 Q1 실적과 HieFo 인수로 정량적인 데이터 확인
Astera Labs	PCIe Gen6 리타이머 3社 과점, 매출총이익률 76.3%, Scorpio 패브릭·CPO 광학 리타이머 등 보유.
MACOM	Semtech와 듀오폴리. 아날로그·광학 체인의 중요 공급자.
Credo	Zero-Flap이 '신뢰성=병목'을 3-digit ASP로 증명. 높은 밸류에이션 부담.
Marvell	AEC·광학 DSP·커스텀 실리콘. AI 네트워킹 노출은 견고하나, 이미 잘 알려진 기업.

자료: 미래에셋증권 리서치센터

2. CPO와 광원: InP·CW Laser·SiPho

(1) 용어 및 개념 정리

CPO는 '빛을 칩 바로 옆까지 끌어오는 기술'이고, 이 장의 분량이 가장 길다. 그러나 핵심 메시지는 의외로 단순하다. 이 영역의 진짜 병목이자 돈이 되는 곳은 그 아래층, 즉 빛을 만드는 재료(InP), 빛을 다루는 기판, 그것들을 붙이고 검사하는 공정에 있다는 것이다.

표 14. CPO·광원 용어 정리

약어	한 줄 정의
InP (인화인듐)	실리콘이 못 만드는 '빛 자체'를 내는 화합물 반도체. 모든 광원의 출발점
CW / EML	연속 발진 레이저 / 레이저+변조기 통합 소자. 같은 InP 캐파 경쟁
SiPho	빛을 다루는 실리콘 칩 공정
SOI / Photonics-SOI	SiPho 칩의 필수 기판. Soitec 95% 점유
PIC / EIC	빛 다루는 칩 / 전기 다루는 칩
ELS	외부 광원 — 패키지 밖에 두는 레이저(교체 가능)
FAU	광섬유를 정렬·묶은 부품. 9μm 코어 정렬이 양산 병목
MRM / MZM	미세 링 변조기(소형) / 마흐젠더 변조기(대형)
KGD / ATE	양품 다이 선별 / 자동 양산 테스트 장비

자료: 미래에셋증권 리서치센터

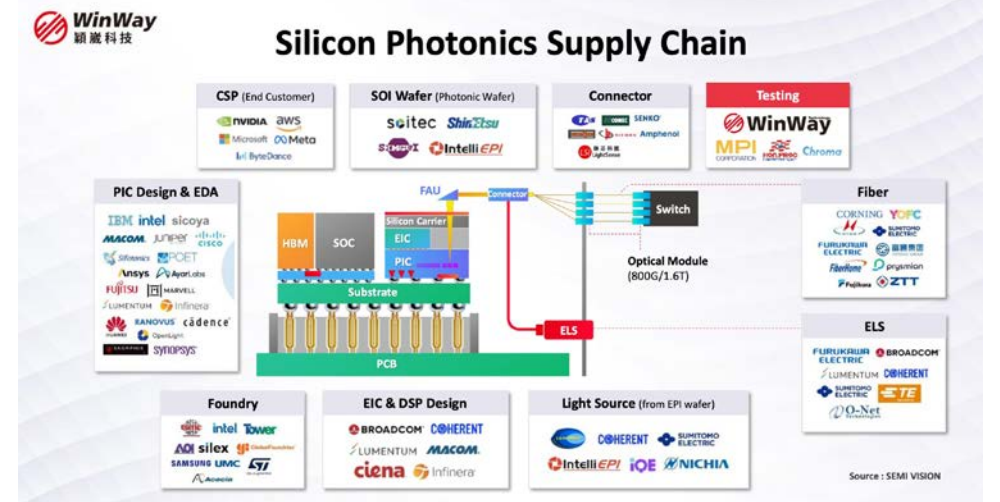
표 15. 광통신 아키텍처가 pluggable에서 NPO, CPO, COUPE로 이동하는 단계

단계	쉬운 설명	핵심 병목	관련 기업군
Pluggable	보드 끝 광모듈에서 전기→빛 변환	DSP 전력, 구리 손실	LITE, COHR
NPO	칩 근처 보드 위로 광엔진 이동	유지보수성, 광엔진 수율	Sivers, Marvell, Semtech
CPO (2.5D)	칩 패키지 안·옆에 광엔진 결합	광원, 정렬, 열, 테스트	Tower, BESI, Soitec
COUPE (3D)	파운드리 레벨 광전 통합	웨이퍼 레벨 통합, MRM, 수율	TSMC 생태계 (편입 여부가 결정적)

자료: 미래에셋증권 리서치센터

그림 24. 실리콘 포토닉스의 복잡한 공급망

HBM과 SoC 옆에 EIC와 PIC가 붙고, PIC에서 FAU와 connector를 통해 광섬유로 빠져나감. EIC는 전기 신호 다루는 칩, PIC는 빛을 다루는 칩이며, CPO는 이 둘을 가속기 근처로 끌어오는 것. ELS, 즉 external laser source는 패키지 밖에서 안정적인 빛을 공급하는 역할 "누가 CPO 완제품을 만드느냐"보다 "양산에서 반드시 지나가야 하는 병목이 어디냐"를 알아야 함.



자료: WinWay, 미래에셋증권 리서치센터

표 16. 투자분석 용도의 CPO 밸류체인을 10개로 구분

#	세그먼트	무엇을 하는가	핵심 병목
1	CSP / AI Cluster Owner	최종 수요와 네트워크 요구조건 정의	AI 클러스터 대역폭, 전력 예산
2	Switch ASIC / XPU Platform	CPO package architecture 결정	ASIC 주변 OE 배치, 서비스 가용성
3	PIC Design / OE Architecture	빛 회로 설계	MZM vs MRM, WDM, coupler
4	EIC / DSP / SerDes	광학 엔진 구동·보정	driver, TIA, DSP, thermal tuning
5	Wafer / Foundry / SiPh Process	PIC/EIC wafer 제조	PDK, 공정 검증, 수율
6	Advanced Packaging / Assembly	ASIC + OE 통합	인터포저, thermal, warpage
7	Light Source / Laser / ELS	광원 공급	레이저 신뢰성, 열, insertion loss
8	Connector / FAU / Coupling	PIC와 fiber 연결	sub-micron 정렬
9	Fiber / Cable / Routing	광 신호 라우팅	pigtail, ribbon fiber, front-panel routing
10	Testing / Metrology / Socket	양산성 검증	KGD, active alignment, co-test

자료: 미래에셋증권 리서치센터

위 표와 이미지들이 이번 섹션을 바라볼 때의 ‘항법 지도’라고 할 수 있다. 시간축으로 보면 2026년의 NPO, 2027년의 2.5D CPO 본격 램프업, 2030년의 3D CPO(TSMC COUPE)로 진화하며, 그 모든 단계의 공통 upstream 병목이 웨이퍼·SiPho 파운드리·하이브리드 본딩이라 할 수 있다.

그림 25. 엔비디아 보드 위 칩셋 바로 근처에 광 트랜시버 모듈과 광섬유가 직접 연결되어 있음. 광통신이 랙과 랙 사이를 연결하는 걸 넘어, GPU-to-GPU의 데이터를 주고받는 심장부로 침투. 이 좁은 기판 위에서 광신호 만들어내기 위해서는, 고열/고출력 ELS 방식 CW 레이저가 필요.



자료: 엔비디아, 미래에셋증권 리서치센터

(2) CPO는 왜 불가피해지는가

이전 장에서는 짧은 거리의 구리·아날로그 신호 무결성을 다뤘다. 이제는 긴 거리의 광학으로 넘어가야 한다. 이전에 보았듯 짧은 거리는 여전히 구리·아날로그 회로가 강하다. 반면, 대역폭이 커지고, 신호가 이동해야 하는 거리가 길어지며, 전력 소모가 커지는 구간에서는 이야기가 달라진다. 구리의 경제성이 급격히 무너지고 광학이 더 합리적인 선택이 된다.

스위치·패키지 근처의 전력·지연 병목에서는 광학이 경제적으로 사실상 강제되는 경로가 된다. 따라서 CPO에 대한 프레임은 “짧은 거리는 구리, 긴 거리와 고대역폭 구간은 광학”이라는 거리 기반 재분할로 봐야 한다.

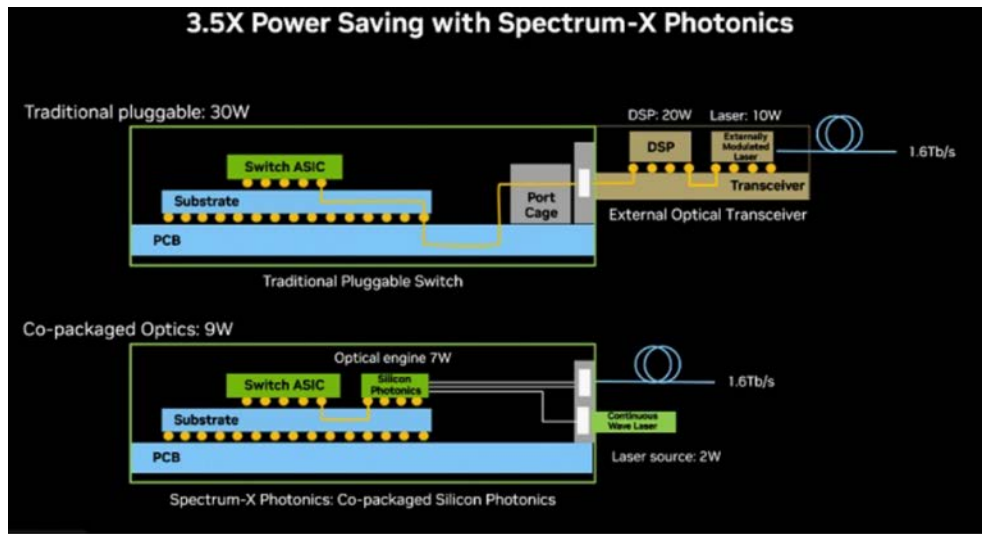
이 전환이 본격적으로 중요해지는 구간은 1.6Tbps 이상의 고대역폭 영역이다. 고주파 신호일수록 전류가 구리 표면에만 흐르는 '피부 효과' 때문에 유효 저항이 급증하고, 인접 채널 간 '크로스톡'이 폭증하며, 임피던스 불일치에 의한 신호 왜곡이 누적된다. 쉽게 말해 속도가 올라갈수록 구리 배선에서는 신호 손실과 간섭이 커진다는 말이다.

그런데 기존 'pluggable' 광 모듈은 한계가 있다. 스위치 칩에서 멀리 떨어진 광 모듈까지 전기 신호를 끌고 가는 과정에서 손실이 생기고, 이를 복원하기 위해 DSP가 많은 전력을 쓰기 때문이다. 이때 22dB의 신호 손실을 내고 DSP가 포트당 약 30W를 태운다.

AI 데이터센터가 수십만 개, 나아가 백만 개 GPU를 연결하는 구조로 커지면 이 문제가 더 커진다. 연산 칩 자체가 전기를 많이 쓰는 것도 문제지만, 데이터를 옮기는 데 쓰는 전력도 무시할 수 없는 수준으로 올라간다. 이때 광학 엔진을 스위치 칩이나 GPU 패키지 가까이 붙이는 CPO가 경제적으로 의미를 갖기 시작한다.

이 전환으로 데이터 전송의 전력 소비 비율은 30% 이상에서 5% 미만으로 급감하고, 지연 시간은 100ns에서 10ns 수준으로 단축되며, 신호 손실은 22dB에서 약 4dB로 떨어진다.

그림 26. NVIDIA Spectrum-X Photonics 제품에서 전통 Pluggable과 CPO의 전력 소비 비교
Traditional Pluggable (30W) vs CPO (9W) ... 3.5배 전력 절감 효과



자료: APNIC, 미래에셋증권 리서치센터

CPO, 즉 Co-Packaged Optics는 광학 엔진을 스위치 칩 또는 연산 칩 가까이 함께 패키징하는 방식이다. 기존 구조에서는 칩에서 나온 전기 신호가 보드 위를 지나 플러그어블 광 모듈까지 간 뒤 광신호로 바뀐다.

CPO에서는 이 광신호 변환을 칩 가까이 가져온다. 전기 신호가 이동하는 거리를 줄이고, 그만큼 손실과 전력 소모를 줄이는 것이다. Corning CEO의 말처럼, "전력이 점점 더 큰 문제가 될수록 광섬유는 컴퓨팅에 더 가까워져야" 한다. CPO는 바로 그 방향의 기술이다.

하지만 CPO의 시간축은 명확히 나눠 봐야 한다. 2026~2028년의 실용적 승자는 여전히 NPO와 1.6T pluggable일 가능성이 높다. CPO는 2026~2027년 초기 출하와 고객 검증, 공급망 준비를 거치겠지만, 광엔진 수율, ASIC 통합, 유지보수성, 비용 문제를 감안하면 본격적인 대량 매출화는 2028~2029년에 더 무게를 두는 편이 합리적이다. 2.5D CPO는 2027년부터 램프업을 시작해 2028~2029년에 본격화되고, 3D CPO는 2030년 전후의 장기 종착지에 가깝다고 전망한다.

그림 27. CPO 시장이 2026~2028년 확산, 2029~2030년 생태계 성숙과 주류화로 이동
 2026년에는 엔비디아의 Spectrum-X 3.2T 양산이 중요한 분기점.
 2028년부터는 'scale-up' 확장, 즉 랙·클러스터 내부 고대역폭 연결에서 CPO의 역할 커짐.
 하나의 ASIC은 이제 CPO와 CPC를 모두 지원해야 플랫폼 유연성을 확보할 수 있음.
 다만, CPO로 곧바로 대체되는 것이 아니라, coexist → expand → mainstream 순서로 침투할 듯.
 CPO의 진짜 병목은 열, 수율, 서비스성, 표준화, 비용, 그리고 결함을 통제할 수 있는 양산 가능성.



자료: WinWay, 미래에셋증권 리서치센터

(3) TSMC COUPE: 광 I/O의 표준화

CPO의 중요한 사건이 2026년 5월 14일에 있었던 TSMC의 COUPE 발표다. COUPE는 Compact Universal Photonic Engine의 약자로, TSMC가 제시한 실리콘 포토닉스 기반 광 I/O 플랫폼이다. 쉽게 말하면, 광학 엔진을 반도체 패키지 안으로 더 쉽게 넣기 위한 TSMC식 표준 플랫폼이다.

여기서 오해하면 안 되는 점이 있다. COUPE는 CoWoS의 경쟁자가 아니다. CoWoS가 GPU, HBM, 로직 칩을 패키지 안에서 전기적으로 연결하는 기술이라면, COUPE는 그 패키지 바깥으로 나가는 고속 I/O를 광학으로 확장하는 기술에 가깝다. 즉, COUPE는 CoWoS 이후의 광 I/O 확장판이다.

구조를 단순화하면 이런 셈이다. CoWoS는 패키지 안의 전기 연결을 담당한다. PIC는 빛을 만들고 조절하는 광학 칩이다. Glass coupler는 그 빛을 외부 광섬유로 연결하는 다리 역할을 한다. COUPE는 이 전기 연결, 광학 칩, 광 커플링을 하나의 패키지 플랫폼으로 묶으려는 시도다. 다시 말해, COUPE는 CoWoS와 Glass coupler를 묶어 EIC·PIC·광 커플링 구조를 패키지 안에 통합하는 TSMC의 광 I/O 플랫폼이다. 호스트 ASIC과 쉽게 co-package할 수 있는 '플랫폼' 구조가 핵심이다.

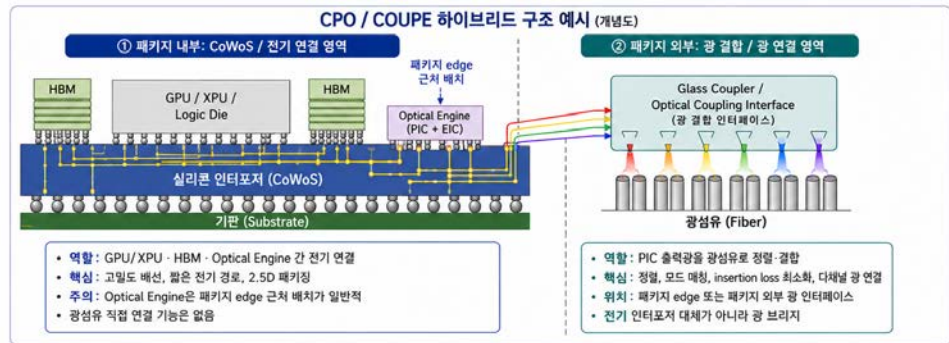
그림 28. CPO/COUPE 구조에서 전기 연결과 광 연결은 서로 다른 레이어를 담당
 CoWoS 실리콘 인터포저는 GPU, HBM, Optical Engine 사이의 고밀도 전기 연결
 Glass Coupler는 패키지 밖 광섬유와 PIC 출력광을 정렬·결합하는 광학 브리지 역할
 Glass Coupler는 CoWoS 대체가 아니라, CPO 구현을 위해 보완적으로 필요한 광학 인터페이스

CoWoS 패키지 내 실리콘 인터포저 vs Glass Coupler: 전기 연결과 광 연결의 역할 분담

CPO / COUPE 패키지에서의 상호보완적 구조 개념도

구분	CoWoS 패키지 내 실리콘 인터포저 (패키지 내부 전기 연결)	Glass Coupler / Optical Coupling Interface (패키지 외부 광 연결)
재질	실리콘	유리 기반 또는 광 커플링 구조
신호	전기 신호	광 신호
역할	GPU/XPU · HBM · Optical Engine(PIC+EIC) 사이를 패키지 내부에서 고밀도 전기 배선으로 연결	PIC 출력광을 외부 광섬유와 정렬·결합하여 전달
위치	CoWoS 패키지 내부 인터포저 레이어	패키지 가장자리 또는 패키지 외부 광 인터페이스
강점	짧은 거리 초고밀도 전기 I/O, 2.5D 패키징 핵심	저손실 광 결합, 다채널 광 연결, 광섬유 인터페이스
한계	광 신호를 직접 전달하지 않음	고밀도 전기 배선 레이어의 대체재가 아님

- 핵심 정리**
- 1 CoWoS는 2.5D 패키징 플랫폼이며, 실리콘 인터포저는 그 내부 전기 연결 레이어
 - 2 Optical Engine은 보통 PIC + EIC 형태로 패키지 edge 근처에 배치
 - 3 Glass Coupler는 PIC 출력광을 외부 광섬유로 넘기는 광 결합 인터페이스
 - 4 두 기술은 경쟁이 아니라 상호보완 관계
 - 5 CPO / COUPE에서는 전기 I/O와 광 I/O의 역할 분담이 핵심



CoWoS는 패키지 내부 전기 도로, Glass Coupler는 패키지 외부 광학 브리지 — CPO 구현의 상호보완적 조합

※ 개념도이며 실제 구현은 고객, 파운드리, 패키지 구조, Optical Engine 배치 방식에 따라 달라질 수 있습니다.

자료: 미래에셋증권 리서치센터

표 17. PIC(Photonic Integrated Circuit)에 들어가는 대표 부품

구성품	역할
Waveguide	빛이 지나가는 길
Modulator	빛에 데이터를 실음
Photodetector	들어온 빛을 전기 신호로 바꿈
Coupler	광섬유와 PIC 사이에서 빛을 넣고 뺌
WDM Mux/Demux	여러 파장의 빛을 합치거나 나눔
Filter	원하는 파장만 통과시킴
Monitor PD	빛 세기·상태를 감시

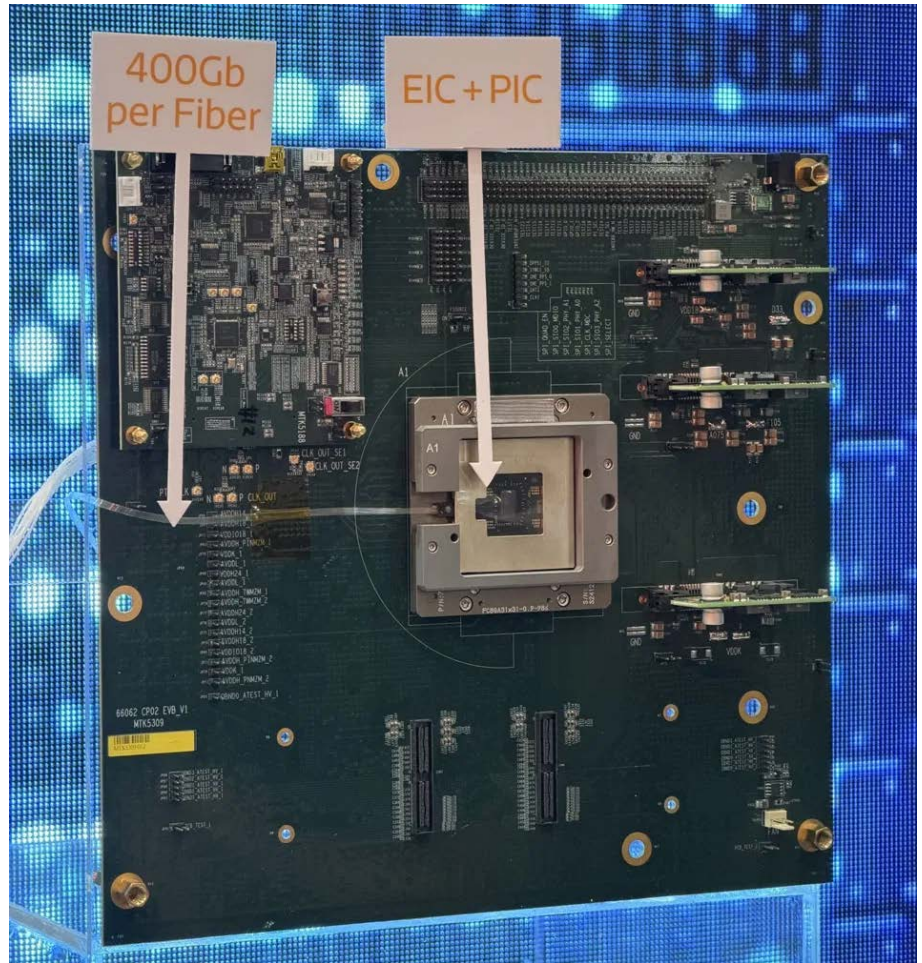
자료: 미래에셋증권 리서치센터

표 18. EIC(Electronic Integrated Circuit)에 들어가는 대표 부품

구성품	역할
Driver	모듈레이터를 구동하는 전기 회로
TIA	포토디텍터의 약한 전류를 증폭
CDR	클럭과 데이터를 복원
DSP	찌그러진 신호를 보정
Control IC	온도·전류·파장 제어
SerDes 인터페이스	ASIC/GPU/스위치와 초고속 전기 연결

자료: 미래에셋증권 리서치센터

그림 29. CPO의 핵심은 EIC와 PIC를 같은 보드-패키지 가까이 붙여 전기 신호 경로를 줄이는 것 EIC+PIC 통합은 전기-광 변환 지점을 스위치 ASIC 가까이 당기는 구조



자료: MediaTek, 미래에셋증권 리서치센터

COUPE가 중요한 이유는, 이 기술이 기존 패키징 가치 사슬을 어떻게 변화시키는데 있다. 과거에는 광학 칩, 패키징, 조립, 테스트가 여러 회사에 나뉘어 있었다. 그런데 광 I/O가 TSMC 패키지 플랫폼 안으로 들어오면, 중간 조립 단계의 가치가 줄어들 수 있다. 그동안 광학 칩을 메인 보드에 붙이는 중간 조립자 역할로 35~40%의 마진을 누리던 회사들은, 단순 테스트·케이스 조립 업체로 전락할 수도 있기 때문이다.

그리고 만약 COUPE가 광 I/O의 사실상의 표준 플랫폼이 되면, 단순 유리·광학 부품만 파는 업체는 차별화가 약해지고 가격 협상력이 떨어진다.

반면 COUPE 안에서 검증된 coupler·기판·테스트 업체는 표준 생태계의 일부가 되어 물량을 크게 받을 수 있다. 즉, COUPE는 광학 패키징 산업을 모두 없애는 기술이 아니라 TSMC-compatible한 고성능 업체만 살아남게 만드는 선별 장치에 가깝다. 물론 COUPE만 광 I/O를 노리고 있는 것은 아니다. 실리콘 포토닉스 파운드리 플랫폼 구조는 다음과 같다.

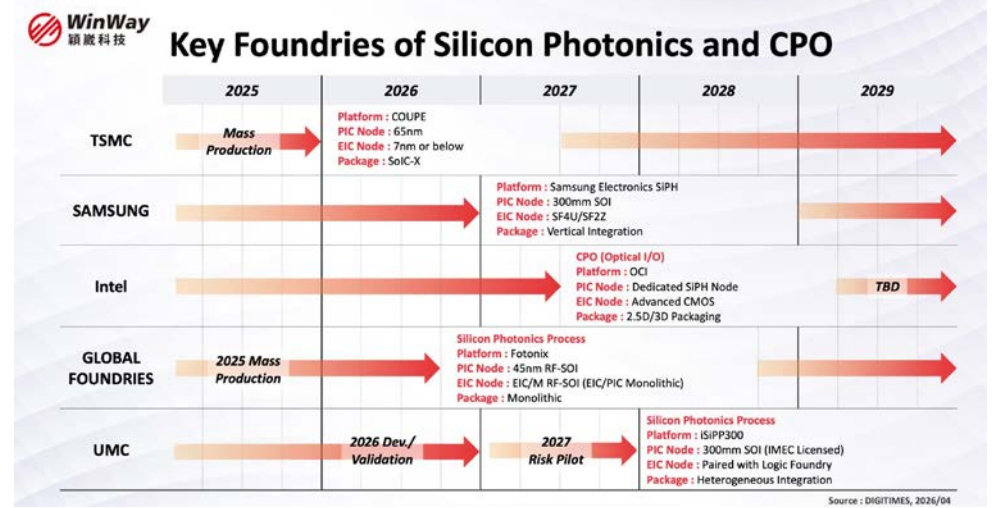
표 19. SiPho 파운드리 플랫폼

파운드리	플랫폼	노드·패키지
TSMC	COUPE	PIC 65nm, EIC 7nm 이하, SolC-X
인텔	OCI (Optical Compute Interconnect)	전용 SiPh 노드, advanced CMOS, 2.5D/3D
GlobalFoundries	Fotonix	모놀리식
UMC	iSiPP300	IMEC 라이선스 기반

자료: 미래에셋증권 리서치센터

그림 30. 실리콘 포토닉스와 CPO의 핵심 파운드리

CPO 경쟁이 TSMC·삼성·인텔·GlobalFoundries·UMC 같은 파운드리 플랫폼 경쟁으로 이동. TSMC는 COUPE 플랫폼, PIC 65nm, EIC 7nm 이하, SolC-X 패키지를 제시, 강한 양산 로드맵. 삼성은 300mm SOI 기반 SiPH, SF4U/SF2Z EIC node을 내세우며 2027년 이후 경쟁에 참전. 인텔은 OCI, dedicated SiPH node, 2.5D/3D packaging을 제시, 아직 불확실성이 남아 있음. GlobalFoundries는 Fotonix 플랫폼과 45nm RF-SOI 기반 monolithic EIC/PIC 통합을 강조. CPO 파운드리 경쟁의 승부처가 선단 CMOS node 하나가 아니라 PIC 공정, EIC 결합, 패키징, 수율, 테스트 프로우를 한 번에 묶는 플랫폼 능력이라는 점이 핵심.



자료: WinWay, 미래에셋증권 리서치센터

또 하나 중요한 점은 광 I/O 시장이 하나의 표준으로 곧바로 정리되지 않는다는 것이다. TSMC COUPE가 강력한 플랫폼인 것은 맞지만, Broadcom, 엔비디아, Intel, Ayar Labs 등 각자가 다른 광학 엔진과 패키지 구조를 추진하고 있다. 설계가 다르면 테스트 방식도 다르고, 공급망도 달라진다. 따라서 CPO 시장은 한동안 여러 표준과 생태계가 공존하는 형태로 갈 가능성이 있다고 보인다.

다만 CPO가 아직 먼 미래의 기술이라는 생각은 다소 틀렸다고 사료된다. 엔비디아가 GTC Taipei에서 Vera Rubin 플랫폼이 풀프로덕션에 진입했다고 발표하며, Spectrum-X Ethernet Photonics, 즉, 세계 최초의 CPO 기반(200Gb/s SerDes) 스위치가 생산에 들어갔다고 명시했기 때문이다.

이 제품의 초기 채택사로 CoreWeave·Lambda·Oracle Cloud Infrastructure가 이름을 올렸고, 실제 양산 출하는 2026년 가을로 예정됐다. 따라서, 엔비디아의 Spectrum-X Photonics 생산 진입이 시간축을 앞당기는 사건으로 보인다.

CPO는 “언젠가 올” 기술이 아니라, 스위치 네트워킹 레이어에서는 이미 양산으로 들어가는 현재형이 됐다. 특히 엔비디아는 이 CPO 네트워킹이 scale-out과 scale-across 배치를 지원하기 위한 것이라고 명확히 밝혔다. 이는 CPO가 백만 GPU AI 팩토리의 네트워킹 패브릭에서 먼저 실전 투입된다는 뜻이다.

실제 출하 정황을 보면 오히려 일정을 앞서고 있는 듯 보인다. CPO 스위치 캐비닛이 엔비디아에 조기 출하되기 시작했고, 2026~2027년 출하 전망치는 5만 대 이상으로 상향됐으며, 해당 물량이 Foxconn Industrial Internet 매출의 15% 이상을 기여하는 두 번째 성장 곡선이 될 것으로 전해진다. 엔비디아의 네트워킹 총괄 임원도 Computex에서 “올 하반기 CPO를 램프업하며, 점점 더 많은 CPO를 보게 될 것”이라며 일정 지연이 없음을 분명히 했다. ‘scale-out’ CPO는 의심의 영역이 아니라 출하의 영역에 들어섰다.

이 흐름은 Lumentum과 Coherent 같은 광학 부품 업체의 실물 수요와도 연결된다. 엔비디아의 Spectrum-X 계열 스위치가 Lumentum의 레이저와 Coherent의 실리콘 포토닉스 기술을 채택하고 있어서, CPO 생산 진입은 곧 이들 업체의 수요 증가로 이어질 수 있기 때문이다.

반면에, 만약 CPO의 대량 확산이 예상보다 늦어진다고 하더라도, Lumentum과 Coherent가 곧바로 ‘피해주’가 되는 것은 아니다. CPO 전환이 완만하게 진행될수록 오히려 1.6T pluggable과 NPO의 실전 수요가 더 길게 유지될 수 있고, 이 과정에서 레이저·EML·실리콘 포토닉스 부품 수요는 먼저 열릴 수도 있다. 특히 NPO가 외부광원(ELS) 구조를 채택할 경우, Lumentum의 CW laser 수요는 CPO의 본격 대량 채택보다 앞서 증가할 가능성이 있다. 따라서 Lumentum과 Coherent는 pluggable·NPO·CPO laser 전환에 동시에 노출된 기술적 수혜 후보로 꼽을 수 있다.

CPO는 AI 데이터센터의 신호 병목을 푸는 핵심 기술이지만, 모든 광학 업체를 자동으로 승자로 만들지는 않는다. 승자는 광학 테마 안에서가 아니라, 특정 패키지 플랫폼과 특정 거리 구간 안에서 갈릴 것이다.

(4) NPO: 시장이 실제로 선택하는 실용적 승자

CPO는 광 인터커넥트의 장기 방향이다. 하지만 2026~2027년의 실제 시장에서 먼저 힘을 받는 구조는 CPO보다 NPO(Near-Packaged Optics)와 1.6T pluggable일 가능성이 높다. CPO가 늦어질수록 광학 투자의 모멘텀은 사라지는 것이 아니라, NPO·LPO·pluggable·광원·테스트·기판 쪽으로 먼저 분산될 것으로 생각한다.

그런데 NPO란 무엇일까? CPO처럼 광학 엔진을 ASIC과 같은 패키지에 완전히 넣지는 않지만, 스위치 기판 위 ASIC 바로 옆으로 바짝 이동시킨 ‘Near-Packaged’ 형태다. 패키징 되어 있되 여전히 따로 분리하고 교체할 수 있게 둔 중간 단계다.

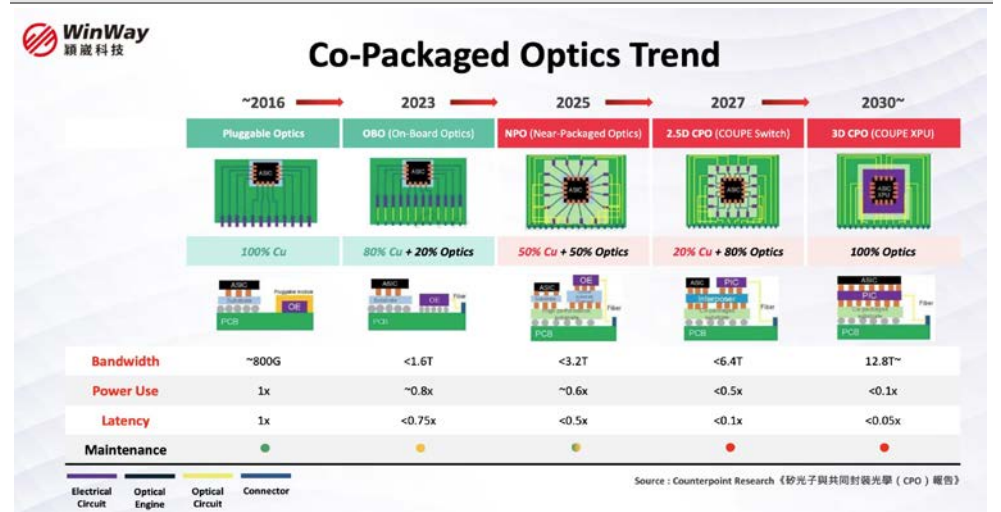
NPO와 CPO를 가르는 더 정확한 기술적 기준은 ‘Optical Engine이 어디에 있느냐’다. Optical Engine이 substrate 위에 있으면 NPO, ASIC·HBM과 같은 interposer 위에 올라가 한 패키지 내부에 공존하면 CPO다. 다시 말해 NPO는 광학 엔진이 별도 부품으로 분리되어 교체·멀티소싱이 가능하고, CPO는 광학 엔진이 ASIC 패키지 안쪽으로 완전히 흡수돼 분리 불가능해진다. 전력 스펙트럼을 보면 위치가 더 분명해진다.

표 20. 인터커넥트 방식별 전력 효율: 거리와 전력 예산에 따라 구리·아날로그·광학이 재분할

인터커넥트 방식	전력 (1.6T, 100m 기준)	에너지 효율	비고
Retimed Optics (DSP)	30W	20~22 pJ/bit	곧 한계에 봉착
LPO (Linear Pluggable)	10~12W	16~18 pJ/bit	—
NPO	9W	7~8 pJ/bit	분리 가능 + 외부 레이저
CPO	5~8W	~5 pJ/bit	종착지, but 유지보수 난제
Active Copper (AEC)	2.5W	—	4m 도달 한계

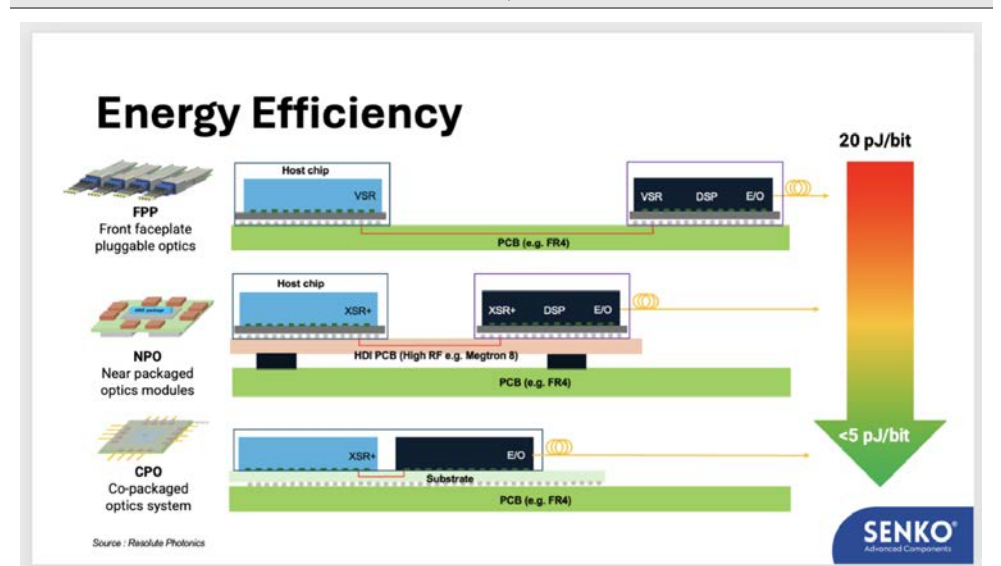
자료: 미래에셋증권 리서치센터

그림 31. Pluggable → OBO → NPO → 2.5D CPO → 3D CPO로 점진적으로 진화하는 흐름
 2016년형 Pluggable Optics는 광모듈이 보드 바깥에 꽂히는 구조라서, ASIC에서 광엔진까지 가는 전기 배선이 길고 전력·지연시간 손실이 크다. NPO부터는 광엔진이 ASIC 근처로 접근하면서 구리 배선 비중 줄고, 광 I/O 비중이 절반까지 상승. 2028년부터 본격적일 것으로 보이는 2.5D CPO부터는 인터포저를 통해 ASIC과 PIC가 가까워짐. 3D CPO는 XPU 패키지 자체가 사실상 100% optical I/O 중심으로 이동하는 미래형 구조. 여기서 핵심은 전력·지연시간은 급감하지만 유지보수성과 테스트 난이도는 급격히 나빠진다는 점.



자료: WinWay, 미래에셋증권 리서치센터

그림 32. pluggable에서 NPO, CPO로 갈수록 전기 신호 경로가 짧아지고 에너지 효율이 개선
 광학 전환은 한 번에 CPO로 점프하는 것이 아니라, NPO → CPO로 이어지는 거리단축/전력절감



자료: SENKO, 미래에셋증권 리서치센터

CPO는 이론적으로 전력 효율이 가장 좋다. 광학 엔진이 칩 가까이 들어가기 때문에 전기 신호가 이동하는 거리가 짧아지고, 손실도 줄어든다. 하지만 문제가 있다. 광학 엔진이나 레이저에 문제가 생기면, 경우에 따라 비싼 스위치 패키지 전체를 교체해야 할 수 있다.

이것은 데이터센터 운영자에게 큰 리스크다. AI 학습 클러스터에서는 스위치 하나가 멈추면 그에 연결된 수백~수천 개 GPU가 대기 상태에 빠질 수 있다. 단순한 부품 고장이 아니라, 클러스터 전체의 가동률 문제로 번진다.

풀 CPO 아키텍처에서는 광학 엔진이나 레이저에 단 하나의 결함만 생겨도 수만 달러짜리 스위치 패키지 전체를 통째로 뜯어내야 한다. 특히 레이저는 광학 모듈에서 가장 고장이 잦은 부품으로 알려져 있다. Laser failure가 전체 광학 모듈 failure의 약 90%를 차지한다는 데이터도 있을 정도다. 그래서 운영자 입장에서는 레이저를 패키지 안에 완전히 묻어버리는 구조를 불편하게 느낄 수밖에 없다. 고장이 났을 때 레이저만 갈면 되는 구조와, 패키지 전체를 손봐야 하는 구조의 운영 리스크는 완전히 다르다.

** 수율 산수: 만약 광엔진 1개당 수율을 95%로 잡아도, 엔진 32개가 하나의 패키지에 들어가면 패키지 단위 성공률은 0.95의 32제곱인 19%까지 떨어진다는 추정. 복합 수율의 물리학이 NPO의 분리 가능 구조를 편드는 셈.*

여기에 또 하나의 문제가 있다. CPO는 스위치 ASIC과 광학 엔진이 강하게 묶이기 때문에, 고객이 스위치와 광학 모듈에 있어 특정 벤더에 종속될 수 있다. 기존 플러그어블 또는 NPO 구조에서는 스위치는 Broadcom, 광모듈은 Innolight, Coherent, Eoptolink 등 여러 업체에서 조달할 수 있다. 즉, 고객이 멀티소싱을 통해 가격 협상력을 유지할 수 있다.

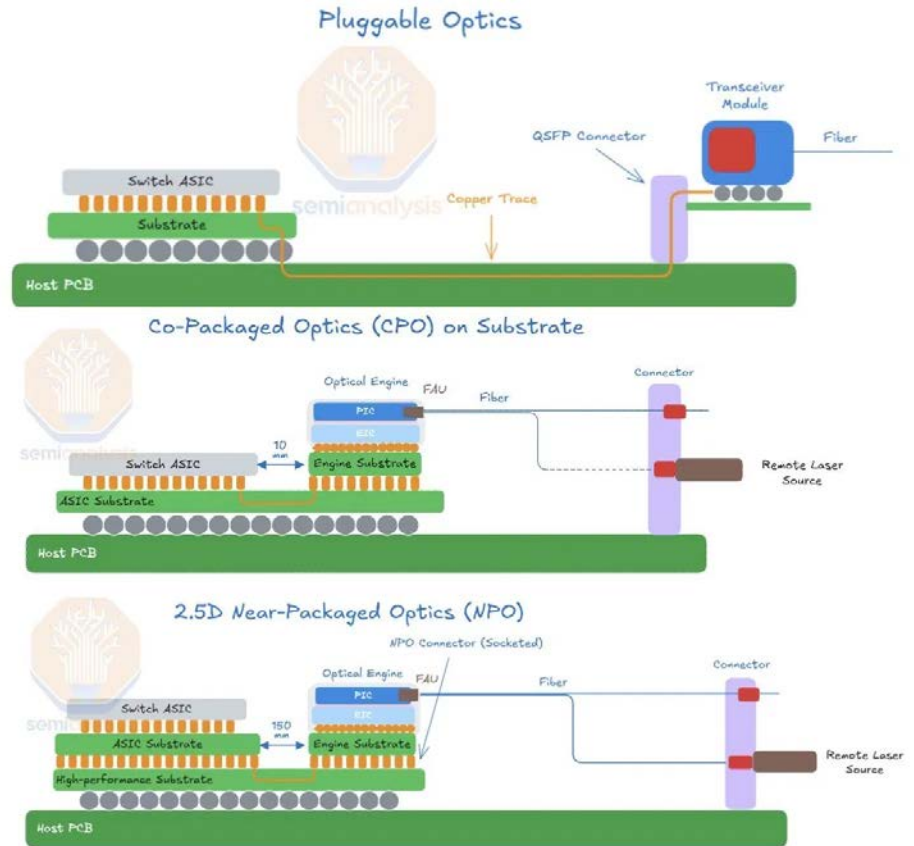
그래서 단기적으로는 NPO가 더 현실적인 선택지일 수 있다. 기존 플러그어블보다 광학 엔진을 훨씬 칩 가까이 가져오고 동시에 분리·교체 가능성과 멀티소싱 여지도 남긴다. 전력 효율과 운영 안정성 사이에서 가장 균형 잡힌 해법인 셈이다.

이와 관련하여, Google은 얼마 전 차세대 TPU 스케일업 클러스터(OCS 시스템 연동)를 위해 1,200만 개의 NPO 모듈을 발주한 것으로 전해진다. 이 보도가 맞다면, 이는 단순한 테스트가 아니라 2026~2028년 아키텍처에 대한 강한 베팅이라 할 수 있다. Google은 CPO의 최종 효율성보다 NPO의 유지보수성과 운영 안정성을 먼저 선택한 것으로 해석되기 때문이다.

Google만이 아니다. Lumentum CEO는 “최근 두 달 사이 비-NVIDIA 고객들의 관심이 CPO가 아니라 NPO로 뚜렷하게 옮겨갔다”고 밝혔다. 그 배경에는 ASIC 진영의 전략이 있다. 커스텀 ASIC 진영은 CUDA·NVLink·NCCL로 엔비디아와 정면 승부하기에는 어렵다. 그래서 더 공격적인 광학 백플레인 아키텍처로 곡선 추월을 시도한다. 여기서 흥미로운 산수가 나온다. 이들은 랙당 광 링크 밀도를 더 높게 설계하기 때문에 랙당 레이저 수는 오히려 더 많을 수 있다. 헤드라인 점유율이 말해주는 것보다 광 채널 수요는 더 클 수 있다는 뜻이다. 광원 수요를 엔비디아 출하량만으로 추정하면 과소평가가 된다.

이 지점에서 최근 발생했던 ‘광학 밸류체인’ 주식들에 대한 셀오프의 논리적 허점이 다소 드러난다. 6월 들어, “CPO가 밀리고 NPO가 뜨면 광학 밸류체인이 다친다”는 매도측 논리가 있었다. 그러나, NPO 역시 레이저 광원, FAU, PIC와 EIC를 전부 필요로 한다. CPO와 NPO의 차이는 광엔진 조립 위치가 ASIC 기판 위인가(CPO) 그 바깥인가(NPO)일 뿐이다.

그림 33. 세 아키텍처의 광엔진 위치 비교
 광엔진 위치(기판 위 vs 인터포저 위)만 다를 뿐...
 NPO든 CPO든 레이저·FAU·PIC·EIC는 들어간다.



자료: SemiAnalysis, 미래에셋증권 리서치센터

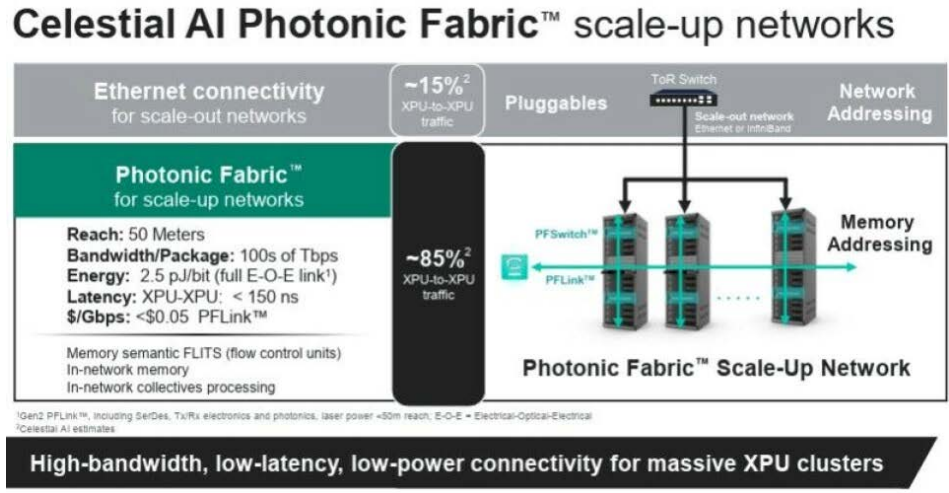
오히려 NPO는 전기 연결 거리가 길어진 만큼 신호 보정용 DSP 로직이 더 필요하다. 다시 말해, CPO에서 NPO로 가는 것은 패키징의 복잡성을 에너지 소모와 맞바꾸는 트레이드이지, 광원·기판·테스트 수요가 사라지는 트레이드가 아니다. 아키텍처가 어느 쪽으로 기울든 InP는 타고, Photonics-SOI는 깔리고, 정렬과 검사는 통과해야 한다. 이 보고서가 완제품이 아니라 아래층을 선호하는 이유가 여기에 있다.

다만, 이러한 이슈는 엔비디아의 CPO 생산 진입 흐름과 충돌하지는 않는다. 두 기술이 들어가는 위치가 다르기 때문이다. 엔비디아 Spectrum-X Photonics는 주로 랙과 랙, 데이터센터와 데이터센터를 연결하는 scale-out 네트워크 레이어에서 CPO가 먼저 들어가는 사례다. 반면 Google의 NPO는 XPU 패키지 근처의 scale-up 광 I/O에 더 가깝다. 즉, 시장의 실제 채택 순서는, 스위치 네트워크 레이어에서는 CPO가 먼저 들어가고 XPU(AI 가속기) 패키지 근처에서는 NPO가 먼저 실용 승자가 되는 듯하다.

NPO/CPO 시대에서 또 하나 주목할 종목이 Marvell이다. Marvell은 기존 800G DSP 시장에서 80% 정도의 점유율로 강한 위치를 가지고 있다. 그런데 NPO로의 전환은 Marvell에게 양면적이다. Marvell은 2028년 인도를 목표로 AWS로부터 6.4T NPO chiplet 1천만 개 잠재수주를 확보한 것으로 전해진다. NPO 시대에 DSP가 줄어드는 흐름은 Marvell에 부정적이나, 동시에 커스텀 NPO chiplet으로 위치를 재정의하고 있다는 신호로 볼 수 있다.

더 명확한 가장 큰 신호는 그들의 FY27 1분기 실적에서 나왔다. Marvell은 매출 \$24.18억 (+28% YoY), 비-GAAP EPS \$0.80을 기록했다. 여기서 더 중요한 것은 숫자 자체보다 내용이었다. Marvell은 얼마 전 Celestial AI 인수로 확보한 'Photonic Fabric' 광 인터커넥트 제품이 한 곳의 1티어 하이퍼스케일러로부터 차세대 XPU scale-up 네트워크에 채택됐다고 밝혔다.

그림 34. Celestial AI는 본인들의 제품인 Photonic Fabric을 scale-up 네트워크에 쓰려고 함 광학 전환이 switch-to-switch CPO를 넘어, GPU/TPU/ASIC 클러스터 내부의 scale-up fabric까지 내려간다는 것이 핵심



자료: Celestial, 미래에셋증권 리서치센터

이것은 중요한 변화다. Marvell은 scale-up 인터커넥트를 AI 인프라에서 가장 새롭고 전략적으로 중요한 기회라고 표현했다. 또한 Celestial을 포함한 내년 scale-up 광학 매출이 기존 약 1.5억 달러 전망의 두 배를 넘을 것이라고 가이드했다. Celestial 단독으로는 FY28 4분기 연환산 5억 달러, FY29 4분기 10억 달러 run rate를 목표로 제시했다.

참고로 Marvell은 차량용 이더넷 사업을 Infineon에 25억 달러에 매각했다. 이는 Marvell이 포트폴리오를 AI 인프라와 데이터센터 쪽으로 더 집중하고, Infineon은 전력과 핵심 반도체 영역에 자본을 더 싣는 거래로 해석할 수 있다. 결론적으로 NPO와 CPO는 이제 '발표의 영역'에서 'design-in의 영역'으로 넘어가고 있다. 누가 실제 하이퍼스케일러 설계에 들어가는가가 실용 승자를 가른다.

(5) CPO: TAM \$97B와 광모듈주의 진짜 위치

지난 5월, 골드만삭스가 제시한 2026~2028년 누적 970억 달러 규모의 CPO 시장 TAM 전망은 시장의 기대를 크게 키웠다. 성장 곡선도 가파르다. 2026년에는 전체 누적 기획의 1% 수준에 불과하지만, 2027년에는 26%, 2028년에는 73%로 급격히 커지는 구조다. 이는 CPO가 아직 완전한 도입기이지만, 한 번 열리면 매우 빠르게 커질 수 있는 시장임을 보여준다. TAM 세부 구성은 다음과 같다.

표 21. CPO 기회를 광학 엔진, 광섬유 케이블, 외부 광원 등으로 분해

카테고리	누적 TAM (2026-2028)	핵심 관련 기업
광학 엔진 + FAU	\$60.9B	TSMC, Marvell, Amkor, Fabrinet
광섬유 케이블 등	\$20.7B	Corning, Amphenol, Furukawa
외부 광원(ELS)	\$10.8B	Lumentum, Coherent, Sumitomo
서플박스	\$4.2B	Corning, Amphenol

자료: Goldman Sachs, 미래에셋증권 리서치센터

여기서 ELS, 즉 External Laser Source가 중요하다. ELS는 레이저를 CPO 패키지 안에 넣지 않고 외부에 따로 두는 구조다. 레이저는 광학 부품 중에서도 고장 가능성이 높은 부품이다. 만약 레이저를 CPO 패키지 안에 넣으면, 레이저가 고장 날 때마다 패키지 전체를 손봐야 할 수 있다. 반면 외부에 두면 레이저만 따로 교체할 수 있다.

그래서 ELS는 CPO의 유지보수 리스크를 줄이는 현실적인 해법이자, 광원 업체들의 단기적인 수혜 통로라고 할 수 있다. 광모듈 대형주인 Lumentum과 Coherent는 단기적으로 강한 수혜를 받을 수 있다. CPO와 NPO가 확산되면 InP, EML, CW 레이저 같은 광원 수요가 늘어난다. 특히 광원이 부족한 구간에서는 광원 업체의 가격 협상력이 커진다.

Lumentum의 엔비디아 직납 CW 레이저 다이오드 매출총이익률이 81~87%에 해당하는 수준으로 알려진 것도 이런 공급 부족의 힘을 보여준다. 일반 반도체 부품에서는 거의 보기 어려운 수준으로, 광원 부족이 단기적으로 얼마나 강한 가격 결정력을 만들고 있는지를 단적으로 보여준다.

그러나 장기적으로는 한 가지 제약을 안고 있다. 기존 플러그어블 광모듈 매출의 잠식 때문이다. CPO 시대에는 새로운 광원 매출이 생기지만, 동시에 기존 플러그어블 모듈 시장 일부가 줄어들 수도 있다.

반면 Soitec, Tower, BESI 같은 업체는 다르다. 이들은 CPO 확산으로 기존 매출이 크게 잠식되기보다, 새로운 기판·SiPho 파운드리·하이브리드 본딩 수요가 순수하게 추가될 가능성이 크다. 같은 CPO 수혜라도, 순증 구조와 잠식 구조는 밸류에이션 재평가의 폭이 다를 수 있다. 이 차이를 다음과 같이 정리해보았다.

표 22. LITE/COHR vs Soitec·Tower·BESI 비교

항목	LITE / COHR (광모듈·광원)	Soitec / Tower / BESI (기판·파운드리·본딩)
기존 매출 잠식	있음. CPO 확산 시 플러그어블 모듈 매출 일부 잠식 가능	거의 없음
CPO 신규 매출	있음. ELS와 광원 중심	있음. 기판, 파운드리, 본딩 중심
가치가 쌓이는 위치	모듈과 광원의 일부	기판, 파운드리, 본딩 등 더 아래층
투자 성격	단기 병목으로 인한 베팅	장기적인 구조적 수혜 후보
밸류에이션 재평가 여력	제한적일 수 있음	상대적으로 큼

자료: 미래에셋증권 리서치센터

CPO 가치 사슬의 구조적 코어는 광모듈 완제품보다 더 아래층에 있을 가능성이 높다고 본다. Soitec은 SOI 기판, Tower는 실리콘 포토닉스 파운드리, BESI는 첨단 본딩, FormFactor와 Teradyne은 양산 테스트 병목에 걸려 있다. 이들은 NPO와 CPO가 모두 확산될 때 공통적으로 중요해지는 upstream 병목이다. 이 구분이 중요하다. CPO 시장이 커지는 것보다 더 중요한 것은, 그 시장에서 가치가 어느 계층에 쌓이는가다.

(6) SOI 웨이퍼: 비대칭적 upstream 병목

CPO와 NPO 가치사슬에서 놓치지 말아야 할 업체가 Soitec이다. Soitec은 화려한 광모듈 회사도 아니고, 스위칭 칩 회사도 아니다. 사실 하이퍼스케일러가 CPO 시스템에 쓰는 돈 중 Soitec에 직접 닿는 비중도 크지 않다.

그러나 Soitec은 가치사슬의 가장 아래쪽에 있고, 그 아래쪽에서 거의 독점적인 병목을 쥐고 있다. 완제품을 만들기 위해 반드시 필요한 기초 재료를 공급하기 때문이다. 이에 앞서 CPO의 밸류체인을 단순화하면 다음과 같다.

- 하이퍼스케일러가 CPO 시스템에 돈을 쓴다.
- 그 돈은 광학 엔진, 패키징, 조립, 테스트 업체를 거친다.
- 그 아래에는 실리콘 포토닉스 칩을 제조하는 파운드리가 있다.
- 그리고 그 파운드리 더 아래에는 특수 웨이퍼가 있다.
- Soitec은 바로 이 특수 웨이퍼를 공급한다.

아래 표에서 보드시피 하이퍼스케일러가 CPO 시스템에 1달러를 쓸 때 Soitec에 직접 닿는 금액은 약 0.003달러~0.014달러 수준에 불과하다. 겉으로 보면 매우 작은 숫자다. 그러나 이 작은 금액을 Soitec은 55% 이상의 마진으로 가져갈 수 있다. 이유는 간단하다. 실리콘 포토닉스용 SOI 웨이퍼 시장에서 Soitec의 지위가 매우 강하기 때문이다.

이를 기존 시장의 공격적 시나리오였던 2028년 하이퍼스케일러 CPO 지출액 \$66.4B에 적용하면, Soitec은 CPO/NPO 단일 비즈니스에서 약 \$500M 안팎의 직접 매출 기회를 가질 수 있다.

** CPO·NPO 광학 엔진 TAM 중 Photonics-SOI 기판으로 귀속되는 비중을 보수적으로 반영한 시나리오 가정.*

표 23. CPO/NPO 밸류체인별 매출 기회: CPO 가치는 모듈 완제품을 거쳐 광원·기판·파운드리·FAU·본딩 쪽으로 분산된다

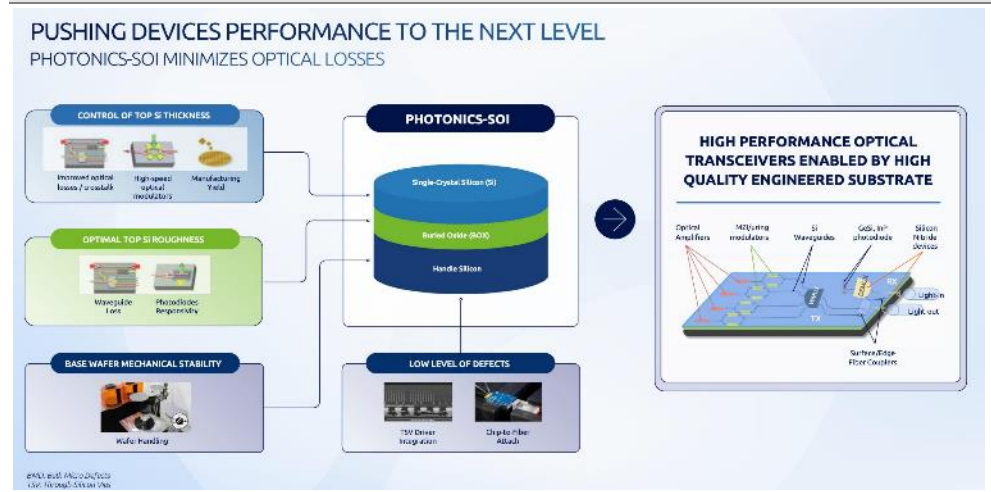
밸류체인	주요 기업	추정 매출총이익률 상위 광학 엔진 + FAU TAM \$1당 귀속	
CPO / NPO Optical Engine + FAU 시스템 통합	Broadcom, 엔비디아, Marvell 등	40~60% (Base 45%)	\$1.00
광학 패키징, 조립, FAU 부착, 테스트	TSMC, ASE, Amkor 등	12~30% (Base 20%)	\$0.40~0.60 (Base \$0.50)
PIC 파운드리 / Silicon Photonics 웨이퍼 제조	TSEM, GFS, TSMC 등	25~50% (Base 35%)	\$0.06~0.18 (Base \$0.12)
Photonic SOI wafer 수요 풀	Soitec, Shin-Etsu, SUMCO 등	공급사별 상이	\$0.004~0.016 (Base \$0.009)
Soitec Photonic SOI 매출	Soitec	55%+ 가능 (제품별 GM 비공시)	\$0.003~0.014 (Base \$0.008)

자료: Convequity, 미래에셋증권 리서치센터

주: 고객 믹스, 제품별 기판 선택, 신규 공급량 진입 가능성, 보수적 침투율을 반영해 Soitec의 실질 귀속률을 95%가 아니라 70~90%로 낮춰 가정

여기서 Soitec의 진짜 해자가 등장한다. “Photonics-SOI” 웨이퍼다. Soitec의 특수 웨이퍼 'Photonics-SOI'가 없으면 실리콘 포토닉스 칩 자체를 물리적으로 제조할 수 없다. SiPho(실리콘 포토닉스)는 실리콘 위에서 빛을 다루는 기술이다. 그런데 일반 실리콘 웨이퍼 위에 빛의 길을 만들면, 빛이 아래쪽 기판으로 새어나갈 수 있다. 빛이 새면 신호 손실이 커지고, 광학 칩의 성능이 떨어진다.

그림 35. 대체 어려운 upstream 병목인 Soitec의 Photonics-SOI 기판
CPO/NPO 광엔진은 단순 설계 문제가 아니라, 고품질 engineered ‘기판’에서 출발한다.



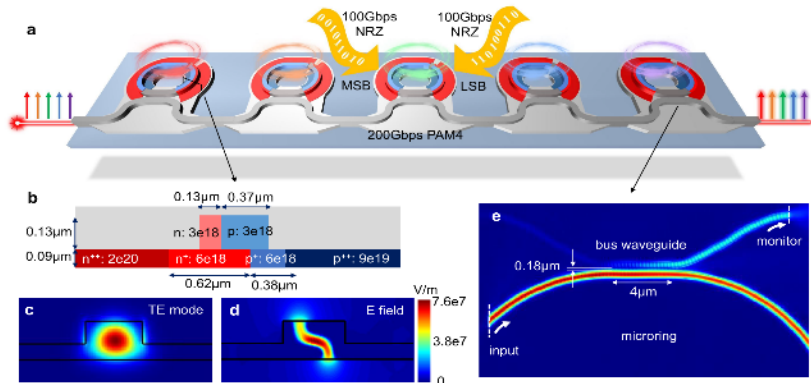
자료: Crux Capital Group, 미래에셋증권 리서치센터

SOI 웨이퍼는 이 문제를 해결한다. SOI는 Silicon-on-Insulator의 약자다. 상단의 얇은 실리콘 층 아래에 산화막(BOX) 층을 넣어, 빛이 아래로 새지 않게 막는다. 쉽게 말하면, 빛이 지나가는 길 아래에 거울 벽을 깔아주는 구조다. 이 산화막 층이 있기 때문에 빛을 실리콘 안에 가둘 수 있고, 실리콘 포토닉스 칩을 안정적으로 만들 수 있다.

Soitec의 해자는 SOI 웨이퍼를 매우 균일하게 만드는 능력이다. Soitec의 Smart Cut 기술은 얇은 실리콘 층과 산화막 층을 정밀하게 하고, 이를 다른 웨이퍼 위에 붙이는 기술이다. 광학 칩에서는 층의 두께와 균일도가 매우 중요하다. 조금만 흔들려도 빛의 경로와 손실이 바뀔 수 있기 때문이다.

실리콘 포토닉스 파운드리 3대장인 TSMC, Tower, GlobalFoundries 모두 Soitec의 Photonics-SOI를 받아다 쓴다. 변조기 기술 경로(MZM/MRM, Hybrid TFLN, EO Polymers)가 어떻게 갈리든 모두 Photonics-SOI 기판 위에 구축되며, Soitec은 이 시장에서 95% 이상의 점유율을 보유한 사실상의 단일 공급원(sole-source)이다.

그림 36. SiPh에서 가장 많이 쓰이는 초소형 광 변조기(광신호를 전기신호를 써서 변화시킴) MRM
왼쪽에서 빛이 들어오고, 여러 개의 마이크로 링 변조기(MRM)를 지나감.
각 링은 전기 신호(MSB, LSB)를 받아 빛의 세기를 조절하고, 오른쪽에서 그 변조된 광신호가 나감.
(여기서 전기신호를 사용해 빛의 세기를 바꾼다는 것은 빛에다가 데이터를 실는 행위를 의미)

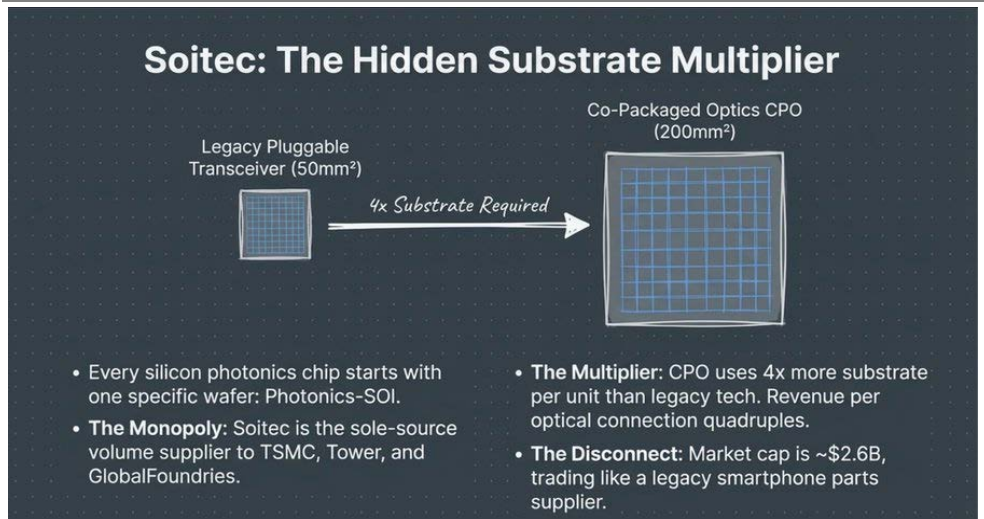


자료: 네이처, 미래에셋증권 리서치센터

따라서 CPO와 NPO에서 실리콘 포토닉스가 확산될수록 Photonics-SOI 웨이퍼의 중요도도 함께 올라간다. 실리콘 포토닉스 확산 전체에 걸린 upstream 병목으로 볼 수 있다는 말이다.

여기에 면적 승수 효과도 더해져야 한다. 기존 pluggable 광트랜시버에 들어가는 실리콘 포토닉스 다이는 약 50mm²로 상대적으로 면적이 작다. 그러나 CPO 구조로 넘어가면, 광학 엔진이 더 많은 채널을 처리해야 하고, 필요한 기판 면적도 200mm²로, 약 4배 증가하게 된다. 즉, 광 연결 수요가 늘어나는 것에 더해, 연결당 필요한 실리콘 포토닉스 면적도 커지는 구조다.

그림 37. Soitec의 숨은 레버리지: CPO가 열리면 기판 면적이 4배로 커진다
pluggable 광모듈은 50mm² 기판이면 충분, CPO 광엔진은 200mm² 수준의 기판을 요구. 따라서 광 연결 하나당 Soitec이 공급하는 기판 콘텐츠가 4배로 증가. CPO 확산은 단순 광모듈 교체가 아니라 소재 단의 매출 승수로 작동.



자료: Michael Sikand, 미래에셋증권 리서치센터

수요가 늘고, 면적도 늘고, 그 아래의 특수 웨이퍼 공급자가 제한적이라면 병목은 더 강해진다. Soitec을 두고 스마트폰용 RF-SOI 사이클 둔화와 연결된 부품주로 평가받는 경향이 남아 있지만, CPO와 NPO가 본격 양산에 들어가면 Photonics-SOI 매출이 회사의 성장 구조를 바꿀 수 있다고 사료된다.

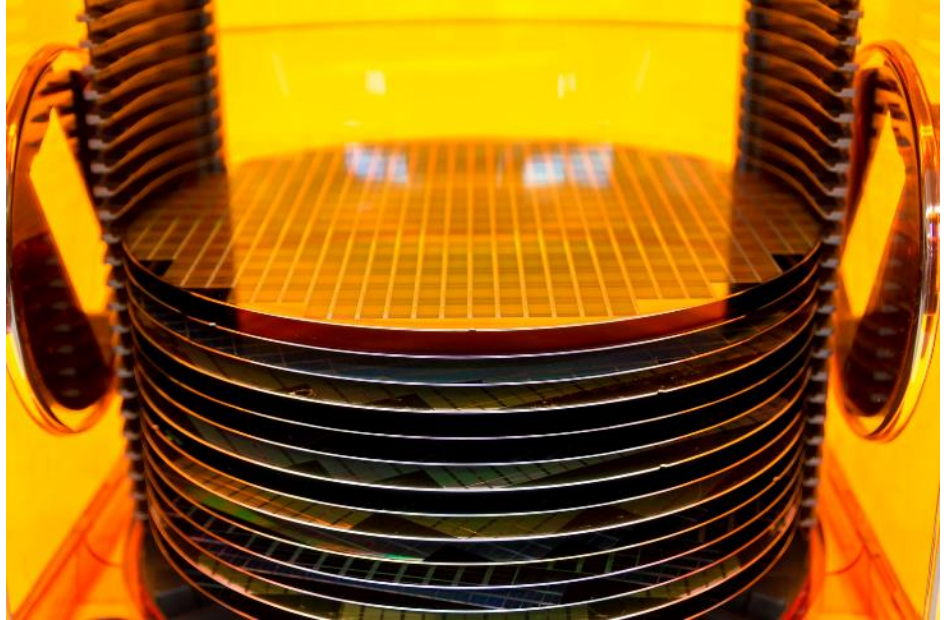
다만, CPO가 2027년에 바로 폭발적으로 시장이 열려야 투자 논리가 성립하는 것도 아니다. NPO와 CPO 모두 실리콘 포토닉스 웨이퍼를 필요로 하고, 대량 채택이 2028년 하반기로 밀려도 공급량은 그 이전부터 준비되어야 한다.

(7) InP 쇼티지: 광원이 광모듈보다 날카로운 병목

CPO의 병목에 있어서 근본적인 이유가 'CPO 신뢰성'이라고 생각할 수 있다. 물론, 신뢰성은 중요하다. 그러나 엔지니어링 관점에서 더 아래를 보면, 진짜 병목은 InP, 즉 인화인듐 기반 광원에 있다. 이 병목은 아직 CPO가 본격 대량 채택되기 전인 현재 시점인 800G·1.6T pluggable transceiver 사이클에서 이미 확인되고 있다. 즉 CPO는 2028년 정도의 큰 구조 변화라면, 2026~2027년에는 800G·1.6T와 NPO가 InP 광원 부족을 먼저 끌어내는 실전 수요처가 되고 있다.

이유는 단순하다. 실리콘은 빛을 다루는 데는 유용할지 몰라도, 스스로 빛을 만들어내지는 못한다. 실리콘 포토닉스가 아무리 발전해도, 레이저처럼 빛을 발생시키려면 InP 같은 화합물 반도체가 필요하다.

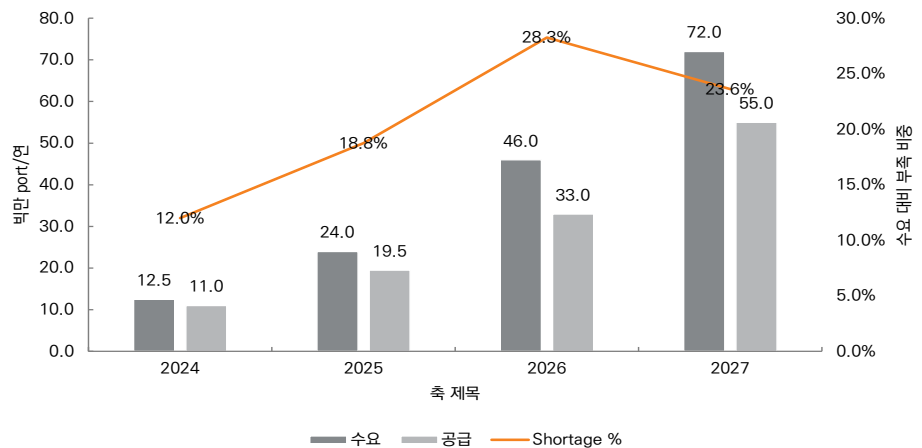
그림 38. 6인치 InP 광소자 웨이퍼 공정
 AAOI/Coherent/Lumentum 같은 레이저·광소자 팹에서 처리 중인 'InP 웨이퍼'



자료: Firebird Optics, 미래에셋증권 리서치센터

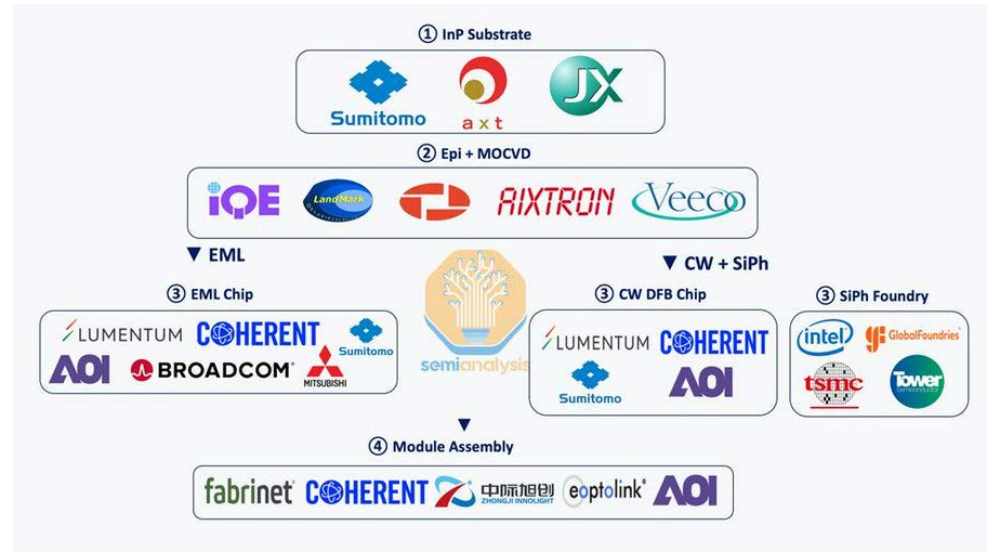
CPO든 NPO든, 광통신의 출발점인 “빛”은 결국 InP 레이저에서 나온다. 따라서 CPO와 NPO가 커질수록 광모듈보다 더 날카로운 병목은 그 안에 들어가는 광원(빛을 만들어내는 레이저 재료), 특히 InP 레이저가 된다. 업계 자료에 따르면 800G와 1.6T 트랜시버 수요는 2027년까지 공급을 약 27~30% 초과하는 것으로 추정된다.

그림 39. 800G·1.6T 이더넷 트랜시버 수요와 공급 gap (포트 부족은 광원 부족을 의미)
 공급 gap은 2024년 150만 ports/year에서 2026년 1,300만, 2027년 1,700만 ports/year로 확대
 CPO 대량 채택 이전에도, 이미 AI 네트워킹 수요가 800G·1.6T pluggable과 NPO, 그리고 하부의 InP 레이저/EML/CW 레이저 소스 병목을 먼저 자극하고 있음을 보여준다.



자료: LightCounting, Dell'Oro, 각사 실적 발표 자료, Asymmetrical Bets, 미래에셋증권 리서치센터
 주: 트랜시버 한 포트마다 광원이 들어가야 하므로 포트 shortage는 곧 레이저 소스 병목의 하방 신호

그림 40. InP 기반에서 Epi/MOCVD, EML·CW 칩, SiPh 파운드리, 모듈 조립까지 레이저 공급망 “CPO 수혜”가 단일 종목군이 아니라 기판·epi·광원·SiPh·조립으로 나뉘는 다층 병목이라는 점.



자료: Rand, SemiAnalysis, 미래에셋증권 리서치센터

표 24. 레이저 칩 팸의 공급망 정리

공급망 단계	대표 기업/주체	핵심 산출물	기술적으로 하는 일
1. InP 원재료·기판	AXT, Sumitomo Electric, JX Advanced Metals	InP substrate (인화인듐 웨이퍼 원판)	InP 단결정 잉곳을 성장시키고 이를 절단·연마해 레이저/광소자 제조용 웨이퍼로 공급
2. Epi / 박막 성장	IQE, 자체 epi 보유 업체(AAOI) 등	InP 기반 epi wafer	InP 기판 위에 MOCVD 등으로 레이저 동작에 필요한 다층 반도체 박막을 성장
3. InP 레이저 칩 제조	AAOI, Lumentum, Coherent 등	DFB laser chip, EML chip, CW laser chip	epi wafer를 패터닝·식각·검사해 전류를 넣으면 특정 파장의 빛을 내는 레이저 칩으로 제조
4. 패키징·서브어셈블리	AAOI, Lumentum, Coherent, 패키징/OSA 업체	TOSA/ROSA, laser package, optical sub-assembly	레이저 칩을 광섬유·렌즈·드라이버 등과 결합해 모듈에 넣을 수 있는 광부품으로 패키징
5. 광모듈·광엔진	AAOI, Lumentum, Coherent, Innolight, Eoptolink	800G/1.6T transceiver, optical engine, CPO/NPO 광엔진	레이저, modulator, detector, DSP/TIA/driver, SiPh PIC 등을 통합해 네트워크 장비에 들어가는 광연결 제품으로 완성

자료: 미래에셋증권 리서치센터

그리고 이 InP의 부족은 정교한 메커니즘을 따라 세 단계로 진행된다.

첫째, CPO와 1.6T·3.2T 광트랜시버가 요구하는 레이저는 더 크고 더 고성능이어야 한다. 고출력, 좁은 선폭, 낮은 잡음이 필요하기 때문이다. 레이저 칩이 커지면 같은 InP 웨이퍼 한 장에서 나오는 칩 수가 줄어든다. 수요는 늘어나는데 웨이퍼당 산출량은 줄어드는 구조라 할 수 있다.

둘째, EML 캐파가 CW 레이저로 발려 들어간다. CW 레이저(빛을 계속 켜놓는 단순 레이저)와 EML(Electro-Absorption Modulated Laser: 레이저와 변조기를 한 칩에 통합한 고성능 소자 부품)은 같은 InP 팸 캐파를 두고 경쟁한다. CPO 수요가 늘면서 CW 레이저 생산이 InP 팸 캐파를 많이 흡수하면, EML을 만들 여유가 줄어든다.

* EML: InP 레이저가 빛을 만들고, InP 칩 안의 변조기가 빛을 빠르게 켜고 꺼고 세기를 바꿔 데이터를 실음.
 * SiPho에서는 실리콘 칩 위에 변조기, 도파로, 검출기 등을 집적. 하지만 실리콘은 스스로 빛을 잘 만들지 못하니까 별도의 InP 기반 CW 레이저가 필요.

세 번째 문제는 바로 지정학 문제다. Reuters 보도에 따르면(6월 10일), 중국은 2025년 2월부터 InP에 대한 수출 허가를 엄격히 통제하고 있으며, 미국 정부가 인화인듐 수출 승인 지연 문제를 두고 중국을 압박하고 있는 것으로 전해진다. Coherent CEO 짐 앤더슨이 5월 미국 경제 사절단의 방중에서 이 문제를 직접 제기했고, 서울에서 열린 미·중 통상 협상에서도 의제로 다뤄졌다고 한다. 즉, 희토류에 이어 InP가 '소재 공급망의 길목(materials chokepoint)'으로 쓰이기 시작했다는 해석이다. 완제품이 아니라 중간 소재를 통제해 상대국 산업의 확장 속도를 누르는 방식이다.

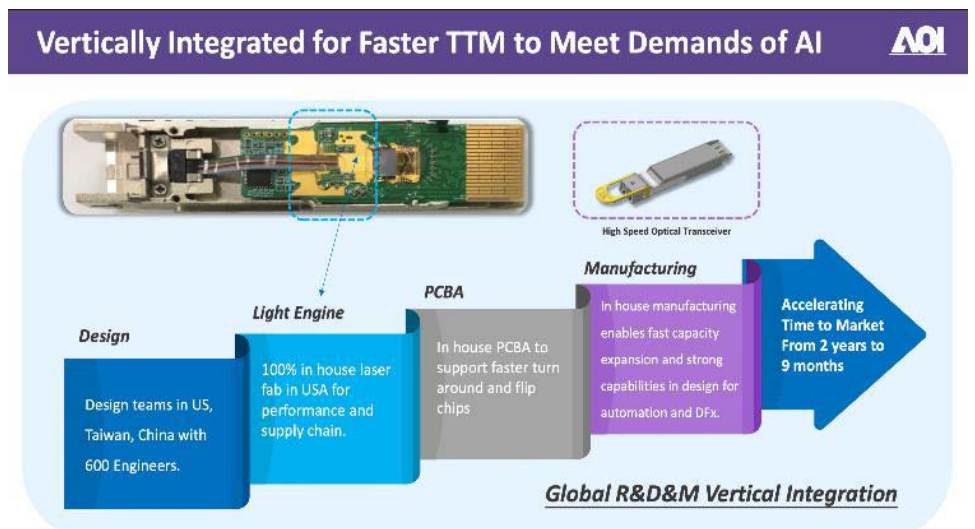
이에 관련한 데이터 포인트들도 관측된다. 이 병목은 광원 업체의 발언에서도 확인된다. Lumentum은 수요 대비 출하가 30% 이상 부족하며, 어떤 고객을 우선 지원할지 선택해야 하는 상황이라고 밝혔다. 또한 EML capa는 2027년 말까지 장기계약으로 사실상 모두 배정되어 있다고 언급했다.

Coherent 역시 InP 제약이 개별 회사 문제가 아니라 산업 전반의 병목이라고 설명하며, 2026년 말까지 internal InP output을 2배, 2027년 말까지 다시 2배 이상 확대하겠다고 제시했다. 그럼에도 Coherent는 주문이 2028년까지 들어와 있다고 언급했다. 즉 광원 공급사는 증설을 진행하고 있지만, 수요 증가 속도가 그보다 빠른 상태다.

게다가 AXT는 InP 수출 허가가 회사의 현안 중 가장 큰 도전이라고 직접 밝히기도 했다. 우리가 앞서 살펴본 “12배를 늘려도 50%가 모자란다”는 수급 문제는 capa의 문제였다면, 이 수출 통제는 그 위에 “capa 늘려도 국경을 넘을 수 있는가”라는 별개의 변수까지 추가하고 있다.

이때 투자적으로 중요한 함의는, 이 변수가 InP 체인 내부의 위계를 가를 수도 있다는 점이다. 같은 'InP 기판 수혜주'라도 공급 지리가 다르다. 보도된 것을 기준으로 볼 때, Coherent는 기판을 주로 AXT(생산기지가 중국 자회사 Tongmei)에서, Lumentum은 주로 Sumitomo Electric과 JX Advanced Metals(일본)에서 조달하는 것으로 전해진다.

그림 41. AAOI는 단순 광모듈 조립이 아니라, 자체 레이저 설계·제조를 100% 미국 내 인하우스 외부 레이저 칩 공급에 전적으로 의존하는 구조가 아니라, 레이저 칩 제조 단계에서 더 높은 통제력



자료: AAOI, 미래에셋증권 리서치센터

그리고 AAOI는 자체 InP 레이저 칩 팹을 보유하고 있다. 수출 허가가 병목이 되는 구간에서는, 중국 밖에서 잉곳을 키우는 일본 체인과 자체 팹 보유사가 상대적으로 유리하고, AXT는 증설 계획과 무관하게 허가 일정이 단기 실적의 변수가 될 수 있다. 즉, 수출 통제는 InP 쇼티지의 해소 시점을 더 뒤로 밀어버릴 가능성도 있다.

최근 골드만삭스의 광원 공급 전망도 이 방향을 뒷받침한다. 광원 공급은 2025년부터 2027년 상반기까지 매우 빠듯하고, 2027년 하반기에도 여전히 타이트하며, 2028년 3분기에야 어느 정도 균형에 가까워지는 그림으로 제시된다. 적어도 향후 2년 이상 광원이 구조적으로 부족할 수 있다는 의미다.

그림 42. 광원 공급 수급이 2025년부터 2027년 상반기까지 'Very tight'
InP 레이저·CW 광원·EML·기판·에피택시 체인의 가격 협상력은 최소 2년 이상 유지될 것

2025 Q1	2025 Q2	2025 Q3	2025 Q4	2026 Q1E	2026 Q2E	2026 Q3E	2026 Q4E	2027 Q1E	2027 Q2E	2027 Q3E	2027 Q4E	2028 Q1E	2028 Q2E	2028 Q3E	2028 Q4E
Very tight										Tight			Balance		

자료: Goldman Sachs, 미래에셋증권 리서치센터

이러한 병목은 모듈 업체의 가이던스에서도 확인된다. AAOI는 연초 이후 하이퍼스케일러로부터 \$324M 이상의 주문을 확보했는데, 이 중 1.6T 관련이 \$200M 이상으로 800G(\$124M)보다 크다. 수요의 무게중심이 800G에서 1.6T로 올라가고 있다.

표 25. AAOI가 말하는 800G → 1.6T 전환이 의미하는 것

구분	변화	투자적 함의
총 대역폭	800G → 1.6T로 모듈당 처리 용량 2배 증가	AI 클러스터 내부 데이터 이동량이 구조적으로 상승
레인 속도	100G/lane 중심에서 200G/lane로 전환	DSP, SerDes, 드라이버, TIA, 패키징 난이도 상승
광원 병목	고속화로 레이저 출력·잡음·온도 안정성 요구 상승	Lumentum, AAOI 등 업체의 수율과 기술력이 핵심
공급망 알파	1.6T는 광원·InP 기판·epi·SiPh까지 동시 병목화	upstream 소재·광원 체인의 투자 매력이크집
마진 구조	초기 1.6T 제품은 기술 난이도로 프리미엄 가능	1.6T 비중이 높은 업체는 ASP·마진 믹스 개선 여지

자료: 미래에셋증권 리서치센터

이에 따라 AAOI는 800G와 1.6T 광모듈 생산능력을 2026년 1분기 월 10만 개 수준에서 2026년 말 월 65만 개 이상, 2027년 말 월 93만 개 수준까지 끌어올리겠다고 제시했다. 2년 안에 생산능력을 거의 9~10배 확대하는 셈이다. 그런데, AAOI가 이 정도의 증설에도 2027년 중반까지 800G·1.6T 수요가 자사 생산능력을 계속 초과할 것으로 본다는 점이다. 즉 이 부분의 병목은 단순히 “공장을 더 지으면 풀리는 문제”가 아니라는 말이다.

이 지점에서 최근에 불거진 CPO의 지연 이슈는 AAOI 같은 pluggable 광모듈 업체에는 오히려 전술적으로 유리할 수 있다. CPO가 기존 pluggable을 빠르게 대체한다는 우려가 약해질수록, 800G에서 1.6T로 넘어가는 pluggable 업그레이드 사이클의 수명이 길어지기 때문이다.

또한 여기서 중요한 것은 광 모듈 수가 아니라 레이저 수다. 800G 모듈 한 개에는 보통 레이저 4개가, 1.6T 모듈 한 개에는 레이저 8개가 필요하다. 따라서 만약 업체들의 광모듈 생산능력이 늘면, 그 아래의 레이저 수요는 그보다 더 가파르게 늘어날 수 있다.

AAOI 경영진도 800G와 1.6T 수요가 최소 2027년 중반까지 생산능력을 초과할 것이라고 밝혔다. 이는 골드만삭스의 “2027년 상반기까지 매우 타이트하다”는 광원 수급 전망과 같은 방향이다. 일부 추정에 따르면, 2027년까지 800G 트랜시버 생산이 수요 대비 40~60% 부족할 수 있다고 보고 있다.

게다가 애초에 EML(레이저+변조기 통합 소자)을 상업 규모로 안정적으로 만들 수 있는 회사도 많지 않다. Lumentum, Coherent, Mitsubishi, Sumitomo, Broadcom 정도가 핵심 업체로 거론된다. Lumentum의 EML 캐파는 이미 2026년까지 사실상 완판된 상태였고, 최근 알려진 정보에 따르면, 생산량을 4배 늘린 뒤에도 2028년까지도 완판된 것으로 전해진다. 공급 기반은 좁아지는 것이 아니라 ‘이미’ 잠겨 있는 수준이다.

표 26. 공급사별 InP 레이저 매출 추정: 전체 시장은 \$1.9B에서 \$22.75B로 약 12배 성장 전망

공급사	2025년 추정	2030년 추정
Lumentum	6억 달러	90억 달러
Broadcom	5.5억 달러	45억 달러
Coherent	1.25억 달러	43억 달러
AAOI	0.6억 달러	21억 달러
Mitsubishi·Sumitomo 등	5.65억 달러	28.5억 달러
합계	19억 달러	227.5억 달러

자료: Rosenblatt, 미래에셋증권 리서치센터

여기에 엔비디아가 지난 3월 2일, Lumentum과 Coherent에 각각 20억 달러, 총 40억 달러를 투자하며 다년 구매 약정과 우선 공급권을 확보했다는 사실은 InP 광원이 GPU 배치를 좌우할 병목임을 어느 정도 확증한 셈이다.

따라서, 광학 섹터는 과거에 사이클 산업으로 인식됐지만, AI 인프라 2막에서 일어나고 있는 InP 수요는 단순 경기 사이클보다 구조적 아키텍처 변화에 더 가까워 보인다. 시장을 휩쓸고 있는 메모리의 '슈퍼사이클'에 견줄 수 있는 non-cyclical 성장 궤적을 떠올려 보게 된다는 말이다.

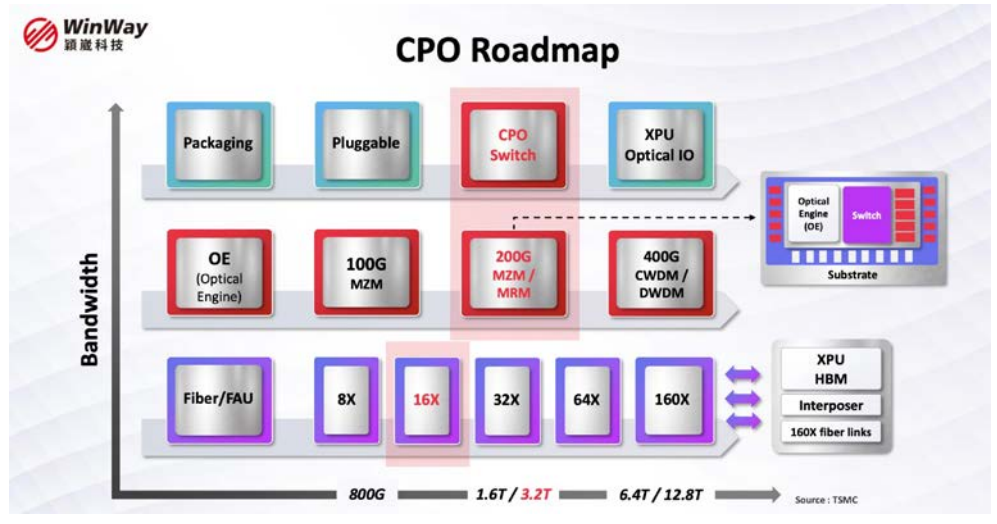
이에 대한 근거로, 엔비디아의 Vera Rubin Ultra와 Feynman 같은 차세대 AI 시스템에서는 전력 변환은 칩 가까이 들어가고, 통신에서는 광원이 패키지 가까이 들어간다. 즉, 둘 다 “물리적 병목을 칩 가까이 가져가 해결하는 구조(전력에서는 IVR, 통신에서는 CPO)”로써, 같은 물리적 병목으로 수렴한다. 이로써, InP 수요는 이제 사이클보다 아키텍처가 결정한다고 볼 수 있다.

한편, 엔비디아는 공급망에 2025~2030년 InP 레이저 생산능력을 약 20배 늘려달라고 요청한 것으로 알려져 있다. 반면 공급사들은 더 보수적으로 약 12배 증설에 합의한 것으로 추정된다. 문제는 12배를 늘려도 2030년까지 InP 공급이 수요 대비 약 50% 부족할 수 있다는 점이다. 즉, 공급을 엄청나게 늘려도 모자라는 시장이다.

이것이 InP 쇼티지의 핵심이다. 수요가 빠르게 늘어나지만 InP는 실리콘처럼 쉽게 늘릴 수 있는 소재가 아니다. 원재료, 웨이퍼, 에피택시, 수율, 패키징, 고객 인증까지 모두 병목이 된다. 그리고 동시에 AI 클러스터가 더 커지고, scale-up 네트워크가 더 복잡해질수록 광원 수요는 구조적으로 증가한다.

이 섹션을 종합하자면, CPO 병목을 광모듈 완제품에서만 찾으려 하면 핵심을 놓친다. 더 날카로운 병목은 광원이고, 그중에서도 InP 레이저라 할 수 있다. InP 쇼티지는 단기 공급 부족이 아니라, AI 데이터센터 광학 아키텍처가 만드는 구조적 병목임을 유념하자.

그림 43. CPO 로드맵을 세 가지 축으로 정리.
 초기 800G 구간에서는 기존 pluggable optics와 8X fiber/FAU 구조가 중심.
 1.6T 및 3.2T로 넘어가는 구간부터 200G로 이동, 광 엔진의 속도와 밀도가 동시에 올라감.
 그림의 붉은 박스가 가리키는 CPO Switch 구간이 “진짜 CPO의 시작점”에 가까움.



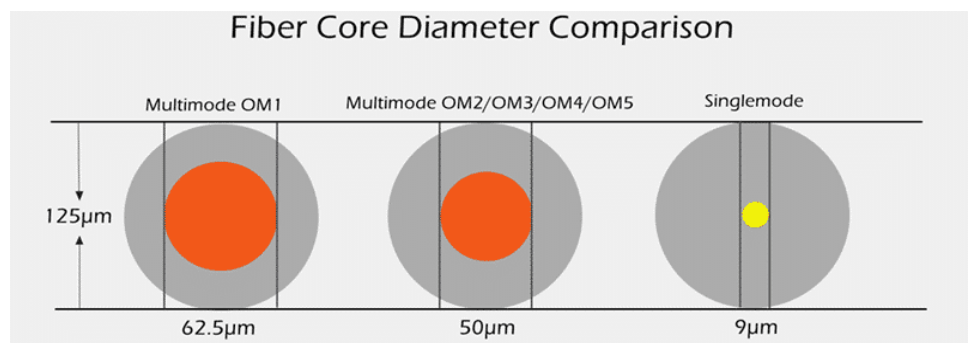
자료: WinWay, 미래에셋증권 리서치센터

(8) CPO 양산 테스트: FORM과 TER

이전 섹션에서는 CPO가 왜 필요한지, 그리고 광원·기판이 왜 부족해지지는지를 다뤘다. 그러나 투자자에게는 결국 “그래서 이 기술을 누가 실제로 양산할 수 있게 만드는가?”가 중요하다. 광엔진 하나에 작은 불량도 생겨도 비싼 ASIC·HBM 패키지 전체의 수율이 흔들릴 수 있기 때문이다. 결국 CPO의 공급량은 성능이 아니라 수율(Yield)이 결정한다.

* 광엔진: 광트랜시버(광모듈) 같은 완제품 안에서 또는 CPO/NPO 구조 안에서 실제로 전기 신호와 빛을 바꾸는 핵심 내부 블록(PIC와 EIC, 레이저, FAU 등이 포함)

그림 44. Single-mode(빛이 사실상 하나의 모드로 이동) 광섬유의 코어 직경은 약 9μm에 불과
 CPO/NPO, 특히 800G·1.6T·3.2T급 SiPh 광엔진에서는 사실상 싱글모드가 기본 전제임.
 멀티모드는 정렬은 쉽지만, 고속 장거리에는 파형 왜곡과 실리콘 포토닉스 호환성에 불리하기 때문.
 따라서 CPO/NPO에서는 수십 개에서 수백 개의 광섬유를 이 작은 코어에 동시에 맞춰야 함.
 정렬이 조금만 어긋나도 빛이 코어 밖으로 새어 삽입손실이 커지고, 신호 품질이 급격히 악화.



자료: Optcore.net, 미래에셋증권 리서치센터

그 수율을 가로막는 물리적 난제는 크게 둘이다. 첫째는 정렬(alignment)이다. 광섬유 코어는 머리카락보다 훨씬 가느다란 9μm 수준이다. 그런데 CPO와 NPO 구조에서는 수십 개, 앞으로는 수백개가 넘는 광섬유를 이 정도 정밀도로 동시에 맞춰야 한다. 하나라도 어긋나면 빛이 새고, 신호 손실이 커진다.

둘째, 열(thermal)이다. CPO는 광엔진을 칩 가까이 가져오기 때문에 패키지 안의 전력 밀도와 열 문제가 커진다. 특히 MRM처럼 초소형 변조기는 면적 측면에서는 유리하지만 온도에 민감하다. 온도가 조금만 흔들려도 광학 특성이 바뀔 수 있다.

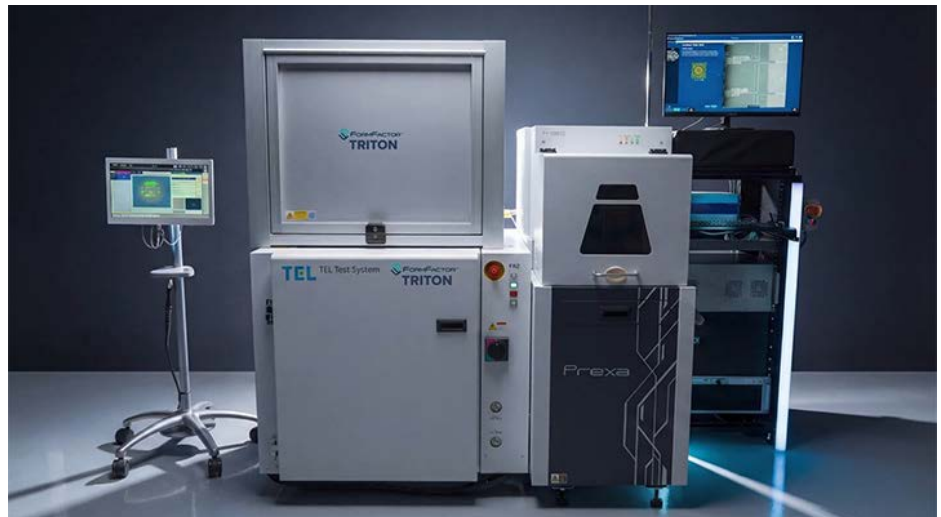
따라서 CPO는 단순 광엔진 문제만이 아니다. 전기 신호, 광학 신호, 정렬, 열, 패키징, 테스트가 한꺼번에 맞물린 multi-physics 양산 문제다. 그리고 이 정렬·열의 난제를 투자의 언어로 바꾸면, 결국 "한 패키지가 출하되기 전에 무엇을 통과해야 하는가"로 귀결된다.

- 패키지에 들어가기 전에, 다이가 KGD(Known Good Die, 검증을 통과한 양품 다이)인지 확인.
- 웨이퍼 단계에서 광학 신호와 전기 신호를 함께 검사(probing).
- 광섬유와 광학 칩을 정확히 정렬(active alignment).
- 열이 상승했을 때도 성능이 유지되는지(thermal stress test) 확인.
- 이 모든 테스트를 실험실이 아니라 '양산 라인'의 속도로 처리.

이 양산 테스트 사슬의 앞단을 잡는 회사가 FormFactor이고, 그 다음 자동화된 테스트 플랫폼을 잡는 회사가 Teradyne이다. 그래서 두 회사는 CPO가 실제 시장으로 넘어가기 위해 반드시 통과해야 하는 관문에 가깝다고 판단한다.

먼저, FormFactor는 "빛을 웨이퍼 단계에서 검사하는 톨게이트"다. 앞서 본 9μm 정렬 문제를 패키지 조립이 끝난 뒤에 발견하면 너무 늦다. 비싼 ASIC, HBM, 광엔진이 함께 묶인 뒤에 불량 발견되면 손실이 커진다. 그래서 가능한 한 앞단, 즉 웨이퍼 단계에서 "이 광학 다이가 정말 쓸 수 있는지"를 최대한 빨리, 정확하게 확인해야 한다.

그림 45. FormFactor의 TRITON 시스템: wafer-level 광학/전기 테스트를 고속으로 수행 CPO/NPO용 SiPh 칩은 전기 테스트만으로 검증 불가능. 웨이퍼 위에서 직접 빛을 넣고 빼면서 "이 광회로가 제대로 작동하는지" 자동 검사하는 장비



자료: FormFactor, 미래에셋증권 리서치센터

이 지점에서 FormFactor의 역할이 커진다. FormFactor는 웨이퍼 프로빙과 프로브 카드에서 강한 회사다. CPO와 실리콘 포토닉스가 양산으로 넘어가면, 전기 신호만 검사하는 것으로는 부족하다. 빛을 넣고, 빛이 제대로 나오는지 확인하고, 전기 신호와 광학 신호를 동시에 봐야 한다. 즉, FormFactor는 CPO 웨이퍼가 패키지 안으로 들어가기 전에 양품을 걸러내는 앞단 관문이다. CPO가 양산되려면 반드시 필요한 검사 지점에서 있는 회사다.

그리고 Teradyne은 "광학 테스트를 반도체 ATE(Automated Test Equipment) 생태계로 끌어들이는 플랫폼"이다. CPO가 본격 양산되면 광학 테스트를 연구소 장비처럼 천천히 할 수는 없다. 수천 개, 수만 개의 광 I/O를 빠르게 검사해야 한다. 전기적 성능, 광학 성능, 열 스트레스, 신호 안정성을 모두 자동화된 흐름 안에서 확인해야 한다.

** ATE: 칩·광엔진·모듈에 정해진 전기적 stimulus를 인가하고, 출력 신호·타이밍·전력·BER·jitter 등을 자동으로 측정해 양품/불량을 판정하는 양산용 테스트 플랫폼.*

즉, 광학이 반도체 패키지 안으로 들어오는 순간, 광학 테스트도 반도체 ATE, 즉 자동화 테스트 장비 생태계 안으로 들어와야 한다. Teradyne은 바로 이 위치에 있다. Photon 100과 UltraFLEXplus 기반 '광전 ATE' 플랫폼을 통해, 실리콘 포토닉스와 CPO 테스트를 기존 반도체 ATE 흐름 안으로 끌어들이는 플랫폼적 위치를 가진다. 쉽게 말하면, 광학 부품을 반도체처럼 대량으로 검사할 수 있게 만드는 방향이다.

그림 46. Teradyne의 Photon 100: SiPh·CPO용 광전 ATE(병렬 고속 테스트) 플랫폼
CPO가 양산 단계로 들어가면 광엔진은 웨이퍼, 서브어셈블리, 패키지 단계에서 반복 검증이 필수
Photon 100은 전기 신호 테스트와 광학 계측을 하나의 ATE 플랫폼에 통합해 대량 테스트하기 위한



자료: Teradyne, 미래에셋증권 리서치센터

따라서, FormFactor가 웨이퍼 앞단에서 양품 다이를 골라내는 것이라면, Teradyne은 그 뒤의 다이, 모듈, 패키지 단위 테스트를 자동화된 양산 플랫폼으로 묶는 데 강점이 있다. 종합하면, FormFactor는 CPO wafer probing에 더 가까운 pure-play이고, Teradyne은 photonics ATE 플랫폼 확장에 가깝다고 보면 된다. 둘은 경쟁 관계라기보다 CPO 양산 테스트 시설의 앞단과 뒷단을 나눠 잡는 보완 관계로 볼 수 있다. 물론 추가적으로 일본의 Advantest도 함께 추적해야 할 필요도 있다. Advantest는 V93000 Triton Photonic Test System을 통해 같은 광전 테스트 영역에 들어오고 있기 때문이다.

참고로, 테스트의 난이도는 빛을 칩과 광섬유 사이로 넣고 빼는 구조와도 직결된다.

표 27. 광엔진이 광섬유와 연결되려면 빛을 정확히 넣고 빼야 하는데, 여기에 필요한 것들.

구성품	역할
Grating Coupler	칩 위쪽에서 빛을 넣고 빼는 구조
Edge Coupler	칩 옆면에서 빛을 넣고 빼는 구조
Lens / Micro-lens	빛을 모아 결합 효율을 높이는 부품
FAU	여러 광섬유를 정렬해 묶은 부품

자료: 미래에셋증권 리서치센터

표 28. Grating Coupler vs Edge Coupler 비교

구분	Grating Coupler	Edge Coupler
장점	웨이퍼 상태에서 테스트 가능	손실이 낮고 대역폭이 좋음
단점	손실·파장·편광 민감성	정렬 난이도 극악
비유	위에서 주차장으로 들어가는 램프	옆문으로 아주 정확히 끼워 넣는 방식

자료: 미래에셋증권 리서치센터

초기 양산에서는 Grating Coupler가 유리할 수 있다. 웨이퍼 상태에서 테스트하기 쉽기 때문이다. 다시 말해, 위에서 다룬 wafer-level 프로빙과 가장 궁합이 좋은 구조다.

반면 성숙 단계로 갈수록 Edge Coupler가 더 중요해질 수 있다. 손실이 낮고 고밀도 광 I/O에 적합하기 때문이다. 다만 Edge Coupler는 정렬 난도가 높아, 양산 장비와 테스트 역량이 더욱 중요해진다는 것을 유념하자.

앞서 살펴본 두 난제, 즉 정렬과 열을 종목 선별의 기준으로 바꾸면 CPO에서 멀티플 재평가 받을 자격이 있는 회사는 다음 다섯 관문을 통과해야 한다고 생각한다.

표 29. 'CPO 수혜주'를 선별하기 위한 5개 관문

평가 축	핵심 질문	통과 종목
① TSMC COUPE 생태계 편입	TSMC-compatible supplier인가	Soitec·Tower·BESI
② 대형 고객 qualification	하이퍼스케일러 검증을 받았는가	Soitec·Tower·BESI
③ Last millimeter 해결 능력	9μm 정렬·열·커플링을 잡는가	Tower·BESI·FormFactor
④ 양산 테스트·metrology 역량	KGD, active alignment, 광전 테스트를 자동화할 수 있는가	FormFactor·Teradyne·Semtech
⑤ Yield of What? (재무 검증)	수율이 매출·마진으로 확인되는가	Soitec·Tower·BESI / Semtech·Sivers

자료: 미래에셋증권 리서치센터

위 표가 이후 CPO 종목 선별의 설계도라 할 수 있다. 다섯 축을 통과하지 못하는 종목은 "CPO 수혜주"라는 라벨만으로 멀티플 재평가를 기대하기 어려울 것으로 생각한다. Soitec, Tower, BESI는 기판·파운드리·본딩이라는 구조적 병목에 걸려 있다.

FormFactor와 Teradyne은 양산 테스트와 metrology 축을 담당한다. Semtech는 신호 무결성과 광학 아날로그 체인에서 강점이 있지만, CPO 양산 테스트와 재무 검증은 계속 확인해야 한다.

정리하면, CPO 수혜주를 고르는 기준은 단순하지 않다. 광원을 만들 수 있는가도 중요하지만, 그것만으로는 부족하다. 빛을 칩에 정확히 넣고 빼는가, 수십 개 광섬유를 정렬할 수 있는가, 열을 제어할 수 있는가, 양산 테스트를 자동화할 수 있는가, 그리고 그 모든 것이 매출과 마진으로 확인되는가를 봐야 한다.

결국에는 이 결론만 남는다. NPO와 CPO가 "좋은 기술"에서 "대량 생산되는 제품"으로 넘어가는 순간, 테스트는 비용 항목이 아니라 병목 그 자체가 된다는 것이다. CPO 대량 채택이 좀 늦어지더라도 NPO와 1.6T 광엔진의 검증 수요는 먼저 늘어난다. 따라서 이 병목을 통과시키는 회사가 FormFactor와 Teradyne이라는 생각은 여전히 강하다고 사료된다.


(9) 하이브리드 본딩·SiPho 파운드리·일본 패키징 4-Layer

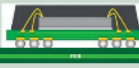
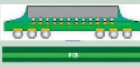
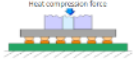
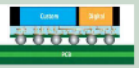

CPO가 실제 양산으로 가기 위해서는 몇 가지가 더 필요하다. 그 광학 엔진을 만들 수 있는 '실리콘 포토닉스 파운드리'가 필요하고, 빛을 마지막 몇 센티미터까지 정확하게 정렬하고 보호하는 '패키징' 생태계도 필요하다. 이 측면에서 중요한 회사들이 BESL, Tower Semiconductor, 그리고 일본의 정밀 패키징 공급망이다.

CPO에서는 광학 엔진을 기존 광모듈처럼 보드 바깥에 멀리 둘 수 없다. 스위치 칩이나 XPU 가까이 붙여야 한다. 그래야 전기 신호가 이동하는 거리를 줄이고, 전력과 지연 시간을 낮출 수 있다. 이때 필요한 핵심 공정이 하이브리드 본딩이다. 하이브리드 본딩은 칩과 칩, 또는 칩과 기판을 매우 정밀하게 붙이는 기술이다. 접착제로 붙이는 것이 아니라, 전기적 연결과 물리적 접합을 동시에 만들어야 한다. CPO에서는 광학 엔진을 고성능 패키지 위에 안정적으로 붙이는 데 이 공정이 중요해진다.

여기서 BESL의 위치가 부각된다. BESL은 하이브리드 본딩 장비에서 강한 회사다. CPO와 고급 패키징 수요가 늘어나면, 팹과 OSAT는 더 많은 하이브리드 본딩 장비를 필요로 한다. 실제로 BESL이 하이브리드 본딩 장비 주문 폭증으로 기록적 분기 수주를 달성한 것을 보면, 2026년 3분기 양산 스케줄을 맞추려는 팹들이 이 장비를 쓸어 담고 있는 듯 보인다.

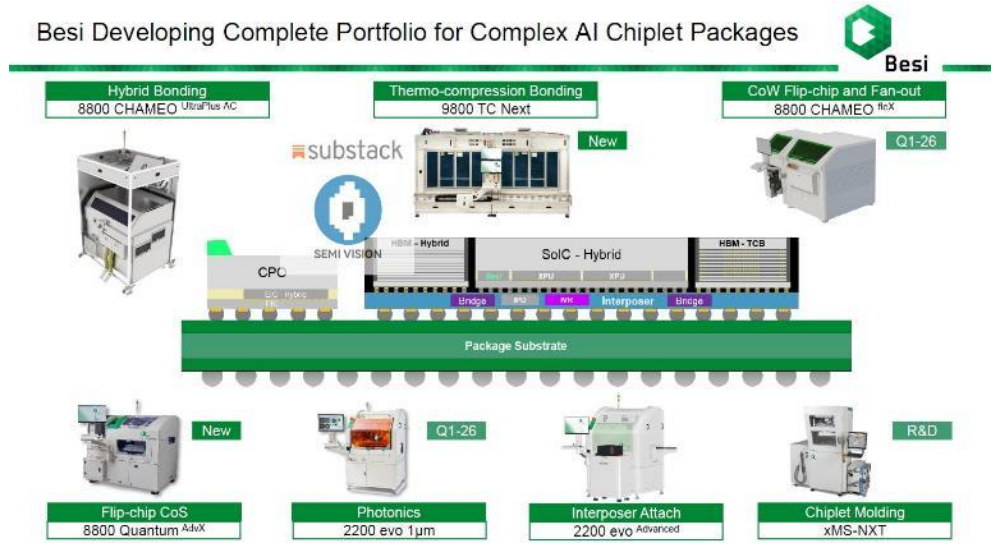
그림 47. Wire Bond에서 Hybrid Bonding으로 이동하는 패키징 진화
 Hybrid Bonding은 solder ball이 아니라 copper-to-copper 접합을 사용해 점점 밀도 높아질림. 정렬 정확도도 극도로 낮아져, CPO/AI chiplet처럼 칩 간 거리가 극도로 짧아지는 구조에 유리.

Moore's Law Helps Drive Growth of Wafer Level Assembly  Besl

	Wire Bond (1975)	Flip Chip (1995)	TCB Bonding (2012)	HD Fan Out (2015)	Hybrid Bonding (2018)
Architecture					
Contact Type	Wire	Solder ball or copper pillar	Copper pillar	RDL or copper pillar	Copper to copper
Contact Density	5-10/mm ²	25-400/mm ²	156-625/mm ²	500+/mm ²	10K-1MM/mm ²
Substrate	Organic/leadframe	Organic/leadframe	Organic/Silicon	None	None
Accuracy	20-10µm	10-5µm	5-1µm	5-1µm	0.5-0.1µm
Energy/Bit	10pJ/bit	0.5pJ/bit	0.1pJ/bit	0.5pJ/bit	<0.05pJ/bit

자료: BESL, SemiAnalysis, 미래에셋증권 리서치센터

그림 48. BESl의 AI chiplet 패키징 장비 포트폴리오
 중앙 구조에는 CPO, EIC/PIC, HBM, SolC, interposer, bridge, IVRI이 함께 배치.
 AI 패키지가 단순 로직 칩 조립을 넘어 광·메모리·전력 통합으로 가고 있음을 시사.
 특히 Photonics와 CPO 영역이 포함되어 있어, BESl가 CPO 양산의 길목에 걸려 있음을 보여줌.



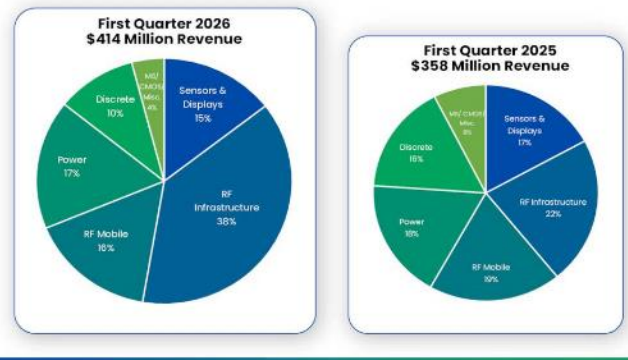
자료: BESl, Semi Vision, 미래에셋증권 리서치센터

그 다음 축은 실리콘 포토닉스 파운드리다. 광학 엔진이 아무리 좋아도, 이를 안정적으로 대량 생산할 파운드리가 없으면 시장은 열리지 않는다.

여기서 주목해야 할 회사가 Tower Semiconductor다. Tower는 단순한 파운드리가 아니다. CPO와 NPO에 필요한 실리콘 포토닉스 칩을 양산할 수 있는 몇 안 되는 '전문 파운드리' 중 하나다.

그림 49. Tower의 매출 믹스 변화: RF Infrastructure가 성장축으로 부상
 가장 중요한 변화는 RF Infrastructure 비중이 22%에서 38%로 급증했다는 점

Q1 Year-over-Year Revenue Breakdown by Technology



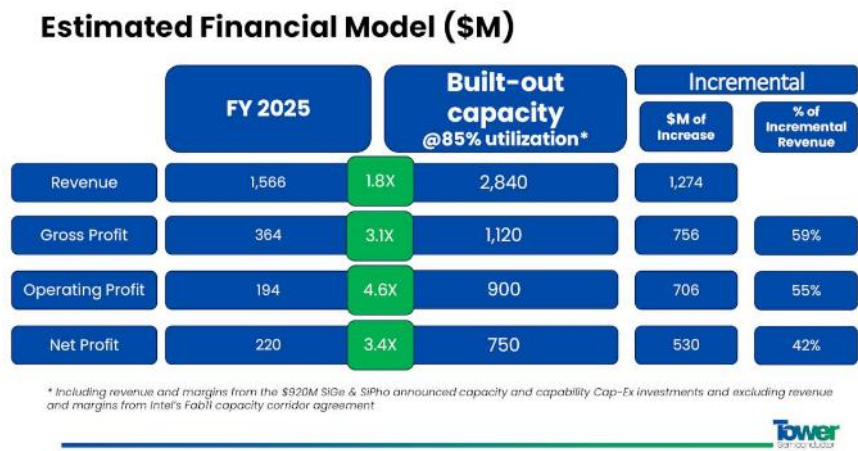
자료: Tower Semiconductor, 미래에셋증권 리서치센터

Tower의 1Q26 실적은 SiPho 파운드리 논지를 재무적으로 보강한다. Q1 매출은 \$414M으로 YoY 약 16% 증가했고, Q2 가이드는 \$455M으로 QoQ 10%, YoY 22% 성장을 제시했다.

특히 RF Infrastructure 매출 비중은 22%에서 38%로 확대되어, 성장의 무게중심이 모바일보다 인프라/RF· SiPho 축으로 이동하고 있음을 보여준다. 실제로 SiPho 매출은 전년 대비 3배 늘었고, 50개 이상의 활성 고객사를 확보한 것으로 제시된다. 2027년 실리콘 포토닉스 매출과 관련해 13억 달러 규모의 계약을 체결하고 이미 2.9억 달러의 선수금을 확보하기도 한 점 또한 눈여겨 볼 만하다.

증설 완료 후 85% 가동률을 기준으로, 2028년 매출 \$2.84B, 영업이익 \$900M, OPM 31.7%를 제시한 점은, Tower가 단순 레거시 파운드리가 아니라 CPO/NPO 시대의 고정비 레버리지형 SiPh 파운드리 옵션임을 뒷받침한다.

그림 50. Tower는 SiPho 파운드리 증설로 인해, 매출 1.8배 및 영업이익 4.6배 증가할 것이라 제시



자료: Tower Semiconductor, 미래에셋증권 리서치센터

기술적으로도 Tower의 위치는 의미가 있다. 실리콘 포토닉스에서는 전기 신호가 광학 칩 안에서 얼마나 넓은 주파수 대역까지 안정적으로 유지되는지가 중요하다. 이를 보는 지표 중 하나가 "3dB 대역폭"이다. 쉽게 말하면, 얼마나 빠른 속도의 주파수까지 신호가 깨끗하게 살아남는지를 보는 지표다.

* 3dB 대역폭은 "신호가 원래 세기의 절반 수준까지 약해지기 전"까지 버틸 수 있는 주파수 범위. 예를 들어 어떤 소자의 3dB 대역폭이 110GHz라는 말은, 이 소자는 약 110GHz 부근까지는 신호를 비교적 잘 전달하지만, 그 이후부터는 신호가 의미 있게 약해지기 시작한다는 뜻.

표 30. Tower와 TSMC의 하이브리드 본딩 방식이 2배 이상 높은 대역폭 + 훨씬 깨끗한 신호품질

항목	GlobalFoundries (GF)	TSMC	Tower Semiconductor
방식	모놀리식 (Monolithic)	하이브리드 본딩	하이브리드 본딩
3dB 대역폭	46.8 GHz	≈ 110 GHz	110 GHz 이상
그래프 특징	노이즈 심함. 상대적으로 불안정	매우 깨끗하고 부드러움	안정적·깨끗
투자적 의미	기존 방식의 한계 확인	CPO 패키징 주도	SiPho 파운드리 핵심 후보

자료: 미래에셋증권 리서치센터

경쟁사 중 한 곳인 GlobalFoundries의 모놀리식 방식은 약 46.8GHz 수준에 그치고 신호가 다소 불안정한 반면, TSMC와 Tower의 하이브리드 본딩 방식은 110GHz 이상에서 더 안정적인 성능을 보인다. 핵심은 세부 숫자보다 방향성이다.

고속 광 I/O로 갈수록 하이브리드 본딩 기반 구조가 더 유리해지고, 이 공정을 제공하는 Tower와 이를 가능하게 하는 BESI의 가치가 커진다는 말이다. 다만 이 기술적 우위가 곧 바로 CPO의 대량 매출화를 의미하는 것은 아니다. 하이브리드 본딩은 고속 광 I/O의 방향성을 보여주는 핵심 공정이지만, CPO는 여전히 광원, 광엔진 수율, ASIC 통합, 비용 감증을 통과해야 한다. 따라서 Tower와 BESI의 투자 포인트는 “당장 CPO가 전면 확산된다”가 아니라, CPO/NPO가 양산 단계로 갈수록 필요한 파운드리·본딩 병목을 선점하고 있다는 데 있다.

마지막으로 일본 패키징 생태계를 봐야 한다. CPO와 NPO의 진짜 병목은 빛을 칩에서 광섬유로, 광섬유에서 다시 시스템으로 정확하게 옮기는 마지막 몇 센티미터에 있다고 했다. 즉, CPO 양산을 위해서는 레이저를 보호해야 하고, 빛을 정확히 정렬해야 하며, 패키지를 식혀야 하고, 습기와 열 스트레스에도 오래 버티게 해야 한다.

이런 공정은 장비 한 대로 해결되지 않고, 사실 일본 공급망 생태계가 강한 분야라 할 수 있다. 수십 년 동안 축적된 정밀 광학, 세라믹 패키징, 기판, 검사·계측 노하우가 필요하기 때문이다. 미국이나 대만의 반도체 생태계가 강하더라도, 이 마지막 광학 패키징 공정은 단 기간에 복제하기 어렵다. 이를 네 개의 레이어로 나눠 볼 수 있고 CPO가 본격 양산으로 갈수록 이 레이어의 중요성은 커질 것으로 보인다.

표 31. 일본 공급망이 CPO/NPO의 마지막 몇 센티미터에서 강한 이유를 네 개 층으로 나눔

레이어	역할	핵심 기업
광학 엔진·CPO 조립	μm 단위 광 정렬, OSAT가 못 하는 정밀 조립	Shinko Electric, AIO Core
세라믹·열·밀폐 신뢰성	InP 레이저 보호, 방열·방습 세라믹 패키지	Kyocera, NTK, NGK
기판·인터포저	FC-BGA, 유리 코어, 유기 RDL 인터포저	Ibiden, TOPPAN, DNP, Resonac
시스템 수요 앵커	광학 SSD 프로토타입(PCIe 5.0), 광학 I/O 스토리지 확장	Kioxia

자료: 미래에셋증권 리서치센터

결국 이 장의 결론은 “광학 수혜주를 그냥 사라”가 아니다. “빛을 누가 만드는가 / 그 빛을 올릴 기판을 누가 공급하는가 / 광학 칩은 누가 만드는가 / 그 칩을 누가 붙이는가 / 그리고 양산 라인에서 누가 불량률 걸러내는가”에 대해 좀 더 세밀하게 바라봐야 한다는 뜻이다. 진짜 승자는 이 질문들의 아래쪽에 있다고 생각한다.

표 32. 현재 시점으로 CPO 밸류체인의 해자 강도를 정리해보았다

해자 순위	구간	이유
1	Switch ASIC / Platform Owner	CPO 사양과 채택 시점을 결정하는 존재
2	Foundry + Advanced Packaging	PIC, EIC, ASIC, OE를 하나의 제조 흐름으로 묶음
3	Testing / Metrology / Socket	양산 수율과 총소유비용을 결정
4	Light Source / ELS	신뢰성, 열, 유지보수성의 핵심
5	Connector / FAU / Coupling	마이크론 단위 정렬과 현장 교체의 병목
6	PIC Design	중요하지만 platform·foundry 의존도가 큼
7	EIC / DSP / SerDes	Broadcom·Marvell 중심으로 수직 통합될 가능성도 있음
8	Fiber / Cable	시장 규모는 크지만 commoditization 압력이 존재

자료: 미래에셋증권 리서치센터

IV. 제조 병목

1. 수율을 통제하는 서브시스템과 채찍 효과

지금까지 다룬 병목은 주로 AI 인프라 밸류체인 위쪽에 있었다. 엔비디아가 사고, TSMC가 만들며, ASML·Applied Materials·Lam Research 같은 장비사가 공정 장비를 공급하는 구조다. 하지만 이 밸류체인의 더 아래에는 시장이 상대적으로 덜 신경 쓰는 레이어가 있다. 바로 장비 안에 들어가는 서브시스템(Subsystem)이다.

반도체 장비는 하나의 큰 기계처럼 보이지만, 그 안에는 수많은 핵심 부품과 하위 장치가 들어간다. RF 전원, 플라즈마 제어, 진공·압력·유량 제어, 레이저 드릴링, 비아(via) 형성, 구리 도금, 공정 화학물질 등이 그것이다. 이 부품들이 없으면 AMAT의 식각 챔버도, LRCX의 증착 챔버도, ASML의 EUV 노광 장비도 작동하지 않는다. AI 반도체 병목에 있어서 가장 과소평가된 병목이 바로 이 장비 내부 서브시스템일 수 있다고 본다.

그림 51. 반도체 장비(AMAT의 식각 챔버, LRCX의 증착 장비, ASML의 EUV 등)는 하나의 큰 기계처럼 보이지만, 실제로는 아래와 같은 수많은 핵심 서브시스템으로 구성되어 있다.



자료: Amit Ashok Hattangadi, 미래에셋증권 리서치센터

이 가장 아래쪽 레이어의 논리를 한 줄로 압축하면, Dylan Patel이 말했던 'AI capex 채찍 효과(tail-whip)'다. 최종 AI 수요가 조금만 늘어도, 그 충격은 가치사슬 아래로 내려갈수록 더 크게 증폭된다는 뜻이다. 이에 대한 메커니즘은 꽤 단순하다. AI 수요가 늘면 하이퍼스케일러는 GPU 주문을 늘린다. GPU 주문이 늘면 엔비디아는 더 많은 칩을 확보해야 한다.

엔비디아 주문이 늘면 TSMC는 더 많은 웨이퍼 캐파와 장비를 준비해야 한다. TSMC와 메모리 업체의 capex가 늘면 장비사는 더 많은 장비를 만들어야 한다. 장비사가 장비를 더 만들려면, 그 안에 들어가는 핵심 부품을 미리 더 많이 확보해야 한다.

문제는 장비사가 부품 부족으로 장비를 못 만드는 리스크를 극도로 꺼린다는 점이다. 그래서 실제 수요보다 더 많은 안전 재고를 쌓는다. 이 때문에 최종 수요의 작은 변화가 장비 내부 부품 업체에는 훨씬 큰 주문 변화로 나타날 수 있다. 수요가 비선형적으로 증폭되는 것이다. 채찍의 손잡이를 조금만 흔들어도 끝은 크게 출렁이는 것과 같다.

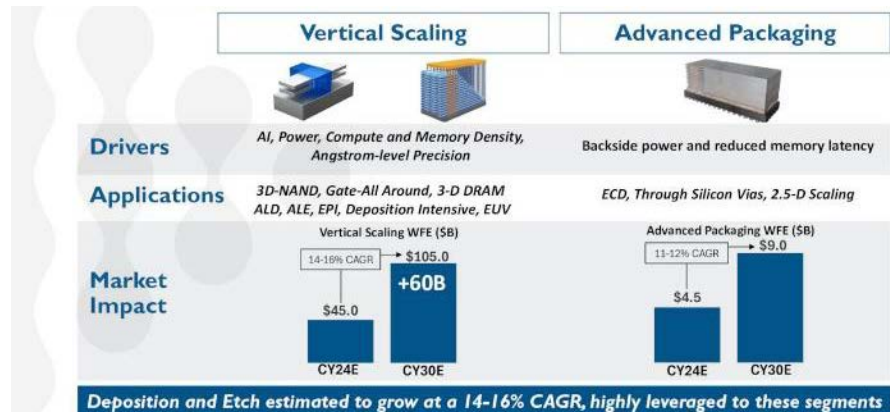
이 채찍 효과를 정량화하면 이렇다. 최종 AI 수요가 10% 증가할 때, 하이퍼스케일러의 GPU 주문은 약 15~20%, TSMC의 웨이퍼 캐파 예약은 약 25~30%, 장비사의 장비 주문은 약 35~40%, 그리고 서브시스템 수요는 약 50~60% 증가한다고 파텔은 주장했다. 그래서 AI capex의 진짜 레버리지는 항상 위쪽에서만 나오지는 않는다. 오히려 가장 아래쪽의 서브시스템 레이어에서 더 크게 나타날 수 있다.

표 33. 서브시스템 채찍 효과의 증거들: 주문·재고·가이던스가 장비/AI 수요보다 더 민감하게 움직인다

근거 기업 및 데이터	핵심 수치	해설
MKS 1분기 실적	- Q1'26 매출 \$1.078B (+15% YoY) - Semiconductor 매출 \$466M (+13% YoY) - Electronics & Packaging \$321M (+27% YoY)	RF 전력, 플라즈마, 진공, 레이저 드릴링, 화학 장비가 모두 있는 MKS에서 서브시스템 레이어의 성장성이 숫자로 확인.
MKS 2분기 가이던스	- Semiconductor Q2 매출 가이던스 \$550M (Q1 대비 약 +18%, YoY 25% 이상 성장 전망) - Electronics & Packaging Q2도 \$350M (YoY 30% 이상 성장 전망)	"장비 속 부품" 수요가 단기적으로도 가속된다는 직접적인 근거. MKS는 remote plasma, microwave, dissolved gas, laser drilling, chemistry 주문 강세를 언급.
VAT Group 1분기 실적	- order intake CHF 356M (+47% YoY) - book-to-bill 1.6x - backlog +42% vs 2025년 말	진공 밸브라는 극하부 서브시스템에서 주문이 매출보다 먼저 증가. 채찍 효과를 보여주는 좋은 사례.
VAT Group 반도체 부문	- Valves 부문 내 반도체 주문 intake CHF 271.5M (+64.5% YoY)	반도체 장비 안의 진공 제어 부품 수요가 완성 장비보다 더 민감하게 움직일 수 있음을 보여줌.
Ichor 1분기 실적	- 매출 \$256.1M (QoQ +15%) - Q2 가이던스 midpoint \$300M (Q1 대비 +17%)	가스·화학물질 delivery subsystem 업체. 고객 납기 가속과 inventory pre-positioning을 명시. 즉, "장비사가 부품을 미리 확보한다"는 것.
Ichor 재고 데이터	- Q1 중 inventory +\$20.5M, accounts receivable +\$22.6M, accounts payable +\$27.4M	수요 회복기에 매출 인식 전부터 재고·운전자본이 먼저 움직이는 전형적인 서브시스템 채찍 효과.

자료: 각 회사, 미래에셋증권 리서치센터

그림 52. AI 수요가 GPU 주문에 그치지 않고, 식각·증착·첨단 패키징 장비 수요로 내려감. Vertical Scaling WFE는 2024년 450억 달러에서 2030년 1,050억 달러로 확대될 전망 HBF, HBM, GAA, EUV처럼 공정 난이도가 높아질수록 식각·증착 장비 의존도가 커진다는 뜻. Advanced Packaging WFE도 2024년 45억 달러에서 2030년 90억 달러로 2배 성장할 것. 이는 TSV, 2.5D scaling은 AI 패키징 고도화와 직접 연결되는 영역. AI capex의 채찍 효과는 장비 안의 서브시스템으로 더 내려간다는 것을 암시.



자료: Ichor, TechInsights, 미래에셋증권 리서치센터

2. 서브시스템 및 기타 병목들

(1) MKS: 장비 속 장비를 쥔 기업

서브시스템 레이어에서 매우 중요한 회사 중 하나가 MKS Instruments(MKS)다. MKS는 장비 속 장비를 쥔 회사다. GPU를 만들려면 TSMC가 필요하고, TSMC에는 각종 첨단 장비가 필요하다. 그 장비 안에는 다시 핵심 서브시스템이 필요하다. 그 보이지 않는 하부 병목에 MKS가 있다.

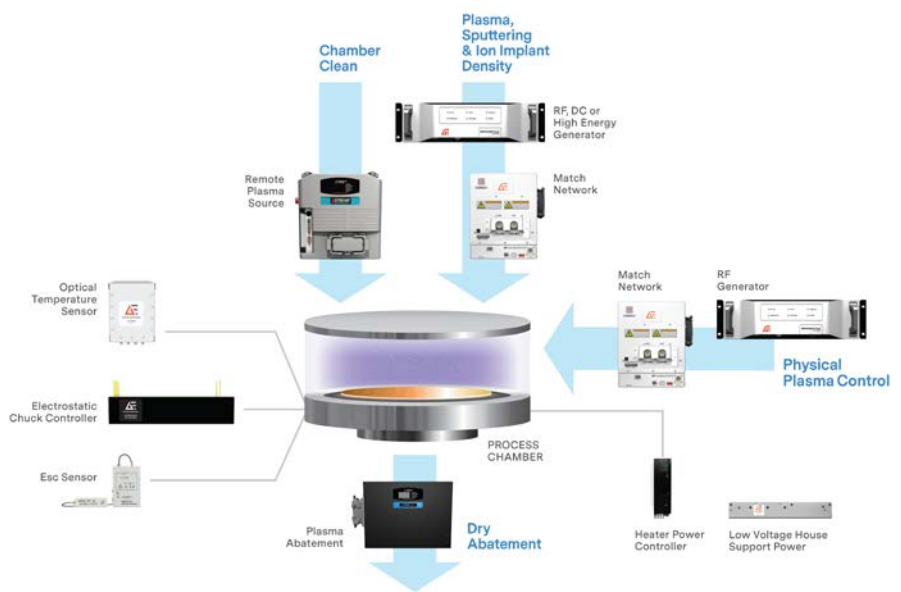
위에서 말했듯이 MKS의 본질은 AI 반도체 capex가 장비 내부까지 내려갈 때 가장 직접적으로 노출되는 서브시스템 병목이다. MKS의 사업은 크게 세 영역으로 볼 수 있다.

첫째, 반도체 장비용 RF 전원과 플라즈마 제어다. 식각, 증착, PE-CVD, ALD 같은 공정에서는 가스를 플라즈마 상태로 안정적으로 만들어야 한다. 플라즈마가 균일하지 않으면 웨이퍼 위의 공정 품질이 흔들리기 때문이다. MKS는 이 플라즈마를 제어하는 핵심 부품을 공급한다.

둘째, 첨단 패키징과 PCB 공정에 필요한 레이저 드릴링, 비아 형성, 구리 도금 솔루션이다. HBM과 CoWoS, 고밀도 패키징에서는 미세 구멍을 뚫고, 금속을 채우고, 여러 층을 안정적으로 연결하는 기술이 중요하다.

셋째, 포토닉스와 진공 시스템이다. 반도체 공정은 압력, 진공, 가스 흐름의 정밀 제어가 핵심이다. 공정이 미세해질수록 이 제어의 중요도는 더 커진다.

그림 53. MKS가 장악한 반도체 공정 제어 병목이 실제 챔버 주변에서 작동하는 방식에 대한 구조
 Process Chamber에서는 식각, 증착, TSV 공정이 진행, 이때 웨이퍼 위 가스를 플라즈마로 변환. RF Generator와 Match Network는 MKS의 RF Power Generator / plasma control에 해당. Remote Plasma Source와 Chamber Clean은 챔버 오염을 제거하고 공정 반복성 유지 장치. AI 가속기·HBM·TSV처럼 공정 step 수가 늘어날수록 가동률과 수율을 지키는 핵심 하부 인프라.



자료: Advanced Energy, 미래에셋증권 리서치센터

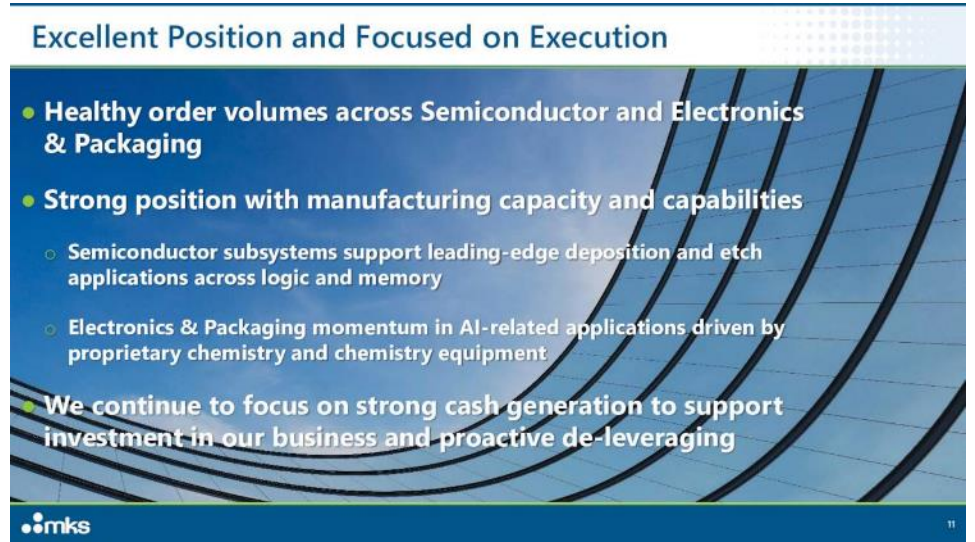
표 34. 반도체·첨단 패키징 공정에서 사용되는 서브시스템 항목들

항목	설명	중요한 이유
RF 전원	플라즈마 만들기 위해 장비에 넣는 고주파 전기 에너지	식각·증착 장비가 안정적으로 작동하려면 전기가 아주 정밀하게 들어가야 함
플라즈마 제어	기체를 번개처럼 이온화해서 웨이퍼 표면을 깎거나 물질을 입히는 기술	너무 세면 칩이 망가지고, 너무 약하면 공정이 안 됨
진공·압력·유량 제어	공정 챔버 안의 공기, 압력, 가스 흐름을 아주 정확히 조절하는 것	반도체 공정은 먼지·공기·가스 흐름이 조금만 흔들려도 불량률 생김
레이저 드릴링	레이저로 기판에 아주 작은 구멍을 뚫는 기술	칩과 기판 사이에 전기 길을 만들기 위한 구멍을 정밀하게 뚫어야 함
비아 형성	위아래 층을 전기적으로 연결하는 작은 구멍, 즉 via를 만드는 공정	여러 층으로 쌓인 칩·기판에서 전기가 위아래로 지나가는 통로가 됨
구리 도금	작은 구멍이나 배선 위에 구리를 입히는 공정	전기가 잘 흐르도록 via와 배선을 금속으로 채움
공정 화학물질	웨이퍼를 씻고, 깎고, 표면을 처리하는 특수 약품	표면이 깨끗해야 하고, 원하는 부분만 정확히 제거하거나 보호해야 함

자료: 미래에셋증권 리서치센터

특히 HBM과 첨단 패키징에서 MKS의 중요도는 더 높아진다. HBM에는 TSV, 즉 실리콘 다이를 수직으로 관통하는 미세 구멍이 필요하다. 이 구멍을 만들고, 정밀하게 채우고, 여러 다이를 쌓는 과정에서 플라즈마 제어, 레이저, 도금, 진공 제어가 모두 중요해진다. HBM 적층 단수가 12단에서 16단, 20단 이상으로 올라가고, TSMC의 CoWoS 캐파가 확대될수록 MKS가 공급하는 하부 서브시스템 수요는 비선형적으로 늘 수 있다.

그림 54. MKS 실적에서 강조한 반도체와 Electronics & Packaging 전반에서 견조한 주문 흐름 AI 관련 패키징 수요가 MKS 독자 화학물질과 chemistry equipment 모멘텀으로 연결된다고 강조

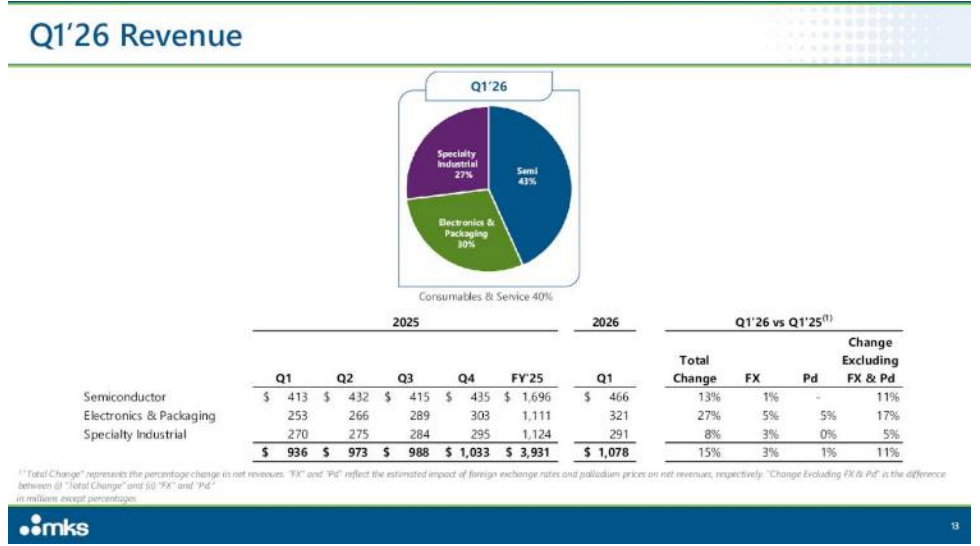


자료: MKS, 미래에셋증권 리서치센터

MKS의 또 다른 강점은 공급자 락인이다. 반도체 장비 안에 들어가는 핵심 부품은 일반 표준 부품이 아니다. 각 장비사와 수십 년에 걸친 공동 개발과 인증 과정을 거쳐야 하고, 한 번 인증되면 다음 세대 장비로의 design win은 거의 확정된다. 즉, 한 번 들어가면 쉽게 바뀌지 않는다는 말이다. 이러한 공급자 락인은 MKS의 공시에서도 확인된다. MKS는 자사 성공이 차세대 반도체 장비와 제조 공정에 제품이 “designed into” 되는 데 달려 있으며, 반도체 장비 신제품의 수명은 역사적으로 5~15년에 이른다고 설명한다. 즉 한 번 특정 장비 플랫폼에 채택되면, 해당 장비 세대가 지속되는 동안 쉽게 대체되기 어렵다는 말이다.

실제로 MKS는 advanced DRAM용 remote plasma·microwave, 그리고 logic용 dissolved gas와 back-end용 laser 주문 강세를 언급했고, Q1'26 매출의 40%가 consumables & service에서 발생했다. 이는 MKS가 단순 부품사가 아니라, 장비 생태계 안에 장기간 박히는 서브시스템 파트너라는 점을 뒷받침한다.

그림 55. MKS의 지난 1분기 매출 구성에서 Consumables & Service가 40% 비중으로 제시
이는 설치 이후에도 유지보수·서비스·소모품 기반의 반복 매출 구조를 의미.



자료: MKS, 미래에셋증권 리서치센터

이 구조 때문에 MKS는 장비 생태계 안의 장기 파트너에 가깝다. EUV에서 High-NA EUV로, HBM4에서 HBM5로, CoWoS에서 더 고도화된 패키징으로 넘어갈수록, 장비 안의 제어 난도는 더 높아진다. 그럴수록 MKS 같은 서브시스템 업체의 가치는 커진다. 채찍 효과의 메커니즘을 고려해볼 때 수혜 가능성이 엿보인다.

(2) Rigaku: 반도체 검사가 겉에서 속으로 이동한다

제조 병목에서 MKS 못지않게 주목해야 할 회사가 Rigaku다. 그 이유를 이해하려면 '검사 (inspection)'라는 공정이 왜 AI 시대에 질적으로 달라지는지 알아야 한다. 지금까지 반도체 검사의 주력은 빛(광학)을 이용한 표면 검사였다. 칩의 '겉면'을 들여다보며 결함을 찾는 방식이다. 그런데 AI 칩이 점점 더 '겉으로는 보이지 않는 구조'를 갖게 된다.

차세대 트랜지스터 구조인 GAA(Gate-All-Around)는 게이트가 채널을 사방으로 감싸 핵심 결함이 내부에 숨고, 백사이드 전력 공급은 검사할 구조를 칩 뒷면으로 이동시킨다. 게다가 첨단 패키징은 다이와 다이 사이, 범프 안쪽의 결함을 빛으로 볼 수 없게 만든다. 이 모든 구조의 공통점은 '결함이 내부에 숨는다'는 것이다.

겉을 보는 광학으로는 부족하다. 이제는 속까지 봐야 한다. 그래서 X선 검사가 필요하다. 과거 X선 검사는 주로 R&D나 실패 분석 단계에서 쓰이는 경우가 많았다. 하지만 GAA, 백사이드 전력, 첨단 패키징처럼 내부 구조의 '공차'가 빡빡해질수록, X선 검사는 R&D에서 양산 단계로 들어올 수밖에 없다.

* 공차: 쉽게 말하면 "부품이나 구조물이 설계값에서 벗어나도 허용되는 오차 범위". 예를 들어 10μm짜리 bump가 0.5μm만 어긋나도 불량인 구조라면, 그 공정은 공차가 매우 빡빡하다고 말하는 것.

이 전환의 통행료를 줬 회사가 Rigaku다. Rigaku는 X선 분석과 검사 장비에서 강한 위치를 가진 회사다. 반도체가 더 복잡해질수록, 그리고 결함이 표면에서 내부로 이동할수록 Rigaku의 장비는 더 중요해질 수 있다. 실제로 Rigaku의 ONYX 3200은 10µm 미만 bump와 복잡한 금속층을 ‘비파괴로 측정’하는 advanced packaging용 계측 플랫폼으로 제시되며, 이미 주요 글로벌 파운더리의 advanced packaging 라인에 초기 출하됐다.

* 비파괴로 측정한다: 칩을 자르거나 뜯어보지 않고, X선으로 안쪽 구조를 들여다본다는 뜻. 과거에는 bump, micro-bump, via, RDL 배선, 구리 금속층 같은 것들을 확인하려면 샘플을 잘라야 했음.

그림 56. Rigaku ONYX 3000: Advanced Packaging 전용 X-ray metrology 플랫폼.
복잡한 금속층 내부 구조 비파괴 검사를 통한 10µm 미만 미세 범프 측정
XRR (X-ray Reflectometry) + Optical을 결합한 하이브리드 계측



자료: Rigaku, 미래에셋증권 리서치센터

여기서 중요한 정황적 증거가 있다. 광학 검사 강자인 Onto Innovation이 Rigaku 지분 27%를 약 7.1억 달러에 확보했다는 점이다. 이를 광학 계측과 X-ray 계측을 결합한 하이브리드 metrology 전략의 Onto의 확장 선택으로 볼 수 있다.

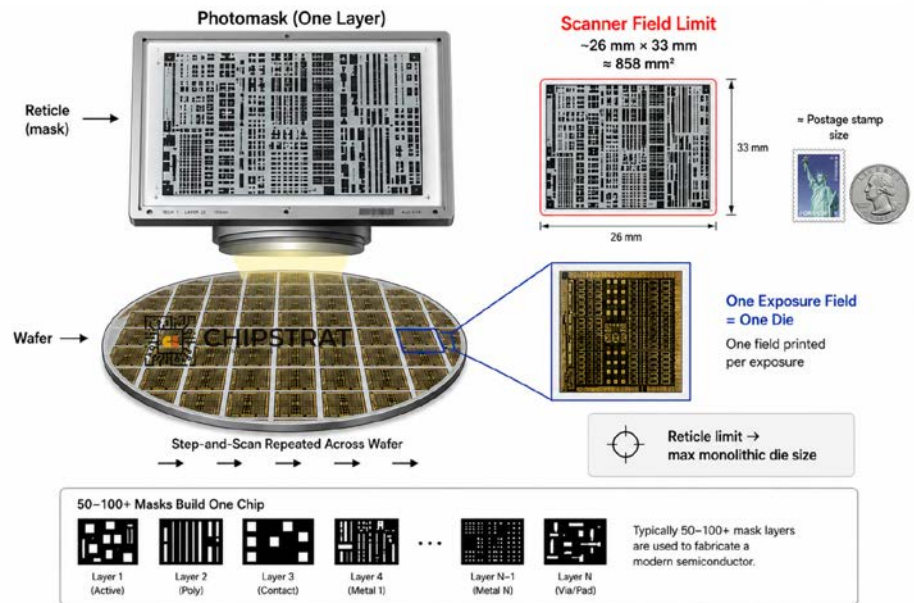
그러나 반대로 보면 광학 검사 강자조차 X선 역량을 직접 확보해야 한다고 판단했다는 신호도 읽을 수 있다. 또한 X선 장비를 자체적으로 만들기 어렵다는 방증으로 읽히기도 한다. 물론 광학 검사가 사라지는 것은 아닐 것이다. 표면은 광학으로 보고, 내부는 X선으로 보며, 소프트웨어가 두 데이터를 합쳐 공정 상태를 판단하는 하이브리드 계측이 될 것으로 보인다.

따라서 Rigaku의 투자 논리는 단순하다. HBM, 2.5D/3D 패키징, 하이브리드 본딩으로 갈수록 이러한 미세 접점의 수가 늘어나고 ‘공차’는 더 좁아진다. 그래서 반도체 결함이 바깥에서 안쪽으로 이동하면, 검사 장비도 겉을 보는 장비에서 속을 보는 장비로 확장돼야 한다. Rigaku는 이 변화의 수혜 후보로 꼽힐 수 있다고 사료된다.

(3) 인텔의 EMIB: TSMC 병목을 완화하는 옵션

AI 시대의 또 다른 중요한 변화는 패키징이 “새로운 무어의 법칙”이 되고 있다는 점이다. 무어의 법칙은 트랜지스터를 점점 더 작게 만든다는 반세기의 법칙이었으나, 트랜지스터 미세화는 거의 물리적 한계에 다다랐다. 그렇다면 연산 성능을 어떻게 더 늘릴 것인가? 답은 여러 개의 다이를 더 잘 붙이고, 더 넓은 실리콘 면적을 효율적으로 쓰는 것이다. 즉, 경쟁의 중심이 칩 하나를 더 작게 만드는 데서 여러 칩을 더 정교하게 연결하는 쪽으로 이동하고 있다.

그림 57. 왜 단일 실리콘 다이를 계속 키우기 어려운지, 왜 패키징이 중요해졌는지를 설명 노광 장비는 한 번에 찍을 수 있는 면적, 즉 레티클(포토마스크) 한계가 존재한다. 일반적으로 한 번에 노광할 수 있는 최대 칩 면적은 약 26mm × 33mm, 약 858mm² 수준이다. 이보다 더 큰 사이즈의 AI 가속기를 만들려면 하나의 monolithic die로 만들기 어렵다. 결국, 여러 개의 die를 만든 뒤 CoWoS와 같은 첨단 패키징으로 이어 붙여야 한다.



자료: CHIPSTRAT, 미래에셋증권 리서치센터

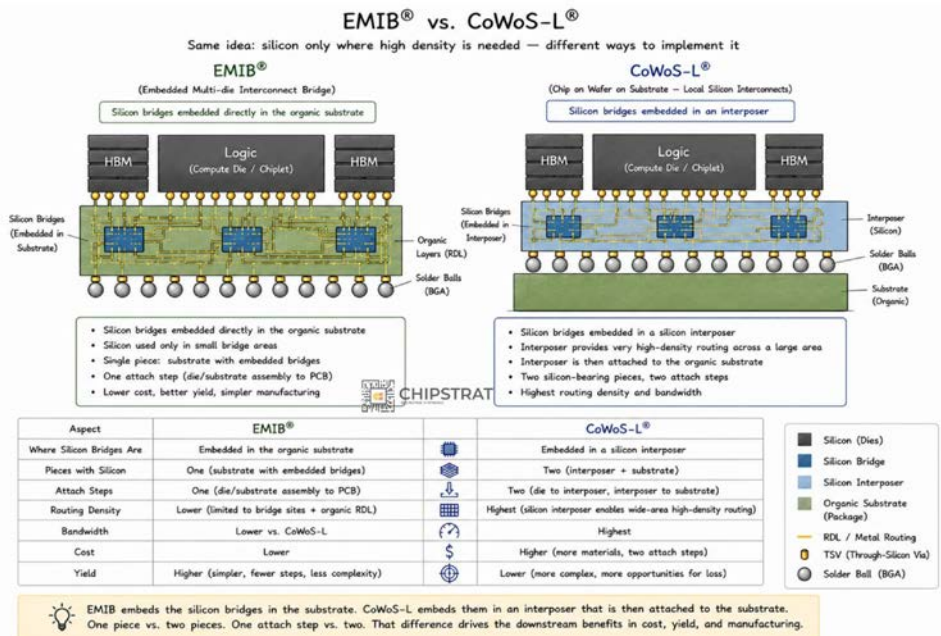
바로 이 지점에서 인텔의 EMIB(Embedded Multi-die Interconnect Bridge)가 전략적 가치를 갖는다. EMIB는 작은 실리콘 '다리(bridge)'를 기판 안에 묻어서, 여러 다이를 고밀도로 연결하는 첨단 패키징 기술이다. 거대한 실리콘 인터포저 전체를 쓰는 방식보다 특정 연결 지점에만 실리콘 브리지를 넣는 방식에 가깝다.

이것이 중요한 이유는, 결국 TSMC의 CoWoS 캐파가 부족하기 때문이다. AI 가속기, HBM, 고성능 패키징 수요가 폭증하면서 CoWoS는 몇 년 전부터 공공연한 병목이 됐다. 고객사 입장에서는 TSMC 패키징 캐파만 바라보는 것이 리스크다.

이때 인텔의 EMIB와 패키징 캐파는 TSMC 병목을 완화하는 second-source 옵션이 될 수 있다. 물론, 인텔이 TSMC를 모든 면에서 이길 필요는 없다. 고객이 TSMC 병목을 피하고 싶을 때, 믿을 수 있는 2등 공급원이 되는 것만으로도 전략적 가치는 생긴다. 물론 과정은 경계해야 한다. 인텔이 TSMC를 압도한다는 식의 주장은 위험하다. 고객 양산, 수출, 설계 생태계, PDK 성숙도, 실제 패키징 채택 등 넘어야 할 산이 많기 때문이다.

그리고 한 단계 더 봐야 할 기술이 인텔의 EMIB-T다. 기존 EMIB의 핵심은 고밀도 연결이 필요한 지점에만 작은 실리콘 브리지를 기판 안에 묻는 구조다. TSMC의 CoWoS-L도 “필요한 곳에만 실리콘 브리지를 쓴다”는 점에서는 방향이 비슷하다. 차이는 구현 방식이다. CoWoS-L은 RDL 기반 인터포저 안에 로컬 실리콘 브리지를 넣고, 그 인터포저를 다시 유기 기판에 붙인다. 반면 EMIB는 실리콘 브리지를 유기 기판 안에 직접 묻는다. 즉 CoWoS-L은 “인터포저 위의 브리지”이고, EMIB는 “기판 속의 브리지”다.

그림 58. 인텔의 EMIB와 TSMC의 CoWoS-L의 핵심 구조 차이
 EMIB와 CoWoS-L은 모두 필요한 곳에만 실리콘 브리지를 써서 다이 간 고밀도 연결을 만든다. 차이는 브리지가 놓이는 위치. CoWoS-L은 인터포저 안, EMIB는 유기 기판 안에 브리지를 놓는다. CoWoS-L은 더 넓은 실리콘 인터포저를 쓰기 때문에 ‘배선 밀도와 대역폭’ 측면에서 강점. EMIB는 구조가 단순하고 실리콘 사용 면적이 작아 ‘비용·수율·제조 복잡도’ 측면에서 장점.



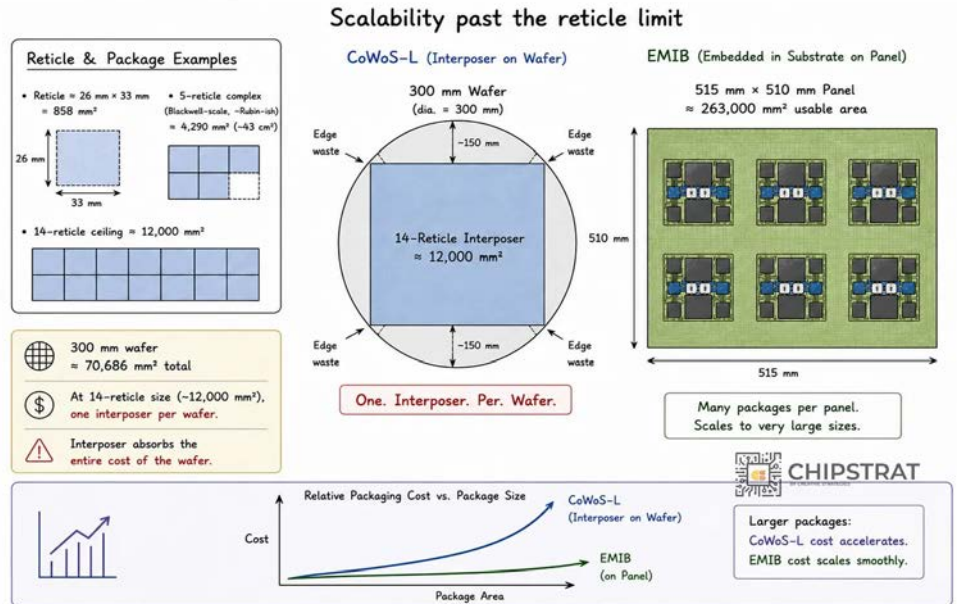
자료: CHIPSTRAT, 미래에셋증권 리서치센터

이 차이는 초대형 AI 패키지로 갈수록 중요해진다. 패키지 면적이 커질수록 둥근 300mm 웨이퍼 위에서 대형 인터포저를 만드는 방식은, ‘가장자리 손실, warpage(대형 반도체 패키지가 소재 차이 때문에 평평하지 않고 휘어지는 현상), 중간 부품을 한 번 더 붙여야 하는 조립 문제(붙이는 횟수가 늘수록 불량 날 기회가 늘어난다)’에 부딪힌다.

인텔이 강조하는 EMIB의 장점은 이 지점에 있다. 즉, EMIB의 핵심은 거대한 실리콘 인터포저 전체를 쓰지 않고, 고밀도 연결이 필요한 지점에만 작은 실리콘 브리지를 배치한다는 데 있다. 이 작은 브리지는 웨이퍼에서 따로 만든 다음에, 직사각형 유기 기판 안에 반복적으로 삽입할 수 있다.

덕분에 필요한 부분에는 실리콘 수준의 고밀도 배선을 쓰면서도, 전체 패키지는 패널 기반으로 더 크게 확장할 수 있다. 결국 대형 AI 패키지로 갈수록 경쟁의 초점은 “누가 더 미세한 공정을 쓰느냐”에서 “누가 더 넓은 면적을 더 낮은 비용과 높은 수율로 조립하느냐”로 이동한다.

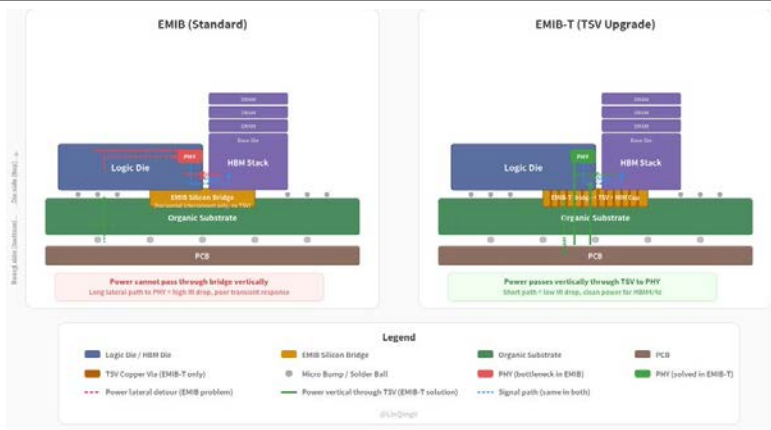
그림 59. 초대형 AI 칩 패키지에서는 패널 기반 확장성이 중요해진다는 것을 시각화
CoWoS-L은 대형 인터포저를 만들기 때문에 패키지가 커질수록 웨이퍼 가장자리 손실이 커진다.
 초대형 인터포저는 사실상 웨이퍼 한 장에서 하나만 만들 수 있는 수준이라 비용 부담이 매우 높다.
 반면 **EMIB**는 작은 실리콘 브리지만 만들고 이를 직사각형 기판/패널에 반복적 삽입하는 방식.
 초대형 AI 패키지로 갈수록 **EMIB**의 장점은 성능 자체보다 면적 확장성, 비용 안정성, 수율 관리.



자료: CHIPSTRAT, 미래에셋증권 리서치센터

다만 기존 EMIB에는 구조적 약점도 있었다. 실리콘 브리지 안에 '수직 전력' 경로가 없다는 점이다. 따라서 브리지 위쪽에 위치한 PHY나 HBM 인터페이스 주변으로 전력을 직접 공급하기 어렵다는 점이다. PHY에 빨리 줘야 할 전력이 옆으로 돌아 들어가면 전력 공급 경로가 길어지고, 그만큼 IR drop과 순간적인 전압 변동이 커진다. HBM3e 세대까지는 이 문제를 어느 정도 감당할 수 있었지만, HBM4·HBM4e처럼 인터페이스 폭이 넓어지고 전력 요구가 커지는 세대에서는 병목이 더 분명해질 수 있다.

그림 60. EMIB-T가 기존 EMIB 대비 무엇을 해결하는지 설명
 기존 EMIB는 좌우 다이 간 신호 연결에는 강하지만, 전력을 브리지 위쪽으로 직접 올리는 데 한계. 그래서 전력이 옆으로 돌아 들어가면 경로가 길어지고, IR drop과 순간 전압 변동이 커질 수 있다. EMIB-T는 실리콘 브리지 안에 TSV까지 넣어 전력을 아래에서 위로 짧게 전달하는 구조다. HBM4·HBM4e처럼 전력 요구가 커지는 세대에서는 이 수직 전력 경로가 차별점이 된다.



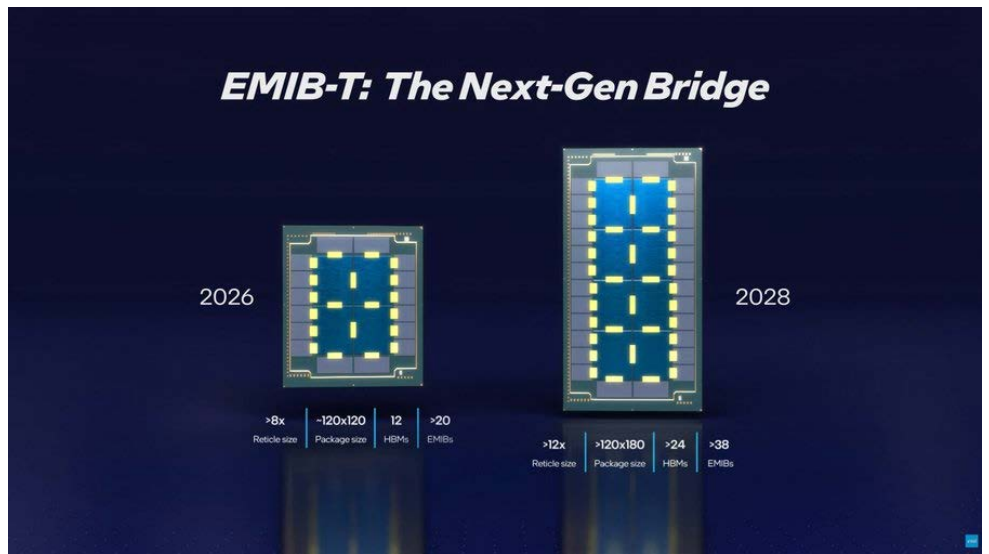
자료: X(@LinQingV), 미래에셋증권 리서치센터

* PHY: GPU/ASIC과 HBM 사이에서 초고속 데이터를 실제 전기 신호로 보내고 받는 회로. GPU와 HBM 사이 데이터를 주고받기 위해서, PHY 회로가 빠르게 스위칭하려면 전압이 흔들리면 안 됨. 전압이 흔들리면 초고속 신호 품질이 나빠짐. HBM과 GPU 사이의 신호선은 짧을수록 좋기 때문에 PHY는 브리지 바로 위쪽에 위치하게 됨.

EMIB-T의 의미는 바로 이 지점에 있다. 여기서 T는 TSV, 즉 실리콘을 수직으로 관통하는 전도 통로를 뜻한다. EMIB-T는 실리콘 브리지 안에 수직 구리 통로를 넣어, 전력을 기판 아래쪽에서 브리지 위쪽으로 직접 끌어올리는 구조다. 결과적으로 더 짧고 안정적인 경로로 전력을 공급할 수 있어서 전압 강하와 노이즈를 줄이고, 고대역폭 메모리 인터페이스의 전력 안정성을 높일 수 있다.

인텔은 EMIB-T가 현재 6배 이상의 레티클 면적을 지원하며, 올해까지 8배 이상, 2028년에는 12배 이상의 레티클 면적 패키지로 확장될 수 있다고 제시한다. 실제로 인텔은 Data Center GPU Max라는 제품에서 EMIB 3.5D 기술을 활용해 수십 개의 칩 조각을 하나의 거대한 GPU 패키지로 묶어본 경험이 있다. 이는 EMIB가 단순 개념 검증 단계의 기술이 아니라, 어느 정도 복잡한 제품에 구현한 경험이 있는 패키징 플랫폼이라는 점을 보여준다.

그림 61. EMIB-T: 2026년과 2028년 확장 로드맵
 인텔은 EMIB-T가 올해 8배 이상, 2028년에는 12배 이상의 레티클 면적으로 확장될 수 있다 제시. 2028년형 구조는 더 큰 패키지 면적, 더 많은 HBM, 더 많은 EMIB 연결을 전제로 한다. 관련 포인트는 인텔이 이 확장성을 실제 고객양산에서 비용·수율·전력 안정성으로 증명할 수 있느냐.



자료: 인텔, 미래에셋증권 리서치센터

투자 관점에서 중요한 질문은 인텔이 TSMC를 정면으로 대체할 수 있느냐가 아니다. 엔비디아와 TSMC가 구축한 CoWoS 생태계는 여전히 강력하다. 설계 인프라, 양산 수율, 고객 인증, 공급망, PDK 성숙도, HBM 통합 경험까지 이미 오랜 시간 축적된 기반이 있기 때문이다. 특히 Blackwell급 AI 가속기는 CoWoS-L 중심으로 이동하고 있으며, TSMC는 CoWoS-S, CoWoS-R, CoWoS-L을 모두 포함하는 3D Fabric 생태계를 운영하고 있다.

따라서 EMIB-T를 “TSMC 킬러”로 보는 것은 과하다. 인텔이 TSMC를 모든 면에서 이길 필요는 없다. AI 가속기와 HBM 수요가 폭증하면서 CoWoS 캐파가 계속 부족해진다면, 고객 입장에서 검증 가능한 second-source 옵션 자체가 전략적 가치를 갖는다.

이러한 옵션성은 이미 시장에서 조금씩 확인되고 있다. 팹리스인 MediaTek은 본인들의 고객이 TSMC CoWoS와 인텔 EMIB 중 선택할 수 있도록 두 기술을 모두 지원한다고 밝혔다. 또한 최근 보도에 따르면, SK하이닉스도 HBM과 로직 반도체를 연결하는 2.5D 패키징 영역에서 인텔 EMIB 기반 협력을 검토 중인 것으로 전해진다. 이는 HBM 공급사와 custom AI ASIC 설계사 모두가 TSMC CoWoS 캐파 하나에만 의존하는 리스크를 낮추려는 움직임으로 해석할 수 있다.

단기적으로 CoWoS-L은 엔비디아 중심의 주류 패키징 아키텍처로 남을 가능성이 높다. 그러나 Google, Meta, MediaTek, Apple과 같은 custom silicon 고객군은 공급망 다변화와 비용 절감을 위해 EMIB-T 같은 대안을 검토할 유인이 충분하다고 사료된다. 인텔의 현실적인 투자 포인트는 공정 미세화에서 TSMC를 이기는 것이 아니라, AI 패키징 병목이 커질수록 고객에게 “믿을 수 있는 두 번째 길”을 제공할 수 있느냐가 핵심이 될 것으로 본다.

EMIB-T가 실제 외부 고객 양산에서 비용, 수율, 전력 안정성을 입증한다면, 인텔은 TSMC의 대체자가 아니라 CoWoS 병목 시대의 전략적 보완재로 재평가될 수 있다.

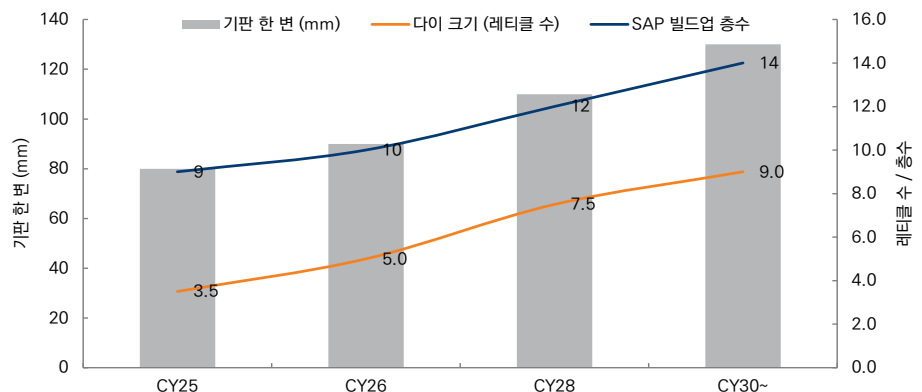
(4) Ibiden: 고속 PCB와 특수 기판

AI 인프라 병목의 2막에서 의외로 조용히 타이트한 영역이 있다. 바로 고속 PCB와 패키지 기판이다. 시장의 관심은 GPU, HBM 등에 집중되어 있지만, 그 아래에서는 Ibiden, Unimicron 같은 기판 업체들이 구조적 수혜를 받을 수 있는 자리가 만들어지고 있다.

논리는 첨단 패키징의 만성적 부족에서 출발한다. 이상적으로는 GPU, HBM, I/O 다이 사이의 연결을 TSMC CoWoS 같은 고급 패키징 안에서 모두 처리하는 것이 가장 좋다. 하지만 현실의 패키징 캐파는 수요를 따라가기 어렵다. CoWoS-L 같은 차세대 패키징 라인도 수율 안정화와 캐파 확장에 시간이 필요하고, AI 패키지가 점점 커질수록 이 제약은 더 커질 수밖에 없다.

그러면 일부 연결은 패키지 바깥으로 밀려난다. 모든 다이를 하나의 패키지 안에 넣지 못하거나, 비용과 수율 문제 때문에 일부 다이 그룹을 보드 위에서 연결해야 하는 상황이 생길 수 있다. 이때부터는 단순히 칩 성능만 중요한 것이 아니라, 그 칩들을 연결하는 고속 PCB와 패키지 기판의 품질이 시스템 성능의 천장이 된다.

그림 62. AI 서버용 패키지 기판은 단순히 출하량만 늘어나는 것이 아니라, 기판 면적과 다이 크기, SAP 빌드업 층수가 동시에 증가하고 있다. (=AI 서버용 기판은 고속·고층·대면적 특수 기판 병목)

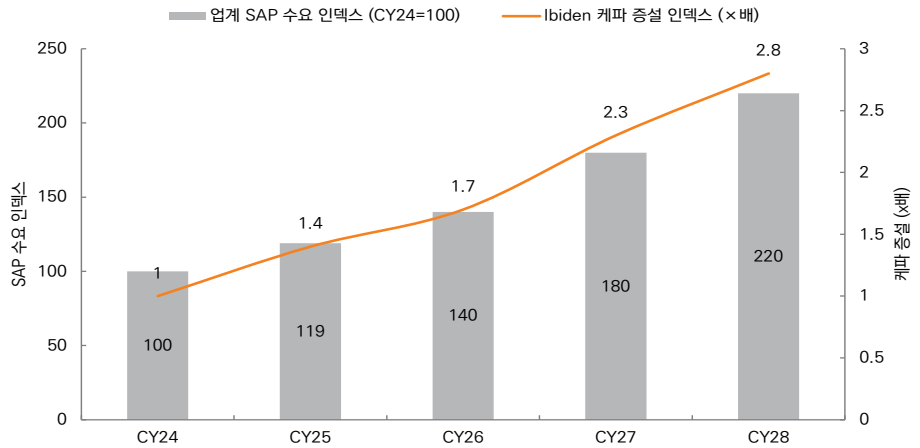


자료: Ibiden, 미래에셋증권 리서치센터

* SAP: Semi Additive Process. 쉽게 말하면 고성능 패키지 기판 위에 아주 미세한 구리 배선을 만드는 공정. 일반 PCB는 구리판을 깎아내며 회로를 만드는 방식. 반면 SAP는 필요한 위치에 구리를 “더해가며” 미세 배선을 만들. 그래서 더 가늘고 촘촘한 회로를 만들 수 있고, AI GPU·ASIC용 ABF 패키지 기판처럼 배선 밀도와 신호 품질이 중요한 제품에 필요. AI 서버용 고성능 패키지 기판을 만들기 위해 필요한 미세 배선 공정량을 의미.

여기에 전송 속도 상승까지 겹친다. 레인당 신호 속도가 200G SerDes를 넘어 더 높아지면, 구리 배선에서는 신호 감쇠와 노이즈 문제가 훨씬 심해진다. 결국 아무 PCB나 쓸 수 있는 것이 아니라, 초고속 신호를 안정적으로 전달할 수 있는 ‘저손실 PCB와 특수 기판’만이 병목 가치를 갖게 된다. 패키징 캐파 부족이 PCB 쪽으로 수요를 밀어내고, 동시에 PCB가 감당해야 할 신호 난이도까지 높아지는 구조다.

그림 63. Ibsiden “업계 SAP 수요 인덱스가 2024년 100에서 2028년 220으로 상승할 것” AI 서버용 기판이 대형화·다층화될수록 단순 출하량보다 SAP 공정 부하가 더 빠르게 증가. 업계 SAP 수요 인덱스(막대)는 CY24~CY28에 100→220으로 2.2배 뛰고, Ibsiden은 자사 캐파를 2.8배까지 끌어올려 점유율을 방어. 즉 공급 과잉이 아니라, 공급 부족 시장에서 점유율을 빼앗아 오려고 하는 계획기.



자료: Ibsiden, 미래에셋증권 리서치센터

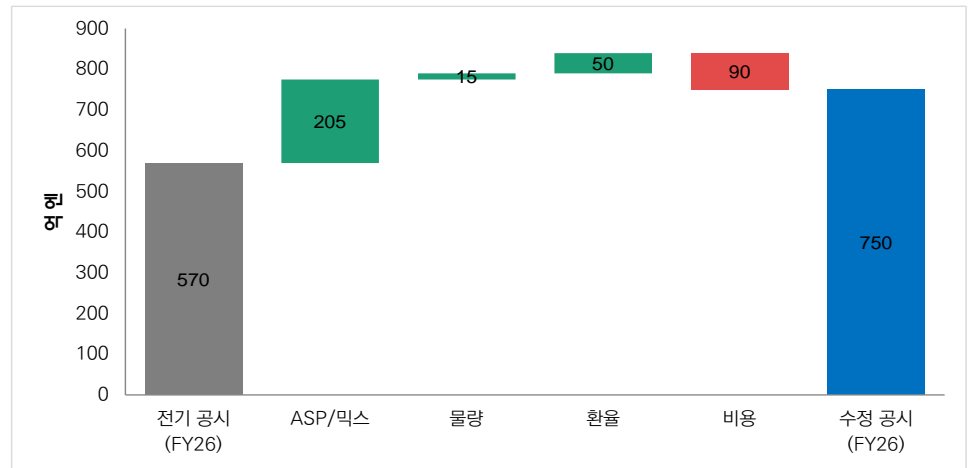
그림 64. Ibsiden은 FY26~FY28 전자사업 capex로 약 5,000억 엔을 제시 Gama Cell6에는 AI ASIC용으로 2,200억 엔, Ono Cell8에는 AI GPU용으로 2,800억 엔이 배정 AI 서버용 고성능 패키지 기판 수요를 중장기 증설이 필요한 구조적 시장으로 보고 있다는 뜻



자료: Ibsiden, 미래에셋증권 리서치센터

이 관점에서 Ibiden, Unimicron, Gold Circuit, Nanya PCB, TTMI 등은 수혜 후보군으로 볼 수 있다. 특히 Ibiden은 AI ASIC용 Gama Cell6, AI GPU용 Ono Cell8 증설을 통해 이 수요에 직접 대응하고 있다. 이들은 고속 PCB, 패키지 기판, 서버·AI 인프라용 보드 영역에서 고객 인증과 제품 믹스에 따라 차별화될 가능성이 있다. 특히 AI 서버가 GPU 하나의 성능 경쟁을 넘어 랙 단위 시스템 경쟁으로 이동할수록, 칩과 칩, 보드와 보드, 모듈과 모듈을 안정적으로 연결하는 기판 업체의 중요성은 더 커질 수 있다.

그림 65. Ibiden 전자부문 FY26 영업이익 가이드선스 570억→750억 엔(OPM 18.4%→22.7%) 상향 최대 상향의 동인에서 ASP/제품 믹스 +205억 엔이고 물량 효과는 +15억에 불과. 상향의 본질이 가격·믹스라는 건, 고난도 AI 기판 비중 상승이 단가를 끌어올렸다는 직접 증거.



자료: Ibiden, 미래에셋증권 리서치센터

물론 리스크도 분명하다. 일부 업체는 이미 주가에 기대감이 반영되었고, 실제 수혜는 고객 인증, 제품 믹스, 고부가 기판 비중, 고객사별 설계 채택 여부에 따라 크게 갈릴 수 있다.

마지막으로 이 테마의 가장 바깥쪽에는 “죽은 소재 산업이 AI 병목으로 되살아나는” 흥미로운 옵션도 있다. 일본 Unitika가 그 예다. Unitika는 본업이 구조적으로 강한 회사라기보다, 고속 PCB용 유리섬유 소재에서 고객 인증에 성공할 경우 비대칭적 수혜를 기대해볼 수 있는 관찰군에 가깝다.

다만 Unitika는 메인스트림 수혜주로 단정하기 어렵다. 고속 PCB용 소재가 실제 주요 고객의 품질 인증을 통과했는지, 인증에 성공하더라도 매출 기여가 얼마나 커질 수 있는지, 그리고 부실한 본업을 상쇄할 만큼의 재무적 효과가 있는지는 아직 확인이 필요하다. 따라서 Unitika는 Ibiden이나 Unimicron 같은 핵심 기판 업체와 같은 층위에서 볼 종목은 아니다.

그럼에도 Unitika를 관찰군에 올려둘 이유는 있다. AI 인프라 병목이 GPU와 HBM을 넘어 기판, PCB, 유리섬유 같은 기초 소재까지 번질 경우, 과거에는 성장성이 낮다고 여겨졌던 소재 산업도 다시 투자 테마로 부활할 수 있기 때문이다. Unitika는 그 가능성을 보여주는 변두리 옵션이다. 핵심 수혜주는 아니지만, “AI 병목이 어디까지 내려갈 수 있는가”를 추적하는 데 의미 있는 신호로 볼 수 있다.

V. 개와 늑대의 시간: AI 인프라 2막의 분별법

1. 종목별 선호와 비선호

(1) 선호 종목군: 구조적 신규 병목

앞선 장들에서 다룬 논거를 종합하면, 선호 종목군은 크게 두 레이어로 나눌 수 있다.

첫째, 정예 8종이다. 이들은 AI 인프라 2막의 구조적 신규 병목에 직접적으로 걸려 있다.

둘째, 승격 후보군이다. 아직 정예로 보기에는 검증이 더 필요하지만, 병목성이나 고객 채택이 확인되면 잠재력이 있는 기업들이다.

표 35. 정예 8종과 승격 후보 종목들 정리

종목	영역	총위	핵심 논거
FormFactor	CPO·SiPh 웨이퍼 프로빙	정예 8종	CPO 양산에서 광학·전기 동시 웨이퍼 프로빙의 톨게이트
Teradyne	광전 ATE 플랫폼	정예 8종	SiPh·CPO 테스트를 기존 반도체 ATE 생태계로 편입시키는 플랫폼
Semtech	아날로그 신호 무결성	정예 8종	DSP-free 200G/lane, NPO·CPO 전반에 걸친 신호 무결성 플랫폼
Soitec	Photonics-SOI 기판	정예 8종	CPO 가치 폭포에서 가장 비대칭적인 upstream 병목
Tower Semiconductor	SiPho 파운드리	정예 8종	레거시 잠식이 작고, 실리콘 포토닉스 파운드리 수요에 노출
BESI	하이브리드 본딩 장비	정예 8종	CPO·첨단 패키징에서 광학 엔진을 붙이는 핵심 장비
MKS Instruments	장비 서브시스템	정예 8종	RF·플라즈마·진공·레이저·도금·유량 제어를 친 장비 속 장비
Infineon	전력 변환 플라인	정예 8종	GaN·SiC 양쪽과 여러 전압 단계에 걸친 분산형 기존 강자
Advantest	광전 ATE 확장	승격 후보	SiPh·CPO 생산 테스트. FormFactor·Teradyne보다 직접성은 한 단계 낮음
Rigaku	X선 검사	승격 후보	검사가 바깥에서 속으로 이동하는 전환의 톨게이트
Keysight	양산 테스트·계측	승격 후보	웨이퍼 생산 테스트. 광학·전기 계측에서의 양산 매출 기여 확대 기대
MACOM	아날로그 신호 무결성	승격 후보	Semtech와 함께 아날로그 신호 무결성 듀오폴리 후보. 실제 고객 채택 검증 필요
Monolithic Power	48V·PoL 전력 모듈	승격 후보	AI 서버 전력 모듈 content 확대 여부 추적

자료: 미래에셋증권 리서치센터

(2) 분별 작업이 필요한 전력 반도체...

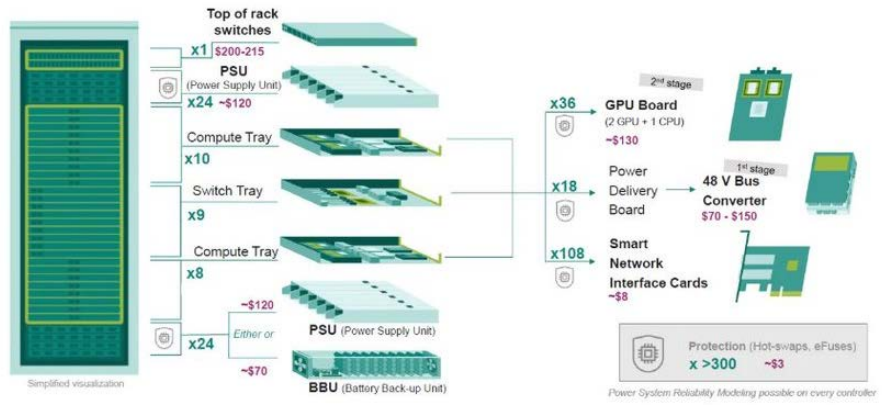
전력 반도체는 하나의 바스켓으로 묶으면 안 된다. 데이터센터 내부에서 800V를 48V·12V로 낮추는 구간과, 데이터센터 바깥에서 그리드와 중전압을 다루는 구간은 같은 전력 반도체 시장이 아니다. 전압 노드가 다르면 승자도 달라진다. 또한 GaN과 SiC도 역할이 다르다. 이 관점에서 기업별 포지션은 다음과 같이 갈린다.

Infineon의 강점은 분산성이다. GaN과 SiC를 모두 보유하고 있고, 여러 전압 단계에 걸쳐 제품을 제공한다. 특히 GaN과 SiC를 동일한 TOLT 패키지로 제공하는 거의 유일한 사업자다. 전압 노드마다 다른 승자가 나오는 전력 반도체 시장에서, Infineon은 여러 노드와 두 소재에 동시에 노출되어 있다.

* TOLT 패키지: TOLT는 TO-Leaded Top-side Cooling의 약자로, Infineon이 개발한 전력 반도체 전용 패키지. 리드프레임을 뒤집어 칩의 드레인 면(발열원)을 패키지 상단에 노출시킨 구조라, 히트싱크를 위에서 직접 붙일 수 있어 방열 성능이 매우 우수.

그림 66. Infineon AI 서버 랙 BOM 이미지
 GPU 성능 향상이 전력 변환, 보호 소자, 컨트롤러, 백업 전력 장치의 콘텐츠 증가를 동반.
 AI 서버 랙 안에서 Infineon 전력 반도체 콘텐츠가 PSU, BBU, GPU board, 48V bus converter, 스마트 NIC까지 퍼져 있고, 랙당 Infineon BOM이 1.2만~1.5만 달러 수준까지 올라갈 수 있음. 이는 전력 반도체가 더 이상 주변 부품이 아니라는 증거.

Leading performance high density AI Server for accelerated compute – Infineon BOM per AI server rack up to between \$12k and \$15k

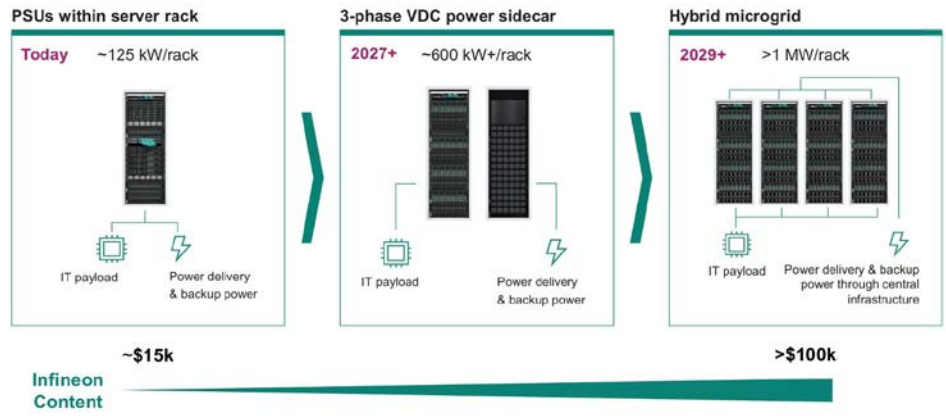


자료: Infineon, 미래에셋증권 리서치센터

이 때문에 Infineon은 단일 노드·단일 소재에 국한된 변동성을 피하면서 800V 전환에 올라탈 수 있는 잘 분산된 포지션이다. 다만 자동차·산업 매출 비중이 크기 때문에, AI 데이터센터만의 순수 수혜주로 꼽히지는 않고 광범위한 아날로그·전력 반도체 사이클에도 함께 노출된다는 점은 감안해야 한다.

그림 67. Infineon 125kW → 1MW 랙 전력 아키텍처
 랙 전력이 125kW에서 600kW, 1MW 이상으로 올라가면서 전력 아키텍처가 단계적 바뀌는 과정. 2027년 이후에는 3-phase VDC 전력 사이드카, 2029년 이후에는 마이크로그리드 구조가 중요. 전력 병목의 매출 레버리지로 Infineon 콘텐츠도 약 1.5만 달러에서 10만 달러 이상으로 상승 가능. 즉, native 800V DC가 당장 확산되지 않더라도, 과도기 아키텍처에서 수혜가 가능함을 시사.

Infineon enables the architectural evolution from 125kW up to 1MW per rack



자료: Infineon, 미래에셋증권 리서치센터

반면, Navitas는 GaN 순수 플레이에 가깝다. 특히 드라이버 IC를 GaN 칩 안에 통합한 제품을 보유하고 있다는 점이 중요하다. 데이터센터 전력 변환이 GPU 패키지와 더 가까워질수록, 작은 면적에서 빠르게 스위칭하고 통합도를 높이는 GaN의 장점이 커진다. 무엇보다 Navitas는 엔비디아의 800V DC 생태계에도 이름을 올리고 있다는 점도 주목할 만하다. 그러나 아직 데이터센터 레퍼런스 와 대규모 양산 트랙레코드가 충분히 두껍지는 않다고 사료된다.

한편, Wolfspeed는 SiC만 만들고, 그것도 고전압 SiC에 집중한다. Wolfspeed가 노리는 영역은 데이터센터 바깥쪽이기 때문이다. 회사가 Mohawk Voltage Ladder(1200V/1700V/10kV)와 함께 3.3kV SiC 모듈을 발표하며 이를 EV용이 아닌 AI 서버 랙·그리드 전력용으로 제시한 것도 이 방향이다. 다만, 문제는 800V를 48V·12V로 끌어내리는 데이터센터 '내부'의 저전압 변환단은 통합 드라이버 GaN으로 굳어질 가능성이 높다는 점이다. 800V를 48V·12V로 낮추는 내부 전력 트리에서 통합 드라이버 GaN이 표준으로 굳어지면, Wolfspeed는 이 구간의 매출을 거의 가져가지 못할 수 있다.

따라서 Wolfspeed의 투자 논리는 날카롭지만 좁다. AI 고전력 반도체 시장 시나리오가 현실화되면 상승 탄력은 클 수 있다. 그러나 native 800V DC와 고전압 SiC 채택이 2028년으로 밀리면, 커버해줄 다른 매출원(GaN으로의 소재 분산, 저전압 변환 제품)이 많지 않다.

이는 Wolfspeed가 구조적 방향성에는 노출되어 있지만, 단기 투자 관점에서는 800V DC 일정 지연 리스크가 존재하는 pure-play라는 뜻이다. 따라서 Wolfspeed와 Navitas는 방향성은 맞지만, 단기 추정치와 밸류에이션을 방어해줄 실적 catalyst는 제한적일 수 있다.

Innoscience는 650V 노드에서 통합 드라이버 GaN을 제시하는 중국 사업자다. 이는 중국 전력 반도체 추격이 단순 범용 소자에서 끝나지 않고, GaN 통합 단계까지 올라왔음을 보여준다. 중국 GaN 공급망이 이미 통합형 제품으로 올라오고 있다는 점에서, 서구 GaN 업체인 Navitas, Infineon, TI 입장에서는 가격과 물량 측면의 잠재적 리스크다.

TI와 Onsemi는 800V 전력 트리에 폭넓은 익스포저가 있다고 판단한다. TI는 엔비디아와 800V HVDC 아키텍처를 개발 중이며, 데이터센터 매출 성장도 빠르게 나타나고 있다. 650V 노드에서는 GaN에 강점이 있지만 SiC는 없다. 따라서 TI의 핵심은 현재 진행중인 전력반도체의 가격 인상 사이클과 800V HVDC 노출이다. Onsemi는 SiC와 전력 모듈을 통해 grid-to-core 전력 트리 전반에 노출된다. AI 데이터센터 관련 전력 비즈니스도 최근 실적 기준 전년 대비 두 배 이상 성장했다.

NXP, ADI, STMicro는 자동차, 산업, EV 공급망에서 쌓은 전력·아날로그 기술을 AI 데이터센터 전력 인프라로 확장할 수 있는 기업들이다. 사실 AI 데이터센터 전력 인프라가 자동차·산업용 전력 반도체와 완전히 다른 세계는 아니다. 기존 고객 기반, 전력 관리 기술, 산업용 신뢰성, 장기 공급 역량이 모두 중요해진다.

따라서 이들은 전력 반도체 가격 인상 사이클과 AI 데이터센터 전력 인프라 확장의 수혜군으로 볼 수 있다. 다만 AI 데이터센터에 대한 순수 노출은 기업마다 다르므로, 단일 바스켓으로 묶기보다는 세그먼트별 매출 기여를 확인해야 한다.

(3) 비선호 종목군

선호 종목을 고르는 것만큼 중요한 것이 주의해야 할 종목군을 정리하는 일이다. AI 인프라 2막에서는 수요가 강하다는 이유만으로 좋은 주식이 되는 것이 아니라고 생각한다. 병목을 소유하지 못하거나, 자기잠식이 크거나, 인프라 완성도가 낮으면 주의해야 한다.

첫째, 순수 GPU 임대 네오클라우드 중에서 전력만 있고 냉각·네트워크·SLA(엔터프라이즈가 요구하는 서비스 품질/안정성 공식 계약)가 부족한 채굴장 전환주다. 비트코인 채굴장을 AI 데이터센터로 바꾸겠다는 기업들이 늘고 있다. 그러나 전력 용량만 있다고 AI 데이터센터가 되는 것은 아니다. AI 데이터센터에는 고밀도 랙 전력 설계, 초저지연 네트워크 패브릭, 장애 대응, 보안, 기업 고객이 요구하는 SLA가 필요하다. 특히 에이전트 추론과 대규모 AI 학습은 단순히 GPU와 전력만으로 돌아가지 않는다. 전력은 필요조건이지 충분조건이 아니다.

또한 이들은 구조적으로 "squeezed middle"에 놓여 있다. 위로는 엔비디아가 시스템 원가와 공급 조건을 쥐고 있고, 아래로는 하이퍼스케일러와 대형 AI 고객이 가격 협상력을 가지기 때문이다. 그 사이에서 순수 GPU 임대 사업자는 막대한 부채, GPU 감가상각, 금리 리스크를 떠안아야 한다. AI 수요가 강한 것과 좋은 기업인 것은 다르다.

따라서 모든 네오클라우드를 같은 칸에 넣어서는 안 되며 티어링이 필요하다. 단순히 GPU를 “많이 샀다”는 것을 넘어, 최신 엔비디아 랙스케일 플랫폼을 낮은 지연시간, 낮은 전력, 낮은 토큰 비용으로 운영할 수 있는 사업자는 "AI Factory operator"로 재평가될 수 있다. 예를 들어, CoreWeave는 엔비디아의 최신 랙스케일 시스템을 실제 클라우드 제품으로 만들 수 있음을 보여주는 사례다. 이제부터 네오클라우드를 볼 때는, GPU 보유량이 아니라 고밀도 AI Factory 운영 능력을 봐야 한다.

표 36. “GPU 임대업자” 프레임을 깨려 하는 CoreWeave가, Vera Rubin 시대에서 준비해놓은 것

CoreWeave 내부 시스템	의미	함의
Valvey	랙 단위 소프트웨어 정의 액체냉각	냉각을 기계 설비가 아니라 제어 가능한 클라우드 리소스로 바꾸겠다는 것
Racky	전력·냉각·환경 센서를 통합하는 랙 제어 장치	랙을 서버 묶음이 아니라 하나의 cloud resource로 관리
Multi-rail, multi-plane RoCE	GPU당 1.6Tb/s backend bandwidth	대규모 추론/학습에서 네트워크 병목을 줄이겠다는 것
RLCC	랙스케일 제품 테스트·배포 자동화	단발성 설치가 아니라 반복 가능한 배포 공정화

자료: CoreWeave, 미래에셋증권 리서치센터

둘째, Capex 전가력이 약한 조립·중간 패키징 업체다. CPO와 COUPE가 확산되면 광학 패키징 가치 사슬이 TSMC 생태계 안으로 흡수될 수 있다. 이 과정에서 과거에 광학 칩을 메인보드에 붙이는 업자들의 차별화는 약해진다. 즉 중간 조립자가 35~40%의 마진을 누리던 구조가, 단순 테스트·케이스 조립 수준의 10~15% 마진 구조로 바뀔 위험도 있다. 가치 포획 계층이 아래쪽의 기판·파운드리·본딩·테스트로 이동하면, 중간자는 밀려난다.

AI 인프라 2막에서는 테마 노출보다 병목 소유가 중요하다. 좋은 종목은 “시와 관련 있다”가 아니라 “AI 시스템이 만들어지기 위해 반드시 통과해야 하는 톨게이트를 쥐고 있다”는 조건을 만족해야 한다. 알파는 '분해'에서 나온다. 전력, 신호, 광학, 패키징, 테스트, 소재를 한 덩어리로 보지 말고, 어느 노드에서 누가 병목을 쥐는지 끝까지 나눠 봐야 한다.

2. 포트폴리오와 결론

(1) 최종 종목 위계

지금까지 다룬 종목은 수십 개다. 1장에서 제시한 3층 지도는 큰 투자 프레임이었고, 여기서는 이를 실제 종목 선별을 위한 7개 티어와 위계 외 후보로 세분화해보았다. 1티어 본진은 안정적이지만 이미 잘 알려져 있고, 1.5~2.5티어는 이 보고서가 가장 비중있게 다룬 ‘구조적 신규 병목’에 해당하는 종목들로 구성돼 있다. 3~3.5티어는 관찰군과 비대칭 옵션이며, 4티어는 AI 노출이 있더라도 가격·경쟁·대체 가능성 측면에서 선호도가 낮은 후보군이다.

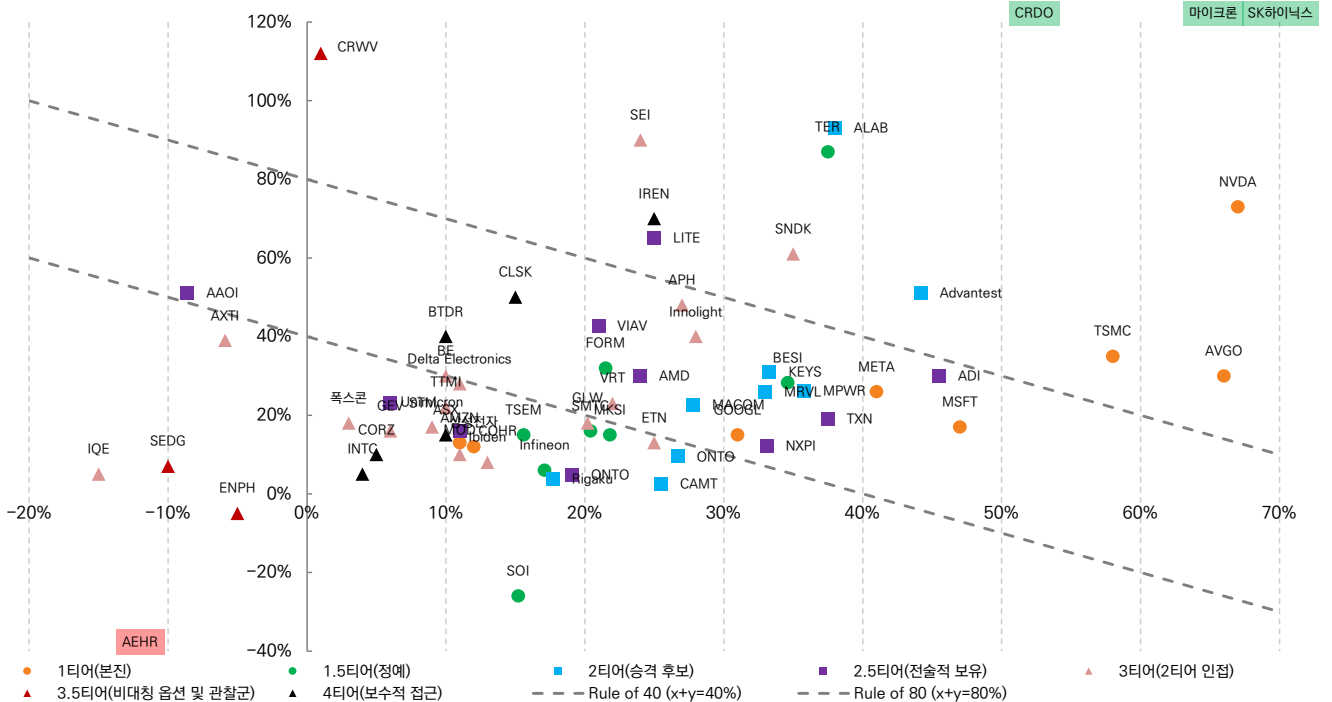
따라서 포인트는 1티어 본진을 부정하는 것이 아니라, 1.5~2.5티어의 병목 기업에서 추가 알파를 찾는 것이다.

표 37. 최종 7티어 종목 체계

티어	의미	대표 종목
1티어	본진	엔비디아, TSMC, SK하이닉스, Micron
1.5티어	정예 8종	FormFactor, Teradyne, Semtech, Soitec, Tower, BESL, MKS Instruments, Infineon
2티어	승격 후보	Advantest, Rigaku, Keysight, MACOM, Monolithic Power, Ibiden
2.5티어	전술적 보유	Credo, Lumentum, Coherent, AAOI 등
3티어	관찰군	Astera Labs, Marvell, Onto Innovation, 인텔, Unimicron 등
3.5티어	비대칭 옵션	Wolfspeed, Navitas, Enphase, SolarEdge, Unitika 등
4티어	비선호	순수 GPU 임대 네오클라우드 일부, 단순 조립·범용 모듈 업체 등

자료: 미래에셋증권 리서치센터

그림 68. AI 인프라 밸류체인 기업들을 성장률과 수익성의 합산 프레임, 즉 Rule of 40 / Rule of 80 기준으로 재배치
AI 인프라 슈퍼사이클에서도 기술 병목의 위치와 재무 체력을 함께 봐야 한다.



자료: 미래에셋증권 리서치센터

주: CRDO, 마이크로, SK하이닉스, AEHR은 차트 바깥에 위치하여 따로 표시

(2) 개와 늑대의 시간: GPU 아래에서 다음 알파가 나온다

이 보고서의 출발점은 지난달 발간했던 1편(AI Factory의 경제학)에서 남긴 질문이었다. AI 데이터센터의 손익계산서가 정당화된다면, 매년 1조 달러가 넘는 그 capex는 밸류체인이 어느 아래층으로 흘러가는가? 이 보고서는 그 돈의 흐름을 여러 개의 병목으로 추적했고 각 병목에서 한 가지 일관된 패턴을 발견했다.

시장은 병목을 단일의 바스켓으로 보는 경향이 있다. '전력 반도체', '광통신주', '반도체 장비주'와 같이 이렇게 뭉뚱그리는 경향이 있다. 그러나 Infineon·Navitas·Wolfspeed의 위치가 상이함을 알 수 있었고, "CPO 수혜주" 안에서도 Lumentum·Coherent·AAOI와 Soitec·Tower·BESI·FormFactor·Teradyne의 운명은 다르다는 것을 짚었다.

AI 인프라 2막은 '개와 늑대의 시간'이다. 해가 완전히 지기 전의 어스름 속에서는, 멀리서 다가오는 것이 우리에게 익숙한 개인지 숲에서 내려온 늑대인지 쉽게 구분되지 않는다. 지금의 AI 인프라 시장이 그렇다. 모두가 AI 수혜주처럼 보이고, 모두가 전력·광통신·패키징·메모리라는 같은 이름을 달고 있지만, 그 안에서 종목들은 다른 운명을 향해 가고 있다.

바스켓이 풀리고 개별 기업의 위계가 드러나는 그 지점에 알파가 있다. 그리고 이는 GPU가 작동하도록 전류를 낮추고, 신호를 살리고, 빛을 공급하고, 수율을 지배하는 기업에서 나올 것이라 생각한다. 그 1조 달러의 capex가 매년 쏟아질 때, 그 돈이 흘러가는 마지막 '튜브'와 '밸브'를 전 회사들에게 다음 5년의 알파가 있다. 개와 늑대가 갈리는 그 분별의 시간에, 다음 알파는 GPU 옆이 아니라 GPU 아래에서 나온다.

VI. Appendix: AI 인프라 밸류체인 병목 지도

기업명	티커	거래소	2막에서의 위치	매출성장률	조정 영업이익률	Rule of 40 데이터 기준시점
Teradyne	TER	NASDAQ	광전 ATE 플랫폼	87.0%	37.5%	124.5 Q1 2026 (2026/04)
FormFactor	FORM	NASDAQ	CPO 양산 테스트	32.0%	21.5%	53.5 Q1 2026 (2026/04)
BESI	BESI.AS	Euronext	하이브리드 본딩 장비	28.3%	34.6%	62.9 Q1 2026 (2026/04)
Semtech	SMTC	NASDAQ	아날로그 신호 무결성	16.0%	20.4%	36.4 FY27 Q1 (2026/04)
Tower Semiconductor	TSEM	NASDAQ	SiPho 파운드리	15.0%	15.6%	30.6 Q1 2026 (2026/05)
MKS Instruments	MKSI	NASDAQ	장비 속 장비	15.0%	21.8%	36.8 Q1 2026 (2026/05)
Infineon	IFX.DE	Xetra	전력 변환 플라인	6.0%	17.1%	23.1 FY26 Q2 (2026/03)
Soitec	SOITEC.PA	Euronext	Photonic SOI	-26.0%	15.2%	-10.8 2025/12
Advantest	6857.T	TSE	광전 ATE 확장	51.2%	44.2%	95.4 FY25 (2026/03)
Keysight	KEYS	NYSE	양산 테스트·계측	31.0%	33.3%	64.3 Q2 FY26 (2026/04)
Monolithic Power	MPWR	NASDAQ	48V·PoL 전력 모듈	26.1%	35.8%	61.9 Q1 2026 (2026/04)
MACOM	MTSI	NASDAQ	아날로그 듀오플리	22.5%	27.8%	50.3 Q2 FY26 (2026/05)
Astera Labs	ALAB	NASDAQ	PCIe Gen6 리타이머	93.0%	38.0%	131.0 Q1 2026 (2026/05)
Rigaku	268A.T	TSE	X선 검사	3.9%	17.7%	21.6 FY25 (2025/12)
Marvell	MRVL	NASDAQ	AI networking·custom silicon	28.0%	35.0%	63.0 FY27 Q1 (2026/05)
Onto Innovation	ONTO	NYSE	advanced packaging metrology	9.5%	26.7%	36.2 Q1 2026 (2026/05)
Camtek	CAMT	NASDAQ	advanced packaging inspection	2.5%	25.5%	28.0 Q1 2026 (2026/05)
Ibiden	4062	TSE	FC-BGA 기판 1위	8.0%	13.0%	21.0 FY2026
Lumentum	LITE	NASDAQ	NPO·CPO laser 전술적 수혜	90.0%	32.2%	122.2 FY26 Q3 (2026/03)
Coherent	COHR	NYSE	NPO·SiPho 전술적 수혜	21.0%	20.3%	41.3 FY26 Q3 (2026/03)
AAOI	AAOI	NASDAQ	1.6T pluggable 연장 수혜	51.0%	-8.6%	42.4 Q1 2026 (2026/05)
Credo Technology	CRDO	NASDAQ	AEC·구리 연장 전술적 수혜	201.5%	49.6%	251.1 Q3 FY26 (2026/01)
Analog Devices	ADI	NASDAQ	가격 인상 사이클	30.0%	45.5%	75.5 FY26 Q1 (2026/01)
Texas Instruments	TXN	NASDAQ	가격 인상 사이클	19.0%	37.5%	56.5 Q1 2026 (2026/04)
NXP Semiconductors	NXPI	NASDAQ	가격 인상 사이클	12.2%	33.1%	45.3 Q1 2026 (2026/04)
onsemi	ON	NASDAQ	SiC·전력 모듈	4.7%	19.1%	23.8 Q1 2026 (2026/05)
STMicro	STM	NYSE	가격 인상·전력반도체	23.0%	5.5%	28.5 2026년 Q1
VIAVI Solutions	VIAV	NASDAQ	optical/network test 전술수혜	42.8%	21.0%	63.8 Q3 FY26 (2026/03)
AMD	AMD	NASDAQ	AI accelerator·EPYC 전술수혜	38.0%	24.4%	62.4 2026년 Q1

자료: 미래에셋증권 리서치센터

기업명	티커	거래소	2막에서의 위치	매출성장률	조정 영업이익률	Rule of 40 데이터 기준시점
Solaris Energy Infra	SEI	NYSE	전력 인프라	55.0%	42.8%	97.8 2026년 Q1
SanDisk	SNDK	NASDAQ	KV cache offload	23.0%	10.6%	33.6 FY26 Q1 (2025/10)
Amphenol	APH	NYSE	케이블·MPO·셔플박스	58.0%	27.3%	85.3 2026년 Q1
Innolight	300308	SZSE	광트랜시버 강자	192.1%	29.4%	221.5 2026년 Q1
AXT Inc.	AXTI	NASDAQ	InP 기판 원천	39.0%	-5.9%	33.1 Q1 2026 (2026/03)
Bloom Energy	BE	NYSE	온사이트 전력	130.4%	17.3%	147.7 2026년 Q1
Delta Electronics	2308	TWSE	AI 서버 전력	28.0%	17.0%	45.0 2026년 Q1
Vertiv	VRT	NYSE	DC 전력 인프라·수냉	30.0%	20.8%	50.8 2026년 Q1
TTM Technologies	TTMI	NASDAQ	고속 PCB	30.0%	12.8%	42.8 2026년 Q1
Corning	GLW	NYSE	광섬유·MPO	18.0%	20.2%	38.2 Q1 2026 (2026/04)
Foxconn (Hon Hai)	2317	TWSE	CPO AI 서버 조립	29.0%	3.6%	32.6 2026년 Q1
Unimicron	3037	TWSE	고속 PCB·기판	24.5%	7.4%	31.9 2026년 Q1
GE Vernova	GEV	NYSE	그리드 인터페이스	16.0%	9.6%	25.6 2026년 Q1
Eaton	ETN	NYSE	DC 전력 인프라	17.0%	22.7%	39.7 2026년 Q1
Modine	MOD	NYSE	데이터센터 냉각	47.0%	15.3%	62.3 FY26 Q4 (2026/03)
IQE plc	IQE.L	AIM	InP 에피택시	-17.6%	3.0%	-14.6 2026/03
CoreWeave	CRWV	NASDAQ	순수 GPU 임대 네오클라우드	112.0%	1.0%	113.0 Q1 2026 (2026/05)
Sivers Semiconductors	SIVE.ST	스웨덴	CW 레이저	-21.5%	-67.0%	-88.5 2026년 Q1
SolarEdge	SEDG	NASDAQ	SST 피벗 가설	46.0%	-8.0%	38.0 2026년 Q1
Enphase	ENPH	NASDAQ	SST 피벗 가설	-20.6%	16.7%	-3.8 2026년 Q1
Wolfspeed	WOLF	NYSE	grid-side SiC 단일 베틱	-19.0%	-76.0%	-95.0 FY26 Q3 (2026/03)
Navitas Semiconductor	NVTS	NASDAQ	통합 드라이버 GaN	-38.6%	-323.0%	-361.6 Q1 2026 (2026/05)
Aehr Test Systems	AEHR	NASDAQ	wafer-level burn-in	-44.0%	-12.0%	-56.0 Q3 FY26 (2026/02)

자료: 미래에셋증권 리서치센터

Compliance Notice

- 당사는 자료 작성일 현재 조사분석 대상법인과 관련하여 특별한 이해관계가 없음을 확인합니다.
- 당사는 본 자료를 제3자에게 사전 제공한 사실이 없습니다.
- 본 자료를 작성한 애널리스트 한종목은(는) 자료작성일 현재 MKS 7주 보유하고 있습니다.
- 본 자료는 외부의 부당한 압력이나 간섭없이 애널리스트의 의견이 정확하게 반영되었음을 확인합니다.

본 조사분석자료는 당사의 리서치센터가 신뢰할 수 있는 자료 및 정보로부터 얻은 것이나, 당사가 그 정확성이나 완전성을 보장할 수 없으므로 투자자 자신의 판단과 책임하에 종목 선택이나 투자시기에 대한 최종 결정을 하시기 바랍니다. 따라서 본 조사분석자료는 어떠한 경우에도 고객의 증권투자 결과에 대한 법적 책임소재의 증빙자료로 사용될 수 없습니다. 본 조사분석자료의 지적재산권은 당사에 있으므로 당사의 허락 없이 무단 복제 및 배포할 수 없습니다.