유진투자증권

US | 반도체 | 2025.12.03

Credo Technology Group Holding (CRDO US)

In-Credo-ble

투자의견
NA

현재주가
171.1 USD(12/02)

시가총액
29.6(십억 달러)

통신 이찬영_ 02)368-6167_ cylee@eugenefn.com

FY2Q26 Review

- 매출 $2.68억(+272%yoy, +20%qoq), 조정 EPS $0.67 기록, 컨센서스(매출 $2.35억, EPS $0.49) 크게 상회. 마진은 GPM 67.5%, OPM 30.2%로 매 분기 상승 기조를 이어나가고 있음
- 매출 비중 +10% 이상 고객 4곳(아마존 42%, 마소 24%, xAI 16%, 메타 11% 추정)으로 확대된 가운데, **5번째 CSP향 초기 매출 발생 시작**
- AI 클러스터의 100G/lane(800G) 고도화로, 패시브 DAC의 물리적 한계와 광솔루션의 비용 부담이 부각되는 7m 이내(Inter-Rack) 구간에서 최적의 대안인 AEC의 구조적 채택 흐름이 가속되고 있음

가이던스

- FY3Q26 매출 $3.35억~$3.45억(중간값 +27%qoq), GPM 64%~66% 제시. FY26 연간 매출은 yoy 170% 이상 성장에 non-GAAP NPM은 45% 수준 전망 (FY26 연간 매출 성장률 이전 가이던스는 120%)
- 4번째 고객의 본격 양산 및 기존 고객 주문 회복, AEC 채택률 상승 등 전방 AI 투자 가속화에 따른 수주 강세가 가이던스 대폭 상향의 배경

구리 기반의 Scale Out(현재) → Scale Up/Optics 로의 로드맵

- AEC의 하이퍼스케일러 내 침투율이 가파르게 상승하며 폭발적인 매출 성장을 견인 중. 아직 침투하지 못한 일부 CSP향 업사이드가 존재하며 엔비디아 Kyber 아키텍쳐에서의 채택 가능성 등 추가적인 성장 모멘텀도 충분
- 현재 AEC가 창출하는 현금과 시간은 차세대 성장 동력을 완성하는 기반. AEC에서의 성공 방정식을 **PCIe 기반 Scale-Up**과 **ALC**(Active LED Cable, 기존 VCSEL/EML 대신 마이크로LED를 광원으로 사용하는 광케이블로 AEC 수준의 신뢰성·전력 효율 및 최대 30m 연결 지원), **ZeroFlap Optics**(광트랜시버) 등 광솔루션으로 확장하며 Scale-Out(현재) → Scale Up/Optics로 이어지는 성장 로드맵을 준비하고 있음
- **이번 가이던스를 반영한 FY26 순이익은 기존 컨센서스 대비 34% 증가**. 최근 개시한 AEC IP 라이선싱은 기술적 자신감의 방증으로, 높은 멀티플을 정당화하는 압도적 성장과 수익성을 함께 입증 중

시가총액(십억 달러)	29.6
설립연도	2008년
설립자	로렌스 쳉, 잡 램
현 CEO	빌 브레넌
52주 최고/최저(USD)	193.5/29.1
주요주주 지분율(%)	
Vanguard Group	9.5

	1M	6M	YTD
주가상승률(%)	-5.3	173.2	141.3

4월 결산(백만 달러)	2022A	2023A	2024A	2025A
매출액	106	184	193	437
영업이익	-22	-21	-37	37
세전손익	-22	-18	-23	55
당기순이익	-22	-17	-28	52
EPS(원)	-0.25	-0.11	-0.18	0.31
증감률(%)	적지	적지	적지	흑전
PER(배)	N/A	N/A	N/A	163.7
ROE(%)	-9.3	-4.9	-6.4	8.5
PBR(배)	4.8	3.5	5.6	12.1

Q&A 정리

Q. AEC 시장이 급성장 중인데 신사업인 ALC 시장 규모가 AEC 의 2 배가 될 것이라는 근거는 무엇인가?

A. 수량과 ASP 모두 해당. ALC 는 AEC 와 동급의 신뢰성/전력 효율을 제공하면서도, 더 얇은 두께로 더 긴 거리(최대 30m)를 연결할 수 있음. 네트워크가 랙(Rack) 단위에서 행(Row) 단위로 확장됨에 따라 연결 수가 기하급수적으로(최대 10 배) 늘어날 것이므로 시장 잠재력이 큼

Q. 고객사별 매출 비중과 램프업 상황은 구체적으로 어떠한가?

A. 이번 분기 10% 이상 고객은 4 곳이며 각각 42%, 24%, 16%, 11%를 차지. 11%를 차지한 곳이 신규 진입한 5 번째 하이퍼스케일러이며 이제 막 초기 매출이 발생. 특정 고객의 매출은 분기별로 등락이 있을 수 있으나 전체적으로는 12 개월 이상의 가시성을 확보하고 있음

Q. 신규 사업들(ZeroFlap, ALC 등) 중 시스템 레벨 제품의 비중은?

A. ALC 와 ZeroFlap Optics, OmniConnect 모두 시스템 레벨의 접근임. 단순 부품이 아니라 고객의 네트워크 소프트웨어와 통합되어 링크 상태를 감지하거나 신뢰성을 보장하는 고부가가치 솔루션임

Q. 112G VSR SerDes 기술 (OmniConnect 용) 은 구리 기반인가, 아니면 실리콘 포토닉스 기술이 필요한가?

A. 구리 기반이며 10 인치 도달 거리에서 최고의 성능을 냄. 다이 하나에 1,200 개의 SerDes 를 집적해 120 테라비트 대역폭을 구현할 수 있음. 이는 경쟁사 대비 압도적인 성능이며 향후 마이크로 LED 기술을 활용한 근접 패키지 광학(Near-Package Optics)으로도 발전할 것

Q. 고객들이 AEC 를 어떤 용도로 사용하며, CPO 가 위협이 되지 않는가?

A. AEC 는 프론트엔드, 스케일아웃(백엔드), 스위치 랙 내부 연결 등 3 가지 용도로 사용 중. CPO 는 신뢰성, 유지보수 문제가 해결되지 않아 당분간 위협이 되지 않음. 고객들은 당장 수십만 개 GPU 를 안정적으로 돌릴 수 있는 검증된 솔루션(신뢰성 최우선)을 원함

Q. 레인당 속도가 100G 에서 200G 로 전환되면 ASP 가 과거 50G→100G 때처럼 상승하나?

A. 커넥터 수, 길이 등 변수가 많아 과거와 똑같이 오를지 단순 비교하긴 복잡. 하지만 시장이 더 빠른 속도로 이동함에 따라 단가 상승이 발생하는 것은 확실

Q. AEC 수요 급증에 따른 공급망 부족 우려는 없나?

A. 시장 전체적으로 웨이퍼 부족 얘기가 있지만 우리는 최선단 공정이 아닌 N-1 공정(12nm 등)을 쓰면서도 최고 성능을 내기에 유리함. 케이블 제조 공급망도 수직 계열화를 통해 잘 관리되고 있음

Q. 상위 고객사들의 속도 전환(50G → 100G) 현황은?

A. 현재 25G, 50G, 100G 모두 양산 중. 그중 100G/lane 제품이 가장 빠르게 성장하고 있으며 향후 2~3 년 내에 200G 로의 전환이 일어날 것.

Q. 아직 침투하지 못한 하이퍼스케일러 고객과의 차이점은 무엇이며, ALC 제조 전략은?

A. 각 고객사는 서로 다른 네트워크 아키텍처를 가지므로 시간이 걸릴 뿐 기회는 계속 열려 있음. ALC 제조 전략은 AEC 와 마찬가지로 전체 스택을 우리가 책임지고 관리하는 모델이 될 것

Q. 스케일업 매출 시기 및 신사업 ALC 매출 시기는?

A. 스케일업 매출은 PCIe Gen 6 솔루션과 함께 FY27 부터 본격화될 것. ALC 는 FY27 샘플링 후 FY28 부터 매출이 램프업될 예정

Q. 광학 ALC 등이 포함될 경우 장기적인 마진(GM) 전망은?

A. 장기적인 매출총이익률 목표는 63~65% 수준을 유지. 현재는 이보다 높지만 장기적으로는 이 범위에 수렴할 것

Q. ALC 관련 Hyperlume 인수 배경과 리스크는?

A. 18 개월 전부터 관심을 가졌고, 타임 투 마켓을 위해 기술과 팀을 내재화함. 기술 개발은 궤도에 올랐으며 지금은 실행 단계다. 고객 반응이 좋아 제품 수용 리스크는 낮음

Q. ZeroFlap Optics 의 타깃 속도는?

A. 첫 제품은 100G/lane(800G 포트) 사양으로 출시될 예정

Q. FY27 성장률 가이던스는?

A. 분기별로 전분기 대비 '한 자릿수 중반 퍼센트의 성장이 지속될 것으로 예상

Q. OpEx 가 크게 증가한 이유는?

A. 신규 사업 개발을 위한 인력 확보(Hyperlume 팀 포함) 및 프로젝트 비용 때문. FY26 연간 OpEx 는 전년 대비 약 50% 증가할 것

Q. 경쟁사에 AEC IP 를 라이선싱해주는 이유는 무엇인가?

A. 우리의 IP 를 보호하기 위한 조치이자, 고객사들이 공급망 안정을 위해 멀티 벤더를 원하기 때문이다. 이는 우리의 시장 지배력을 확인시켜 주는 것이며 경쟁 우위는 여전

Q. 가이던스 대폭 상향의 주된 배경은 무엇인가?

A. 특정 고객 하나 때문이 아니라, 전반적인 고객사들의 주문 전망이 지속적으로 강화되고 있기 때문. 4 번째 고객의 램프업과 선두 고객의 회복 등이 복합적으로 작용

Q. 광트랜시버 시장 진출 시 마진 전략은? 5 번째 고객이 올해 10% 비중을 넘길 수 있나?

A. 우리는 단순 Commodity 트랜시버가 아니라, 시스템 레벨의 고부가가치 솔루션을 팔기 때문에 장기 마진 목표(63~65%)를 유지함. 5 번째 고객은 초기 단계라 올해 안에 10% 비중을 넘기는 어렵지만, 장기적으로 잠재력은 충분

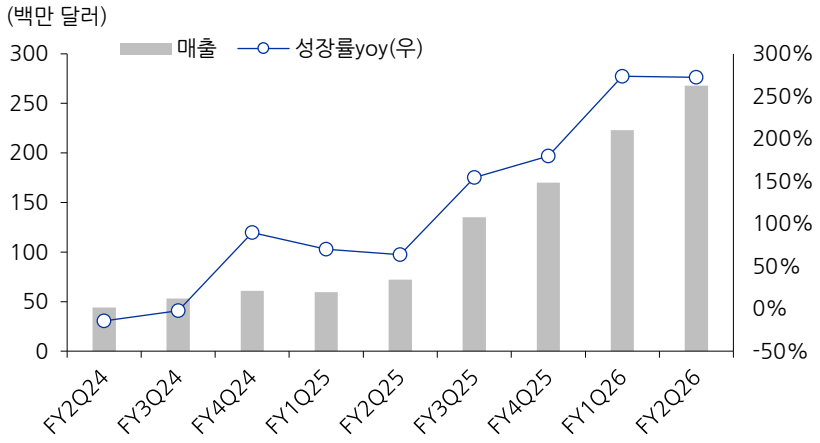
Q. ASIC 과 상용 GPU 비중은?

A. 우리는 컴퓨팅 칩 종류(ASIC vs GPU)에 종속되지 않음

Q. 고객사들의 GPU 구매와 케이블 구매 시차로 인한 재고 버블 위험은 없나?

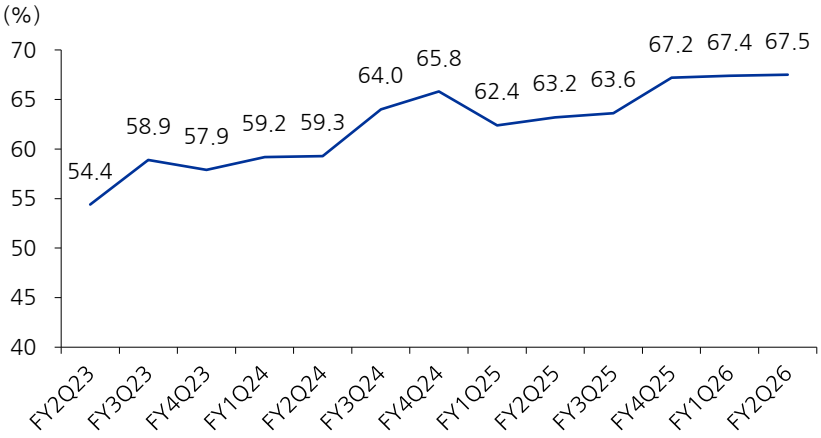
A. 고객들은 GPU 를 주문할 때 연결 솔루션도 같이 주문한다. 공급망 내에 비정상적인 재고 축적(버블)은 보이지 않는다.

도표 1. **Credo 분기별 매출 추이**



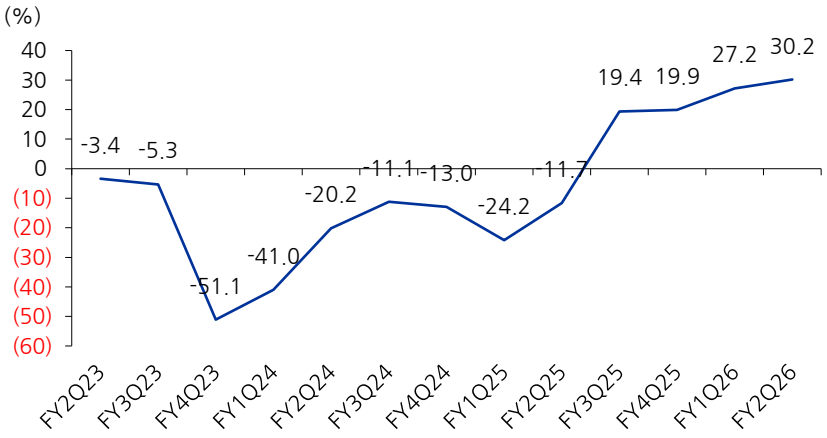
자료: Credo Technology, 유진투자증권

도표 2. **Credo 분기별 GPM 추이**



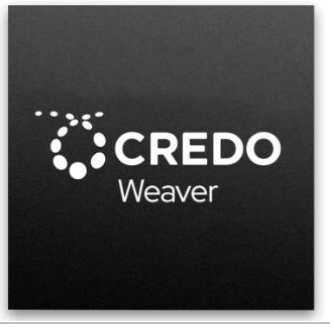
자료: Credo Technology, 유진투자증권

도표 3. **Credo 분기별 OPM 추이**



자료: Credo Technology, 유진투자증권

도표 4. **Credo 주요 제품 및 타겟 시장 정리**

	연결 구간(타겟 시장)	주요 과제	Credo 솔루션	제품 사진
Scale Out	Intra-Rack (GPU- ToR 스위치)	신호 무결성 확보, 패시브 DAC 한계	AEC	
	Inter-Rack (랙과 랙 연결, 3~7m)	안정적 중거리 연결, 링크 Flap 최소화	AEC	
	Switch Rack	스위치 랙 내 백플레인 대체, 유연한 배선 및 밀도	AEC	
	Row 스케일 Inter-Rack (~30m)	전력 효율 및 신뢰성 확보	ALC (광케이블, microLED 광원, AEC 급 전력 효율 및 신뢰성)	-
	장거리 Inter-Rack (리프-스파인)	장거리 신호 손실 보정, 광트랜시버 전력 소비 최소화	Optical DSP	
	장거리 Inter-Rack (리프-스파인)	AI 클러스터 광모듈 고장 및 링크 Flap 으로 인한 다운타임	ZeroFlap Optical 트랜시버	
Scale Up	PCIe 연결 (CPU-GPU 등)	저지연, 신호 무결성 확보	PCIe 리타이머, PCIe AEC	
	메모리 - XPU, 칩 간 연결	HBM 용량, 대역폭 등 제한	OmniConnect (분산형 메모리 용량 및 대역폭을 확장)	

자료: Credo Technology, 유진투자증권

도표 5. **스케일 아웃에서 쓰이는 케이블 정리**

	Passive DAC (Direct Attach Copper)	AEC (Active Electrical Cable)	AOC (Active Optical Cable)
핵심 기술	패시브(Passive): 신호 처리 칩 없이, 순수하게 케이블의 물리적 특성만으로 전기 신호를 전달	액티브(Active): 커넥터에 내장된 반도체 칩이 약해진 전기 신호를 증폭하고 재구성	광(Optical): 전기 신호를 빛 신호로 변환하여, 광섬유를 통해 빛의 형태로 데이터를 전달
주요 적용 거리	초단거리 (~3 미터 이내)	중거리 (3 ~ 7 미터)	장거리 (7 미터 이상 ~ 수십 미터)
주요 사용 설계	랙 집약형	랙 집약형	분산형 (Rail Optimized)
전력 소모 (800G 기준, End 당)	매우 낮음 (< 0.5W)	낮음 (약 4~5W)	높음 (약 10~15W)
장점	압도적으로 저렴한 가격, 단순성	DAC 대비 더 얇고 가벼움(부피 장점), 긴 전송 거리, AOC 보다 저렴	압도적인 전송 거리와 성능, 얇고 가벼워 공기 흐름에 유리
단점	짧은 전송 거리, 두껍고 뻣뻣함	DAC 보다 비싸고 전력 소모가 큼	가장 비싼 가격, 상대적으로 높은 전력 소모

자료: 유진투자증권

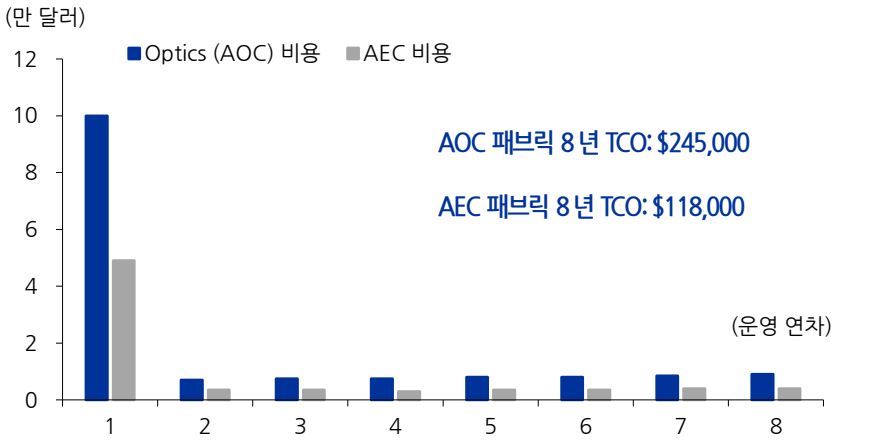
도표 6. **신뢰성이 중요한 AI 네트워크**

	Cluster Power / GPUs	Port Count per Cluster	Optics Failure MTBF	Optics Link Flap MTTL
2023	30MW / 20k	>100k	4 days	3 hours
2024	300MW / 200k	>1M	7 hrs	12 min
2025	4.5GW / 3M	>10M	30 min	48 seconds

Credo's ZeroFlap AECs – 6B+ Field Hours with No Reported Link Flaps

자료: Credo Technology, OCP 2025
신뢰성: 대규모 AI 학습 워크로드에서 데이터 전송 중단(Link Flap) 없이 시스템 가동률을 유지할 수 있는 연결 안전성
MTBF(Mean Time Between Failures): 하드웨어의 물리적 고장으로 인해 부품 교체가 필요할 때까지 걸리는 평균 작동 시간
MTTF(Mean Time to Flap): 연결이 순간적으로 끊기거나 신호가 불안정해지는 'Flap 현상이 발생하기까지 걸리는 시간

도표 7. **AEC 와 AOC 의 TCO 비교**



자료: Credo Technology

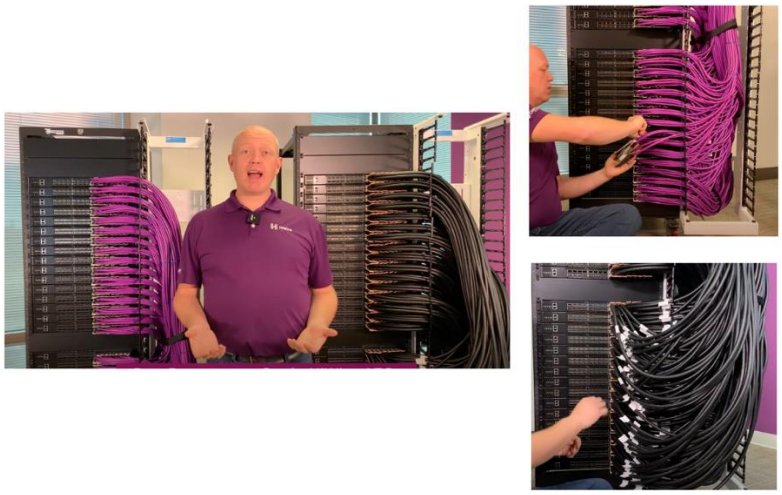
도표 8. 엔비디아 Rubin NVL144 AEC 적용 데모

자료: Credo Technology, OCP 2025

도표 9. 엔비디아 Rubin NVL576 AEC 적용 데모

자료: Credo Technology, OCP 2025

도표 10. **데이터센터 설계에는 공간 활용도 중요 (보라색: AEC, 검정색: DAC)**



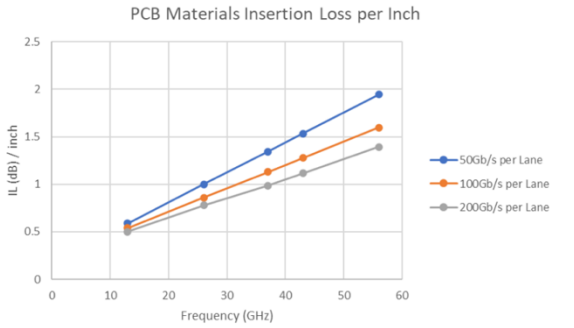
자료: Credo Technology

도표 11. **PCIe 세대별 스펙**

PCIe 세대	레인 속도 (GT/s)	x16 대역폭 (방향당 Gb/s)	발표연도	삽입손실 예산
1	2.5	32	2003	—
2	5.0	64	2007	—
3	8.0	126	2010	20 dB
4	16.0	252	2017	28 dB
5	32.0	504	2019	36 dB
6	64.0	1,024	2022	32 dB
7	128.0	2,048	2025	36-37 dB

자료: PCI-SIG, 유진투자증권

도표 12. **속도 증가에 따른 PCB 신호 손실 특성**



자료: PCI-SIG

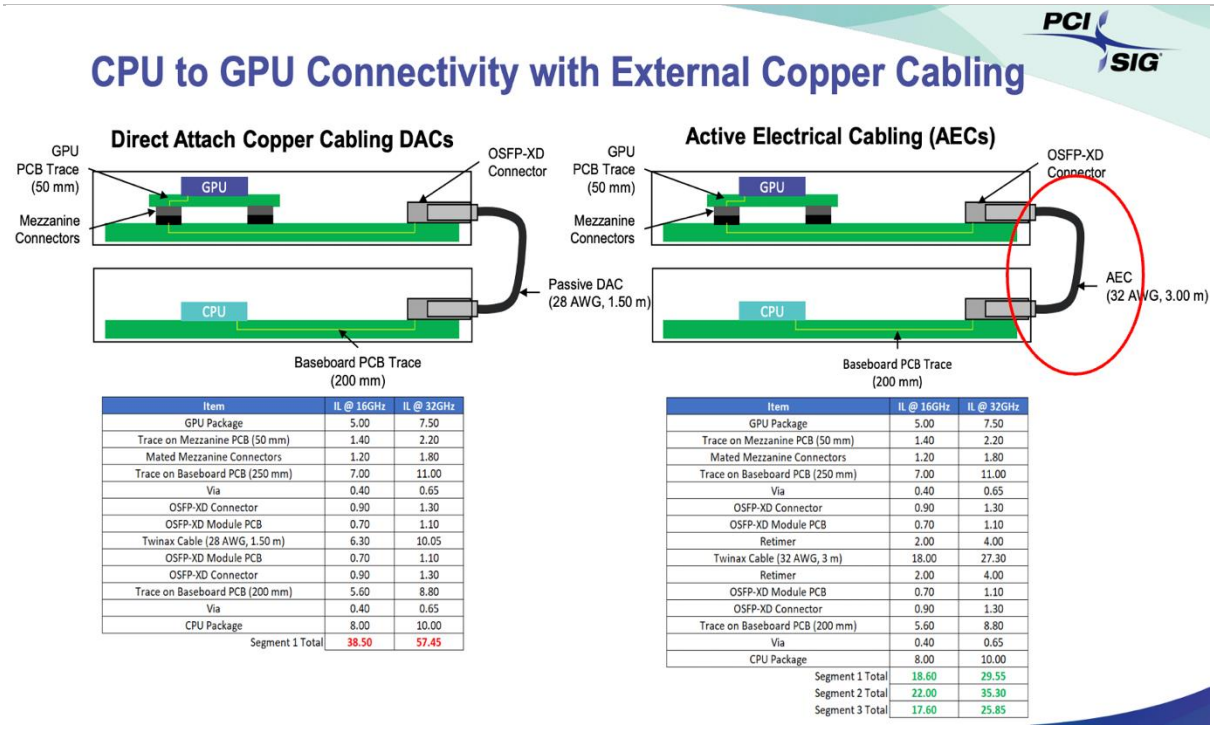
도표 13. **내부 CPU-GPU 연결에서 패시브 vs 리타이머 적용 비교**

Item	IL @ 16GHz	IL @ 32GHz
GPU Package	5.00	7.50
Trace on GPU PCB (50 mm)	1.40	2.20
Via	0.40	0.65
MCIO Mated Connector	0.80	1.20
Twinax Cable (30 AWG, 1.20 m)	5.04	8.04
MCIO Mated Connector	0.80	1.20
Trace on Baseboard PCB (150 mm)	4.20	6.60
Via	0.40	0.65
CPU Package	8.00	10.00
Segment 1 Total	26.04	38.04

Item	IL @ 16GHz	IL @ 32GHz
GPU Package	5.00	7.50
Trace on GPU PCB (50 mm)	1.40	2.20
Via	0.40	0.65
MCIO Mated Connector	0.80	1.20
Twinax Cable (32 AWG, 1.20 m)	7.20	10.92
MCIO Mated Connector	0.80	1.20
Trace on Baseboard PCB (50 mm)	1.40	2.20
Retimer	2.00	4.00
Trace on Baseboard PCB (100 mm)	2.80	4.40
Via	0.40	0.65
CPU Package	8.00	10.00
Segment 1 Total	19.00	29.87
Segment 2 Total	13.20	19.05

자료: PCI-SIG, 유진투자증권
주: 패시브 케이블(좌)만 쓰면 Gen5(16 GHz)·Gen6(32 GHz)에서 삽입손실 예산(허용되는 신호 손실 한도)을 초과한다. 리타이머(우)를 삽입해 채널을 분할·보정하면 구간별 신호 무결성을 유지할 수 있음

도표 14. **외부 CPU–GPU 연결에서 패시브 vs AEC 적용 비교**



Item	IL @ 16GHz	IL @ 32GHz
GPU Package	5.00	7.50
Trace on Mezzanine PCB (50 mm)	1.40	2.20
Mated Mezzanine Connectors	1.20	1.80
Trace on Baseboard PCB (250 mm)	7.00	11.00
Via	0.40	0.65
OSFP-XD Connector	0.90	1.30
OSFP-XD Module PCB	0.70	1.10
Twinax Cable (28 AWG, 1.50 m)	6.30	10.05
OSFP-XD Module PCB	0.70	1.10
OSFP-XD Connector	0.90	1.30
Trace on Baseboard PCB (200 mm)	5.60	8.80
Via	0.40	0.65
CPU Package	8.00	10.00
Segment 1 Total	38.50	57.45

Item	IL @ 16GHz	IL @ 32GHz
GPU Package	5.00	7.50
Trace on Mezzanine PCB (50 mm)	1.40	2.20
Mated Mezzanine Connectors	1.20	1.80
Trace on Baseboard PCB (250 mm)	7.00	11.00
Via	0.40	0.65
OSFP-XD Connector	0.90	1.30
OSFP-XD Module PCB	0.70	1.10
Retimer	2.00	4.00
Twinax Cable (32 AWG, 3 m)	18.00	27.30
Retimer	2.00	4.00
OSFP-XD Module PCB	0.70	1.10
OSFP-XD Connector	0.90	1.30
Trace on Baseboard PCB (200 mm)	5.60	8.80
Via	0.40	0.65
CPU Package	8.00	10.00
Segment 1 Total	18.60	29.55
Segment 2 Total	22.00	35.30
Segment 3 Total	17.60	25.85

자료: PCI-SIG, 유진투자증권
주: 패시브 DAC(좌)만으로는 Gen5·Gen6 주파수에서 삽입손실(허용되는 신호 손실 한도)이 예산을 초과한다. AEC(우)는 케이블 내부 리타이머가 신호를 분할 및 재생성해 구간별 신호 무결성을 유지할 수 있음.

Compliance Notice

당사는 자료 작성일 기준으로 지난 3 개월 간 해당종목에 대해서 유가증권 발행에 참여한 적이 없습니다
당사는 본 자료 발간일을 기준으로 해당종목의 주식을 1% 이상 보유하고 있지 않습니다
당사는 동 자료를 기관투자가 또는 제 3 자에게 사전 제공한 사실이 없습니다
조사분석담당자는 자료작성일 현재 동 종목과 관련하여 재산적 이해관계가 없습니다
동 자료에 게재된 내용들은 조사분석담당자 본인의 의견을 정확하게 반영하고 있으며, 외부의 부당한 압력이나 간섭 없이 작성되었음을 확인합니다
동 자료는 당사의 제작물로서 모든 저작권은 당사에게 있습니다
동 자료는 당사의 동의 없이 어떠한 경우에도 어떠한 형태로든 복제, 배포, 전송, 변형, 대여할 수 없습니다
동 자료에 수록된 내용은 당사 리서치센터가 신뢰할 만한 자료 및 정보로부터 얻어진 것이나, 당사는 그 정확성이나 완전성을 보장할 수 없습니다.
따라서 어떠한 경우에도 자료는 고객의 주식투자의 결과에 대한 법적 책임소재에 대한 증빙자료로 사용될 수 없습니다

투자기간 및 투자등급/투자의견 비율

종목추천 및 업종추천 투자기간: 12 개월 (추천기준일 종가대비 추천종목의 예상 목표수익률을 의미함)		당사 투자의견 비율(%)
· STRONG BUY(매수)	추천기준일 종가대비 +50%이상	0%
· BUY(매수)	추천기준일 종가대비 +15%이상 ~ +50%미만	98%
· HOLD(중립)	추천기준일 종가대비 -10%이상 ~ +15%미만	2%
· REDUCE(매도)	추천기준일 종가대비 -10%미만	0%

(2025.09.30 기준)